



# BUNDESPATENTGERICHT

17 W (pat) 44/08

Verkündet am  
26. März 2013

---

(Aktenzeichen)

...

## BESCHLUSS

In der Beschwerdesache

**betreffend die Patentanmeldung 10 2004 054 562.6-53**

...

hat der 17. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 26. März 2013 unter Mitwirkung des Vorsitzenden Richters Dipl.-Phys. Dr. Morawek, der Richterin Eder, des Richters Dipl.-Ing. Baumgardt und des Richters Dipl.-Ing. Hoffmann

beschlossen:

Die Beschwerde wird zurückgewiesen.

Die Rückzahlung der Beschwerdegebühr wird angeordnet.

## **Gründe**

### **I.**

Die vorliegende Patentanmeldung wurde am 11. November 2004 beim Deutschen Patent- und Markenamt eingereicht. Sie trägt die Bezeichnung:

„Verfahren und Vorrichtung zur Adressierung von Registern eines Prozessors“.

Die Anmeldung wurde durch Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 20. Dezember 2007 zurückgewiesen. Als Begründung führte die Prüfungsstelle aus, dass der Patentanspruch 1 nicht über den sachlichen Gehalt des Patentanspruchs 10 hinausgehe. Gemäß der BGH-Entscheidung „Handhabungsgerät“ (BGH GRUR 1998, 130 - *Handhabungsgerät*) sei eine auf eine Vorrichtung und gleichzeitig auf deren bestimmungsgemäße Verwendung gerichtete Anmeldung nicht patentierbar.

Gegen diesen Beschluss ist die Beschwerde der Anmelderin gerichtet. Sie erläutert, dass gemäß der angeführten BGH-Entscheidung „Handhabungsgerät“ ein Rechtsschutzbedürfnis nur dann zu verneinen sei, wenn das beanspruchte Verfahren sämtliche Vorrichtungsmerkmale (des Vorrichtungsanspruchs) wiederholt. Dies sei im vorliegenden Fall aber nicht gegeben.

Die Anmelderin stellt den Antrag,

den angefochtenen Beschluss aufzuheben und das nachgesuchte Patent mit folgenden Unterlagen zu erteilen:

Patentansprüche 1 bis 13, überreicht in der mündlichen Verhandlung,  
noch anzupassender Beschreibung Seiten 1, 2, 5, 8-14 vom Anmeldetag, Seiten 3, 4, 4a, 6, 7, 7a vom 20. Januar 2006,  
zwei Blatt Zeichnungen mit 3 Figuren vom 1. Dezember 2004.

Ferner regt sie die Rückzahlung der Beschwerdegebühr an.

Der geltende Patentanspruch 1, hier mit einer möglichen Gliederung versehen, lautet:

- (1) Verfahren zur Adressierung von Registern (0-63) eines Prozessors,
- (2) wobei ein Registerspeicher (100) mit einer Anzahl von Registern (0-63) durch eine entsprechende Anzahl von physikalischen Registeradressen (PRA) adressierbar ist, welche einen physikalischen Adressraum definieren, und
- (3) wobei der Prozessor zur parallelen Verarbeitung mehrerer Prozessstränge ausgestaltet ist,

umfassend die Schritte:

- (4) Vorgeben einer logischen Registeradresse (LRA), welche aus einer Anzahl von logischen Registeradressen (LRA) auswählbar ist, wobei die logischen Registeradressen (LRA) einen logischen Adressraum definieren,

- (5) Bereitstellen einer Zuordnungstabelle (242), welche Bereichen des logischen Adressraums jeweils einen Bereich des physikalischen Adressraums zuordnet, um den logischen Registeradressen (LRA) aus den Bereichen des logischen Adressraums jeweils eine der physikalischen Registeradressen (PRA) aus dem jeweiligen zugeordneten Bereich des physikalischen Adressraums zuzuordnen,
- (6) Adressieren des Registerspeichers (100) mit derjenigen physikalischen Adresse (PRA), welche der vorgegebenen logischen Registeradresse (LRA) zugeordnet ist,
- (7) wobei für jeden der Prozessstränge eine eigene Zuordnungstabelle (242) bereitgestellt wird,  
dadurch gekennzeichnet,
- (8) dass der Bereich des physikalischen Adressraums mehr als einem Prozessstrang zuordenbar ist.

Der geltende nebengeordnete Patentanspruch 10, hier mit einer möglichen Gliederung versehen, lautet:

- (A) Vorrichtung zur Adressierung von Registern (0-63) eines Prozessors,
- (B) wobei ein Registerspeicher (100) mit einer Anzahl von Registern (0-63) durch eine entsprechende Anzahl von physikalischen Registeradressen (PRA) adressierbar ist, welche einen physikalischen Adressraum definieren, und
- (C) wobei der Prozessor zur Verarbeitung mehrerer Prozessstränge ausgestaltet ist,

umfassend:

(D) Adresszuordnungsmittel (240), welche dazu ausgestaltet sind mittels einer Zuordnungstabelle (242) Bereichen des logischen Adressraums jeweils einen Bereich des physikalischen Adressraums zuzuordnen, um den logischen Registeradressen (LRA) aus den Bereichen des logischen Adressraums eine der physikalischen Registeradressen (PRA) aus dem zugeordneten Bereich des physikalischen Adressraums zuzuordnen,

(E) wobei die Adresszuordnungsmittel (240) dazu ausgestaltet sind, den Registerspeicher (100) mit derjenigen physikalischen Registeradresse (PRA) zu adressieren, welche einer vorgegebenen logischen Registeradresse (LRA) zugeordnet ist, und

(F) wobei die Adresszuordnungsmittel (240) ferner dazu ausgestaltet sind, für jeden der Prozessstränge eine eigene Zuordnungstabelle (242) bereitstellen,

dadurch gekennzeichnet,

(G) dass die Adresszuordnungsmittel (240) dazu ausgestaltet sind, den Bereich des physikalischen Adressraums mehr als einem Prozessstrang zuzuordnen.

Bezüglich der Unteransprüche 2 bis 9 und 11 bis 13 wird auf die Akte verwiesen.

Der Anmeldung soll (sinngemäß) die **Aufgabe** zugrunde liegen, eine Adressierung von Registern eines Prozessors bereitzustellen, welche eine Adressierung einer erweiterten Anzahl von Registern ermöglicht, ohne die Befehlskodierung zu beeinträchtigen, und gleichzeitig eine Abwärtskompatibilität zu bereits existierenden Programmcodes zu gewährleisten (siehe geltende Beschreibung Seite 4, Z. 1-8).

## II.

Die Beschwerde wurde frist- und formgerecht eingelegt und ist auch sonst zulässig. Sie hat jedoch keinen Erfolg, weil das beanspruchte Verfahren zur Adressierung von Registern nicht auf einer erfinderischen Tätigkeit beruht (§ 4 PatG).

1. Die vorliegende Patentanmeldung betrifft die Adressierung von Registern eines Prozessors, wobei eine Möglichkeit geschaffen wird einen vergrößerten Registerspeicher zu adressieren mit dem Ziel Operationen schneller durchzuführen.

Hierzu werden in der Anmeldung, insbesondere in Anspruch 1, mehrere Verfahrensschritte zur Adressierung von Registern angegeben, bei deren Ausführung eine schnellere Abarbeitung der Operationen gewährleistet werden soll. Die Grundlage bildet die Verwendung von physikalischen Registerspeichern, die als lokale Speicher des Prozessors Zugriffe mit einer höheren Geschwindigkeit im Vergleich zu den Zugriffen auf einen externen Speicher ermöglichen. Die Anzahl dieser physikalischen Registerspeicher und damit der physikalische Adressraum ist größer als der logische Adressraum, welcher durch die adressierbaren Register (die Anzahl der verfügbaren Adressbits) vorgegeben ist. Damit ein größerer physikalischer Adressraum angesprochen werden kann, werden den logischen Adressen über sogenannte Zuordnungstabellen die physikalischen Adressen zugeordnet. D. h. bei einer Anzahl von 16 logischen Adressen und einer Zuordnungstabelle mit vier Zuordnungsmöglichkeiten können 16x4, also 64, physikalische Adressen angesprochen werden. Diese Eigenschaft wird ferner bei der parallelen Verarbeitung von mehreren Prozesssträngen eingesetzt, wobei jeder Prozessstrang eine eigenständige Operation parallel zu den Operationen der anderen Stränge ausführt. Die Zuordnungstabelle kann grundsätzlich derart ausgestaltet sein, dass jeder Prozessstrang auf einen eigenen physikalischen Speicherbereich zugreift, wodurch die gesamte Verarbeitungszeit deutlich verringert wird. Ein weiterer Vorteil wird erreicht, wenn jeder Prozessstrang auch noch auf den gleichen

physikalischen Speicherbereich zugreifen kann. Dieses Vorgehen lässt eine Ausführung von Operationen mit mehreren Prozesssträngen zu, bei denen der physikalische Speicherbereich bspw. die gleiche Größe wie der logische Adressbereich aufweist (Abwärtskompatibilität).

Mit der Anmeldung wird daher ein Verfahren und eine Vorrichtung beansprucht, mit dem eine Adressierung einer erweiterten Anzahl von Registern ermöglicht wird, ohne die Befehlskodierung zu beeinträchtigen.

Als **Fachmann**, der mit der Aufgabe betraut wird, eine solche Realisierung der Adresszugriffe auf einem Prozessor zu implementieren, ist ein Diplomingenieur der Elektrotechnik oder ein Physiker mit Hochschul- oder Fachhochschulabschluss und mehrjähriger Berufserfahrung im Bereich der Prozessorentwicklung anzusehen.

## 2. Der Zurückweisungsbeschluss der Prüfungsstelle ist unbegründet.

Die Prüfungsstelle hat als Grund für die Zurückweisung der Anmeldung geltend gemacht, dass es der Anmelderin verwehrt sei, sich eine Vorrichtung patentieren zu lassen und sich gleichzeitig deren bestimmungsgemäße Verwendung mit patentrechtlichen Mitteln vorzubehalten. Nach Ansicht der Prüfungsstelle geht der Patentanspruch 1 nicht über den sachlichen Gehalt des Patentanspruchs 10 hinaus und somit liege kein Rechtsschutzbedürfnis vor. Zur Begründung hat die Prüfungsstelle auf die BGH-Entscheidung „Handhabungsgerät“ verwiesen.

Diese Argumentation ist nicht tragfähig:

Nach der Rechtsprechung des BGH ist das Rechtsschutzbedürfnis nur dann zu verneinen, wenn zwei Kriterien erfüllt sind. Zum einen darf der weitere unabhängige Anspruch (Verfahren) nichts enthalten, was über den sachlichen Gehalt des ersten Anspruchs (Vorrichtung) hinausgeht, und sich so, nach Art einer Bedie-

nungsanleitung, in der bestimmungsgemäßen Verwendung der beschriebenen Vorrichtung bereits erschöpft. Weiterhin darf der weitere unabhängige Anspruch nichts enthalten, aus dem die Anmelderin zusätzlichen Schutz, eine sichere Aufnahmeposition bei Wegfall des ersten Patentanspruchs oder ein Rechtsschutzbedürfnis aus sonstigen Gründen ableiten könnte (BGH GRUR 1998, 130 - *Handhabungsgerät*).

Die Ansprüche der vorliegenden Anmeldung sind auf ein Verfahren und eine Vorrichtung gerichtet, bei der die in der BGH-Entscheidung „Handhabungsgerät“ ausgeführten Gründe nicht vorliegen. Denn die in dem Verfahrensanspruch 1 beschriebenen Verfahrensschritte entsprechen keiner Bedienungsanleitung für die Vorrichtung gemäß Anspruch 10.

In einer jüngeren Entscheidung (BGH GRUR 2006, 285 - *Mikroprozessor*), welche auf die Entscheidung „Handhabungsgerät“ aufbaut, hat der BGH festgestellt, dass der Anmelder das Recht hat, unter den in Betracht kommenden Anspruchsformen, jede Kategorie zu wählen, die er wünscht. Dabei berühren inhaltliche Übereinstimmungen im Schutzbereich der Ansprüche untereinander das Rechtsschutzbedürfnis grundsätzlich nicht. Darüber hinaus wird erläutert, dass die Beanspruchung eines Patents mit mehreren Patentansprüchen mehrerer Patentkategorien allenfalls dann als unzulässig angesehen werden kann, wenn der Anmelder mit einem der kumulierten Patentansprüche keinen weitergehenden Schutz erreichen kann als den, den er mit der Gewährung der anderen Patentansprüche bereits erhält.

In der vorliegenden Anmeldung werden eine Vorrichtung und ein Verfahren (zwei Kategorien) beansprucht. Durch die Wahl dieser beiden Kategorien erreicht die Anmelderin einen weitergehenden Schutz (vgl. § 9 PatG), der sich auf das Anbieten bzw. Herstellen eines Erzeugnisses (Vorrichtung) und auf die Anwendung eines Verfahrens erstreckt. Somit liegt ein Rechtsschutzbedürfnis für beide unabhängige Ansprüche vor.



3. Jedoch ergab sich ein Verfahren zur Adressierung von Registern eines Prozessors gemäß dem geltenden Patentanspruch 1 für den Durchschnittsfachmann in naheliegender Weise aus dem Stand der Technik. Von besonderer Bedeutung dafür ist die von der Prüfungsstelle entgegengehaltene Druckschrift:

**E1** US 6 167 497 A.

3.1 Ein Verfahren zur Adressierung von Registern eines Prozessors mit den Schritten (1) bis (6) war bereits vor dem Anmeldetag üblich.

Hierzu ist eine allgemeine Art der Adressierung von Registern bereits in **E1** (bspw. Abstract, Fig. 1 und Sp. 1 Z. 52-57) angegeben.

Der für eine Durchführung eines solchen Adressierungsverfahrens notwendige Aufbau eines Prozessors und der Ablauf einer Befehlsverarbeitung ist in **E1** (Fig. 1, Fig. 2, Sp. 4 Z. 34 - Sp. 5 Z. 7) ergänzend beschrieben. Hierzu ist in **E1** ausgeführt, dass der Prozessor (CPU) einen Befehl von dem Cache Memory 110 (Programmcodespeicher) mit Hilfe der instruction interpretation section 200 (Befehlsaufnahmeeinheit) ausliest, anschließend in einem instruction decoder 210 (Befehlsdecodiereinheit) zwischenspeichert, die Adressen der Register (siehe Fig. 1: LRAR, PRAR, Register File) aufbereitet, die Daten lädt und in der operation execution section 400 (Ausführungseinheit) die gewünschte Operation ausführt und anschließend das Ergebnis in ein Register 300 zurückschreibt.

Ein Registerspeicher (Merkmal (2)) mit einer Anzahl von Registern und die Adressierung der einzelnen Register, welche einen physikalischen Adressraum definieren, ist ebenso bekannt, wie die parallele Verarbeitung mit mehreren Prozesssträngen (Merkmal (3)).

So zeigt Druckschrift **E1** (Abstract, Fig. 2, Sp. 1 Z. 52 - Sp. 2 Z. 13, Sp. 4 Z. 18-48, Sp. 7 Z. 53-63) einen Registerspeicher mit einer Anzahl von Registern, die durch

eine entsprechende Anzahl von physikalischen Registeradressen (PRA) adressierbar sind, welche einen physikalischen Adressraum definieren, und die parallele Verarbeitung mehrerer Prozessstränge (Sp. 12 Z. 12-20 und Fig. 14 und 15). Hierzu ist ausgeführt, wie in einem ersten Prozess eine arithmetische Operation und in einem zweiten Prozess ein load-zyklus parallel durchgeführt wird.

Aus der Druckschrift **E1** ist auch das Vorgeben einer logischen Registeradresse zum Adressieren einer physikalischen Registeradresse mit Hilfe einer Zuordnungstabelle, sowie die entsprechende Zuordnung der physikalischen zur logischen Adresse (Merkmale (4), (5) und (6)) bekannt.

So ist in **E1** das Vorgeben einer logischen Registeradresse (LRA), welche aus einer Anzahl von logischen Registeradressen (LRA) auswählbar ist, wobei die logischen Registeradressen (LRA) einen logischen Adressraum definieren (insbes. Sp. 5 Z. 8-20 und Fig. 1, 3), und das Bereitstellen einer Zuordnungstabelle (RAT), welche Bereichen des logischen Adressraums jeweils einen Bereich des physikalischen Adressraums zuordnet, um den logischen Registeradressen (LRA) aus den Bereichen des logischen Adressraums jeweils eine der physikalischen Registeradressen (PRA) aus dem jeweiligen zugeordneten Bereich des physikalischen Adressraums zuzuordnen (z. B. Sp. 5 Z. 23-30, Sp. 6 Z. 6-29, Sp. 11 Z. 8-13, Fig. 3, 5), sowie das Adressieren des Registerspeichers mit derjenigen physikalischen Adresse (PRA), welche der vorgegebenen logischen Registeradresse (LRA) zugeordnet ist (bspw. Fig. 1, 3, 5, Sp. 5 Z. 23-30, Sp. 6 Z. 6-29, Sp. 1 Z. 52 - Sp. 2 Z. 13), zu entnehmen.

**3.2** Die Merkmale (7) und (8) lagen im gegebenen Zusammenhang für den Durchschnittsfachmann nahe.

**3.2.1** Eine eigene Zuordnungstabelle für jeden Prozessstrang (Merkmal (7)) ist in **E1** nicht direkt angegeben. Der Fachmann entnimmt dies, aufgrund seines Fach-

wissens, aber ohne erfinderisches Zutun aus den in **E1** beschriebenen Ausführungsformen.

Druckschrift **E1** (bspw. Sp. 12 Z. 12-20 i. V. mit Fig. 2, 14, 15) zeigt, wie in einem ersten Prozess eine arithmetische Operation und in einem zweiten Prozess ein load-zyklus parallel durchgeführt wird. Um dies zu ermöglichen, wird dem ersten Prozess das physikalische Register 151 und dem zweiten Prozess das physikalische Register 152 zugewiesen. Die Umschaltung zwischen den Registern bzw. das dynamische Generieren oder Verwenden der entsprechenden Zuordnungstabelle ist somit bei der beschriebenen parallelen Verarbeitung offensichtlich. Darüber hinaus ist in **E1** (Sp. 11 Z. 8-17, Sp. 11 Z. 50-67) eine weitere parallele Ausführung von zwei unterschiedlichen Prozessen dargestellt, wobei jedem Prozess ein eigenes physikalisches Register zugewiesen wird. Da in dem Verfahren nach **E1** der Zugriff auf physikalische Register mit einer Zuordnungstabelle durchgeführt wird, ist es auch hier offensichtlich, dass bei zwei parallelen Zugriffen auf zwei Register auch zwei Zuordnungstabellen verwendet werden müssen.

**3.2.2** Der gleichzeitige Zugriff auf einen physikalischen Adressbereich durch mehrere Prozessstränge (Merkmal (8)) ist aus **E1** nicht zu entnehmen. Jedoch gibt **E1** dem Fachmann hinreichende Hinweise für eine derartige Implementierung.

So ist in **E1** (Fig. 8B, Sp. 7 Z. 63 - Sp. 8 Z. 4) ausgeführt, dass der Bereich des physikalischen Adressraums mehr als einem Prozessstrang zuordenbar ist. Ausführlich wird dabei erläutert, wie bei einem Zugriff auf die logische L-Bank unterschiedliche physikalische Register (Fig. 8B, Bereich „01“ und „02“) adressiert, bei einem Zugriff auf die logische H-Bank jedoch sowohl von der Load-Operation als auch von einer weiteren Operation ein Zugriff auf das gleiche physikalische Register (Fig. 8B, paralleler Zugriff auf Bereich „04“) durchgeführt wird.

Aufgrund dieses Hinweises in **E1** ist es für den Fachmann nahegelegt nicht nur den gleichzeitigen Zugriff auf eine logische Bank, sondern auch den gleichzeitigen Zugriff von unterschiedlichen Prozessen auf einen physikalischen Adressraum bei der Lösung der Aufgabe in Betracht zu ziehen.

**3.3** Die Anmelderin wendet ein, dass aus der Druckschrift **E1** keine eigene Zuordnungstabelle für jeden Prozessstrang und auch kein gleichzeitiger Zugriff auf einen physikalischen Adressbereich durch mehrere Prozessstränge zu entnehmen seien.

Der Anmelderin ist hierzu nur insoweit zuzustimmen, als die beiden angegebenen Merkmale nicht wörtlich in **E1** aufgeführt sind. Wie oben (s. 3.2) bereits ausgeführt, ist

- eine eigene Zuordnungstabelle für jeden Prozessstrang indirekt aus **E1** zu entnehmen, und
- der gleichzeitige Zugriff auf einen physikalischen Adressbereich durch mehrere Prozessstränge, bereits in detaillierten Hinweisen, in **E1** angegeben.

Somit waren für den Fachmann lediglich fachgemäße Überlegungen erforderlich, um in Kenntnis der Druckschrift **E1** zu den nicht wörtlich offenbarten Merkmalen zu gelangen.

**4.** Mit dem Patentanspruch 1 fallen auch der nebengeordnete auf eine Vorrichtung gerichtete Anspruch 10 und die Unteransprüche, da über einen Antrag nur einheitlich entschieden werden kann (BGH GRUR 1997, 120 - *Elektrisches Speicherheizgerät*).

**III.**

Die Rückzahlung der Beschwerdegebühr entspricht der Billigkeit.

Wie der Senat bereits mehrfach festgestellt hat, stellt die Ablehnung einer von der Anmelderin beantragten Anhörung in der Regel einen Verfahrensfehler dar.

Im vorliegenden Fall wurde die beantragte Anhörung von der Prüfungsstelle mit der Begründung abgelehnt, dass sich gefestigte, gegenüberstehende Standpunkte gebildet hätten, eine Anhörung nicht mehr sachdienlich sei und der Anmelderin ausreichend rechtliches Gehör gewährt worden wäre.

Da die Anmelderin mehrfach und erstmals schon in einem frühen Verfahrensstadium eine Anhörung beantragte und die Prüfungsstelle diesen Antrag abgelehnt hat, stellt dieses Vorgehen einen die Rückzahlung der Beschwerdegebühr rechtfertigenden Verfahrensverstoß dar.

Darüber hinaus hat die Anmelderin auf jeden Bescheid der Prüfungsstelle reagiert und im Laufe des Verfahrens auch eine Anpassung der Ansprüche vorgenommen. Eine mangelnde Bereitschaft der Anmelderin an einer konstruktiven Gestaltung des Verfahrens ist somit auch nicht zu erkennen.

Aus diesen Gründen entspricht es der Billigkeit, die Beschwerdegebühr zurückzahlen.

Dr. Morawek

Eder

Baumgardt

Hoffmann

Fa