



# BUNDESPATENTGERICHT

23 W (pat) 45/04

---

(Aktenzeichen)

Verkündet am  
31. Januar 2006

...

## BESCHLUSS

In der Beschwerdesache

**betreffend die Patentanmeldung 102 34 208.3-33**

...

hat der 23. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 31. Januar 2006 unter Mitwirkung ...

beschlossen:

Der Beschluss der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 7. Juni 2004 wird aufgehoben und das Patent wird unter Zurückweisung der Beschwerde im Übrigen (Hauptantrag und Hilfsantrag 1) entsprechend Hilfsantrag 2 mit folgenden Unterlagen erteilt:

Patentansprüche 1 bis 16, Beschreibung, Seiten 1 bis 19, diese Unterlagen überreicht in der mündlichen Verhandlung vom 31. Januar 2006, ursprüngliche Zeichnung, Figuren 1 bis 35.

**Anmeldetag:** 19. Juli 2002

**Bezeichnung der Erfindung:** Waferlevel-Stapelchippackung und Herstellungsverfahren hierfür.

## **Gründe**

### I.

Die Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts hat die am 19. Juli 2002 eingereichte Patentanmeldung mit der Bezeichnung „Waferlevel-Stapelchippackung und Herstellungsverfahren hierfür“, für die die Priorität einer Anmeldung in der Republik Korea vom 19. Juli 2001 (*Aktenzeichen 2001/43445*) in Anspruch genommen ist, durch Beschluss vom 7. Juni 2004 zurückgewiesen.

Im Prüfungsverfahren sind zum Stand der Technik die Druckschriften:

- DE 197 25 464 C2 (Entgegenhaltung 1)
- DE 100 49 551 A1 (Entgegenhaltung 2) und
- DE 100 11 005 A1 (Entgegenhaltung 3)

genannt worden, von denen die gegenüber dem Anmeldetag der vorliegenden Anmeldung vorveröffentlichte, gegenüber deren Prioritätstag jedoch nachveröffentlichte Entgegenhaltung 1 als dazugehörige Offenlegungsschrift - im folgenden als Entgegenhaltung 1' bezeichnet - auch gegenüber dem Prioritätstag vorveröffentlicht ist.

In dem vorgenannten Beschluss ist ausgeführt, dass für den Fachmann z. B. der Begriff „Umverteilungs-Substrat“ unklar sei. Im Hinblick auf den Sachgehalt dieses Begriffs, der im übrigen kein Fachbegriff der Elektronik sei, und nicht nur im Hinblick auf den Wortlaut sei an sich unklar, was mit ihm gemeint sei und inwiefern sich ein derartiges Substrat von einem gewöhnlichen Substrat unterscheide. Zwar sei dem Anmelder zuzustimmen, dass zur erforderlichen Begriffsklärung nach ständiger Rechtsprechung auch die Beschreibung heranzuziehen sei, jedoch bemesse sich andererseits die Tragweite bzw. der Schutzbereich der geschützten Erfindung vorrangig nach den Patentansprüchen, die stets die maßgebliche Grundlage des Patentschutzes seien, während die Beschreibung ihnen gegenüber eine dienende Funktion haben solle. Bei dieser Sachlage und nachdem der Anspruch 1 z. B. im Hinblick auf den Begriff „Umverteilungs-Substrat“ nicht erkennen lasse, was unter Schutz gestellt werden soll, sei die Anmeldung zurückzuweisen.

Gegen diesen Beschluss richtet sich die Beschwerde der Anmelderin.

In der mündlichen Verhandlung vom 31. Januar 2006 hat die Anmelderin ihr Schutzbegehren mit neugefaßten Patentansprüchen 1 bis 16 nach Hauptantrag, einem Patentanspruch 1 nach Hilfsantrag 1 mit daran anzupassenden weiteren Patentansprüchen sowie mit Patentansprüchen 1 bis 16 nach Hilfsantrag 2 mit daran angepasster Beschreibung weiterverfolgt und die Auffassung vertreten,

dass aufgrund der Gesamtoffenbarung der ursprünglichen Anmeldungsunterlagen klar sei, was mit dem Begriff „Umverteilungs-Substrat“ unter Schutz gestellt werden soll, dass die verteidigten Patentansprüche auch ansonsten klar sowie zulässig seien und dass die beanspruchte Erfindung durch den nachgewiesenen Stand der Technik nicht patenthindernd getroffen sei.

Die Anmelderin beantragt,

den Beschluss der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 7. Juni 2004 aufzuheben und das Patent mit folgenden Unterlagen zu erteilen:

Patentansprüche 1 bis 16, überreicht in der mündlichen Verhandlung vom 31. Januar 2006, ursprüngliche Beschreibung, Seiten 1 bis 11 und 13 bis 19 und Beschreibungsseite 12, eingegangen am 30. Dezember 2003, ursprüngliche Zeichnung, Figuren 1 bis 35.

Hilfsweise (Hilfsantrag 1) das Patent mit folgenden Unterlagen zu erteilen:

Patentanspruch 1, überreicht in der mündlichen Verhandlung vom 31. Januar 2006, anzupassende Patentansprüche 2 bis 8 und Patentansprüche 9 bis 16 entsprechend Hauptantrag, anzupassende Beschreibung, ursprüngliche Zeichnung, Figuren 1 bis 35.

Weiter hilfsweise (Hilfsantrag 2) das Patent mit folgenden Unterlagen zu erteilen:

Patentansprüche 1 bis 16, Beschreibung, Seiten 1 bis 19, diese Unterlagen überreicht in der mündlichen Verhandlung vom 31. Januar 2006, ursprüngliche Zeichnung, Figuren 1 bis 35.

Der Patentanspruch 1 nach Hauptantrag lautet:

„Waferlevel-Stapelchippackung mit mehreren, dreidimensional gestapelten Halbleiterchips, die folgende Merkmale aufweist:

- (a) ein Umverteilungs-Substrat (40) mit
- einer ersten dielektrischen Schicht (45) vorgegebener Struktur,
  - einer Umverteilungsschicht (47) vorgegebener Struktur auf der ersten dielektrischen Schicht und in von letzterer freigelassenen Stellen,
  - einer zweiten dielektrischen Schicht (48) auf der ersten dielektrischen Schicht und der Umverteilungsschicht und
  - Substratkontaktstellen (49), die von der zweiten dielektrischen Schicht freigelassen werden und mit der Umverteilungsschicht verbunden sind,
- (b) wenigstens einen unteren, dreidimensional auf das Umverteilungs-Substrat (40) zu stapelnden Halbleiterchip (60a) mit
- einem Halbleitersubstrat (51a),
  - einer Passivierungsschicht (53a) auf der Oberseite des Substrats;
  - einer Mehrzahl von Chipanschlussstellen (52), die von der Passivierungsschicht freigelassen werden,
  - einer Umverteilungsschicht (55a) vorgegebener Struktur auf der Passivierungsschicht und in elektrischer Verbindung mit den Chipanschlussstellen,
  - einer Polymerschicht (56) auf der Passivierungsschicht und der Umverteilungsschicht mit ersten Öffnungen zum partiellen Freilegen der Umverteilungsschicht, wobei die ersten Öffnungen den Substratkontaktstellen entsprechen,

- inneren Verbindungsanschlüssen (57a), die über die ersten Öffnungen auf der freiliegenden Umverteilungsschicht gebildet und mit dieser elektrisch verbunden sind, und
  - einem leitfähigen Füllmaterial (59a) zum Füllen zweiter Öffnungen (58a), welche die Umverteilungsschicht (55a) auf der dem jeweiligen inneren Verbindungsanschluss (57a) gegenüberliegenden Seite freilegen,
- (c) einen obenliegenden Halbleiterchip (60c) mit
- einem Halbleitersubstrat (51),
  - einer Passivierungsschicht (53) auf der Oberseite des Substrats,
  - einer Mehrzahl von Chipanschlussstellen (52), die von der Passivierungsschicht freigelassen werden,
  - einer Umverteilungsschicht (55) vorgegebener Struktur auf der Passivierungsschicht und in elektrischer Verbindung mit den Chipanschlussstellen,
  - einer Polymerschicht (56) auf der Passivierungsschicht und der Umverteilungsschicht mit dritten Öffnungen zum partiellen Freilegen der Umverteilungsschicht, wobei die dritten Öffnungen den Substratkontaktstellen entsprechen, und
  - inneren Verbindungsanschlüssen (57c), die über die dritten Öffnungen auf der freiliegenden Umverteilungsschicht gebildet und mit dieser elektrisch verbunden sind,
- (d) eine Füllschicht (81, 82, 83) zum Füllen von Bereichen zwischen den zu stapelnden Chips, um die inneren Verbindungsanschlüsse zu schützen,
- (e) eine Metallabdeckung (70, 170), welche die Außenflächen der Stapelchippackung mit Ausnahme der ersten dielektrischen Schicht des Umverteilungs-Substrats bedeckt, und
- (f) externe Verbindungsanschlüsse (90), die auf den von der Struktur der ersten dielektrischen Schicht des Umverteilungs-

Substrats freigelassenen Stellen der Umverteilungsschicht gebildet und mit dieser elektrisch verbunden sind, wobei die inneren Verbindungsanschlüsse des obersten Halbleiterchips durch Flip-Chip-Bonden mit dem die zweiten Öffnungen füllenden, leitfähigen Füllmaterial des unteren Halbleiterchips verbunden sind.“

Der Patentanspruch 1 nach Hilfsantrag 1 unterscheidet sich von demjenigen nach Hauptantrag nur durch die Streichung der Formulierung „ein Umverteilungs-Substrat (40) mit“ im Merkmalskomplex (a) und durch das Ersetzen der Formulierung „auf das Umverteilungs-Substrat (40) zu stapelnden“ durch die Formulierung „auf die zweite dielektrische Schicht (48) gestapelten“ im Merkmalskomplex (b).

Die nebengeordneten Patentansprüche 1, 2 und 10 nach Hilfsantrag 2 haben folgenden Wortlaut:

- „1. Verfahren zur Herstellung einer Waferlevel-Stapelchippackung,  
gekennzeichnet durch folgende Schritte:
- (a) Bereitstellen eines ersten Halbleiterchips und mindestens eines zweiten Halbleiterchips, die jeweils folgende Elemente aufweisen:
- ein Halbleitersubstrat (51),
  - eine Passivierungsschicht (53) auf der Oberseite des Substrats,
  - eine Mehrzahl von Chipanschlussstellen (52), die von der Passivierungsschicht freigelassen werden, und
  - eine Umverteilungsschicht (55) vorgegebener Struktur auf der Passivierungsschicht und in elektrischer Verbindung mit den Chipanschlussstellen,
- (b) Bereitstellen eines Umverteilungs-Substrats (40) mit

- einem Halbleitersubstrat (41) mit Chipmontagebereichen zum dreidimensionalen Stapeln des ersten und zweiten Halbleiterchips und mit Trennlinienbereichen (43) zum Separieren der Chipmontagebereiche voneinander,
  - einer ersten dielektrischen Schicht (45) vorgegebener Struktur,
  - einer Umverteilungsschicht (47) vorgegebener Struktur auf der ersten dielektrischen Schicht,
  - einer zweiten dielektrischen Schicht (48) auf der ersten dielektrischen Schicht und der Umverteilungsschicht und
  - Substratkontaktstellen (49), die von der zweiten dielektrischen Schicht freigelassen werden und mit der Umverteilungsschicht verbunden sind,
- (c) Bilden einer ersten Metallwandung (71) in einer vorgegebenen Tiefe entlang des jeweiligen Trennlinienbereichs des Umverteilungs-Substrats,
- (d) Flip-Chip-Bonden erster innerer Verbindungsanschlüsse (57a) des ersten Halbleiterchips mit den Substratkontaktstellen des Umverteilungs-Substrats,
- (e) Füllen des Flip-Chip-Bondbereichs zwischen dem ersten Halbleiterchip und dem Umverteilungs-Substrat mit einem flüssigen Gießharz zur Bildung einer ersten Füllschicht (81),
- (f) Abschleifen der Rückseite des ersten Halbleiterchips und der ersten Füllschicht, so dass die Oberseite der ersten Metallwandung freigelegt wird,
- (g) Erzeugen von Durchgangsöffnungen (58a) auf der Umverteilungsschicht des ersten Halbleiterchips und Füllen der Durchgangsöffnungen mit einem leitfähigen Füllmaterial,
- (h) zumindest einmaliges Wiederholen der Schritte (c) bis (g) mit dem mindestens einen zweiten Halbleiterchip,

- (i) Einbringen eines Trennschnitts entlang des Trennlinienbereichs von der zweiten Metallwandung bis zum Halbleitersubstrat des Umverteilungs-Substrats in einer vorgegebenen Tiefe,
- (j) Auftrennen in einzelne Stapelchippackungen (100) durch Ätzen des Halbleitersubstrats des Umverteilungs-Substrats und
- (k) Erzeugen externer Verbindungsanschlüsse (90) auf der freigelegten Umverteilungsschicht der Substratkontaktstellen.

2. Verfahren zur Herstellung einer Waferlevel-Stapelchippackung,  
gekennzeichnet durch folgende Schritte:

- (a) Bereitstellen eines ersten Halbleiterchips und mindestens eines zweiten Halbleiterchips, die jeweils folgende Elemente aufweisen:
  - ein Halbleitersubstrat (51),
  - eine Passivierungsschicht (53) auf der Oberseite des Substrats,
  - eine Mehrzahl von Chipanschlussstellen (52), die von der Passivierungsschicht freigelassen werden, und
  - eine Umverteilungsschicht (55) vorgegebener Struktur auf der Passivierungsschicht und in elektrischer Verbindung mit den Chipanschlussstellen,
- (b) Bereitstellen eines Umverteilungs-Substrats (140) mit
  - einem Halbleitersubstrat (141) mit Chipmontagebereichen zum dreidimensionalen Stapeln des ersten und zweiten Halbleiterchips und mit Trennlinienbereichen (143) zum Separieren der Chipmontagebereiche voneinander,
  - einer ersten dielektrischen Schicht (45) vorgegebener Struktur,

- einer Umverteilungsschicht (147) vorgegebener Struktur auf der ersten dielektrischen Schicht,
  - einer zweiten dielektrischen Schicht (48) auf der ersten dielektrischen Schicht und der Umverteilungsschicht und
  - Substratkontaktstellen (149), die von der zweiten dielektrischen Schicht freigelassen werden und mit der Umverteilungsschicht verbunden sind,
- (c) Flip-Chip-Bonden erster innerer Verbindungsanschlüsse (157a) des ersten Halbleiterchips mit den Substratkontaktstellen des Umverteilungs-Substrats,
- (d) Füllen des Flip-Chip-Bondbereichs zwischen dem ersten Halbleiterchip und dem Umverteilungs-Substrat mit einem flüssigen Gießharz zur Bildung einer ersten Füllschicht (181),
- (e) Abschleifen der Rückseite des ersten Halbleiterchips und der ersten Füllschicht,
- (f) Erzeugen von Durchgangsöffnungen (158a) auf der Umverteilungsschicht des ersten Halbleiterchips und Füllen der Durchgangsöffnungen mit einem leitfähigen Füllmaterial,
- (g) zumindest einmaliges Wiederholen der Schritte (c) bis (f) mit dem mindestens einen zweiten Halbleiterchip,
- (h) Einbringen eines Trennschnitts entlang des Trennlinienbereichs in einer vorgegebenen Tiefe bis zum Halbleitersubstrat des Umverteilungs-Substrats,
- (i) Auftrennen in einzelne Stapelchippackungen (200) durch Ätzen des Halbleitersubstrats des Umverteilungs-Substrats,
- (j) Erzeugen einer Metallabdeckung (170), welche die Außenflächen der Stapelchippackung mit Ausnahme der ersten dielektrischen Schicht des Umverteilungs-Substrats bedeckt, und
- (k) Erzeugen externer Verbindungsanschlüsse (190) auf der freigelegten Umverteilungsschicht der Substratkontaktstellen.

10. Waferlevel-Stapelchippackung mit mehreren, dreidimensional gestapelten Halbleiterchips, die gemäß dem Verfahren nach einem der Ansprüche 1 bis 9 hergestellt ist.“

Wegen der Patentansprüche 2 bis 16 nach Hauptantrag, der Patentansprüche 3 bis 9 und 11 bis 16 nach Hilfsantrag 2 sowie der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

## II.

Die form- und fristgerecht erhobene Beschwerde ist zulässig und auch begründet; sie hat jedoch nur insoweit Erfolg, als der angefochtene Beschluss aufgehoben und das nachgesuchte Patent mit den Unterlagen gemäß Hilfsantrag 2 erteilt wird.

A) Der im angefochtenen Beschluss gerügte Mangel, der Begriff „Umverteilungs-Substrat“ lasse nicht erkennen, was unter Schutz gestellt werden soll, liegt nicht vor.

Denn nach höchstrichterlicher Rechtsprechung sind die Begriffe in den Patentansprüchen sowohl bei der Prüfung der Patentfähigkeit als auch für die Bestimmung des Schutzbereichs so zu deuten, wie sie der angesprochene Fachmann nach dem Gesamthalt der Anmeldungsunterlagen unter Berücksichtigung der darin objektiv offenbarten Lösung versteht (*vgl. BGH GRUR 2001, 232, Leitsatz - „Brieflocher“*), wobei die Anmeldungsunterlagen im Hinblick auf die dort gebrauchten Begriffe gleichsam ihr eigenes Lexikon darstellen, weshalb bei Abweichen vom allgemeinen (technischen) Sprachgebrauch letztlich nur der sich aus den Anmeldungsunterlagen ergebende Begriffsinhalt maßgebend ist (*vgl. BGH GRUR 1999, 909, Leitsatz 2 - „Spannschraube“*). In der ursprünglichen Beschreibung der vorliegenden Anmeldung (*vgl. Seite 5, letzter Absatz bis Seite 8, Absatz 1 zu den Figuren 5 bis 9*) ist das Umverteilungs-Substrat aber anhand des dazugehörigen Herstellungsverfahrens in sämtlichen Einzelheiten erläutert und

somit so klar definiert, dass der Fachmann ohne weiteres erkennen kann, was damit unter Schutz gestellt werden soll. Danach gehört zu dem Umverteilungs-Substrat (40) nämlich ein Halbleitersubstrat (41) als Träger, auf dem der Reihe nach eine erste dielektrische Schicht (45) mit Kontaktöffnungen zum Anbringen externer Verbindungsanschlüsse (vgl. Seite 6, letzter Absatz bis Seite 7, Absatz 1 zur Fig. 7), darauf eine die Kontaktöffnungen durchsetzende metallene Umverteilungsschicht (47) zur Umpositionierung der Anschlüsse der zu stapelnden Halbleiterchips (vgl. Seite 7, Absatz 2 zur Fig. 8) und darauf eine zweite dielektrische Schicht (48) mit die Umverteilungsschicht (47) freilegenden Substratkontaktstellen (49) ausgebildet sind (vgl. Seite 7, letzter Absatz bis Seite 8, Absatz 1 zur Fig. 9).

#### B) Hauptantrag

Dem Hauptantrag konnte nicht stattgegeben werden, weil der dazugehörige Patentanspruch 1 dem Fachmann keine klare und ausführbare Lehre zum technischen Handeln vermittelt.

Denn der eine Waferlevel-Stapelchippackung betreffende Patentanspruch 1 nach Hauptantrag ist insofern in sich widersprüchlich, als er gemäß dem Merkmalskomplex (a) ein Umverteilungs-Substrat (40) vorschlägt, zu dem - wie dargelegt - auch ein Halbleitersubstrat (41) gehört, andererseits gemäß dem Merkmalskomplex (f) jedoch externe Verbindungsanschlüsse (90) vorsieht, die eine freie Zugänglichkeit zu dazugehörigen Kontaktstellen der Umverteilungsschicht (47) des Umverteilungs-Substrats (40) voraussetzen (vgl. Fig. 27 mit zugehöriger Beschreibung) und somit ein Abtragen des Halbleitersubstrats (41) des Umverteilungs-Substrats (40) erfordern (vgl. die Figuren 25 bis 27 mit zugehöriger Beschreibung), so dass die Waferlevel-Stapelchippackung nicht das Umverteilungs-Substrat (40) und zugleich die externen Verbindungsanschlüsse (90) aufweisen kann, wie dies der Patentanspruch 1 nach Hauptantrag verlangt.

Soweit die Anmelderin aber geltend macht, dass das Umverteilungs-Substrat (40) gemäß dem Merkmalskomplex (a) des Patentanspruchs 1 nach Hauptantrag ausschließlich aus einer ersten dielektrischen Schicht (45), einer Umverteilungsschicht (45) und einer zweiten dielektrischen Schicht (45) bestehe - d. h. kein Halbleitersubstrat (41) aufweise -, steht dies ersichtlich im Widerspruch zur Gesamtoffenbarung der ursprünglichen Anmeldungsunterlagen, wonach das Halbleitersubstrat (41) ein grundlegender Bestandteil des Umverteilungs-Substrats (40) ist (*vgl. hierzu Seite 5, letzter Absatz bis Seite 8, Absatz 1 zu den Figuren 5 bis 9 i. V. m. den jeweiligen Merkmalskomplexen (b) der ursprünglichen nebengeordneten Patentansprüche 8 und 9*), zumal die erste dielektrische Schicht (45), die Umverteilungsschicht (47) und die zweite dielektrischen Schicht (48) aufgrund ihrer geringen Schichtdicken (*vgl. Seite 7, Zeilen 3 bis 5, 21 bis 22 und 30 bis 32*) ohne das Halbleitersubstrat (41) auch nicht die erforderliche Tragfähigkeit besäßen, um als Umverteilungs-Substrat zum dreidimensionalen Stapeln von Halbleiterchips herangezogen werden zu können, wie dies der Merkmalskomplex (b) des Patentanspruchs 1 nach Hauptantrag fordert.

Die Waferlevel-Stapelchippackung nach dem Patentanspruch 1 gemäß Hauptantrag ist daher mangels Klarheit und Ausführbarkeit der Lehre nicht patentfähig.

Mit dem Patentanspruch 1 nach Hauptantrag fallen wegen der Antragsbindung auch die Patentansprüche 2 bis 16 nach Hauptantrag.

### C) Hilfsantrag 1

Dem Hilfsantrag 1 mußte wegen unzulässiger Erweiterung § 39 PatG des dazugehörigen Patentanspruchs 1 der Erfolg versagt bleiben.

Nach der Gesamtoffenbarung der ursprünglichen Anmeldungsunterlagen bildet das Umverteilungs-Substrat mit Halbleitersubstrat das tragende Merkmal der

Waferlevel-Stapelchippackung nach der Erfindung (vgl. Seite 5, letzter Absatz bis Seite 6, Absatz 1 sowie Seite 8, Absatz 1 i. V. m. den ursprünglichen nebengeordneten Patentansprüchen 1, 8 und 9). Folglich ist der Patentanspruchs 1 nach Hilfsantrag 1 durch die Streichung des erfindungstragenden Merkmals „Umverteilungs-Substrat“ unzulässig erweitert. Denn wegen des fehlenden Umverteilungs-Substrats ist der Patentanspruch 1 nach Hilfsantrag 1 nicht mehr auf eine erfindungsgemäße Waferlevel-Stapelchippackung gerichtet - bei der auf dem Umverteilungs-Substrat als Wafer eine Anzahl von Halbleiterchips zu mehreren noch zu vereinzelnenden Stapelchippackungen aufgestapelt ist (vgl. die Figuren 23 bzw. 32 mit zugehöriger Beschreibung) -, vielmehr wird damit ein aliud in Form einer Einzel-Stapelchippackung beansprucht (vgl. die Figuren 25 bis 27 bzw. 33 bis 35 mit zugehöriger Beschreibung), bei der mit dem entfernten Halbleiter-substrat (41 bzw. 141) des Umverteilungs-Substrats (40 bzw. 140) zudem der Wafer der erfindungsgemäßen Waferlevel-Stapelchippackung fehlt (vgl. zu letzterem Seite 5, letzter Absatz bis Seite 6, Absatz 1 zur Fig. 5).

Die Waferlevel-Stapelchippackung nach dem Patentanspruch 1 gemäß Hilfsantrag 1 ist daher wegen unzulässiger Erweiterung nicht patentfähig.

Mit dem Patentanspruch 1 nach Hilfsantrag 1 fallen wegen der Antragsbindung auch alle weiteren Patentansprüche nach Hilfsantrag 1.

#### D) Hilfsantrag 2

1. Gegen die Zulässigkeit der Patentansprüche 1 bis 16 nach Hilfsantrag 2 bestehen keine Bedenken.

Die nebengeordneten Patentansprüche 1 bzw. 2 nach Hilfsantrag 2 finden inhaltlich eine ausreichende Stütze in den ursprünglichen Nebenansprüchen 8 bzw. 9 i. V. m. den Ausführungsbeispielen nach den Figuren 5 bis 27 (*Patentanspruch 1*) bzw. 28 bis 35 (*Patentanspruch 2*) und dem ursprünglichen

Patentanspruch 1 (*hinsichtlich des mindestens einen zweiten Halbleiterchips und der Wiederholung der Verfahrensschritte (c) bis (g) bzw. (c) bis (f)*). Gemäß den ursprünglichen Patentansprüchen 8 bzw. 9 sind zwar jeweils nur ein erster und ein zweiter Halbleiterchip mit entsprechenden Verfahrensschritten vorgesehen. Bei den dazugehörigen Ausführungsbeispielen ist aber jeweils ein dritter Halbleiterchip mit entsprechenden Verfahrensschritten - d. h. in der Terminologie der Patentansprüche 1 bzw. 2 nach Hilfsantrag 2 ein zweiter Halbleiterchip - vorhanden (*vgl. die Figuren 22 bzw. 32 mit zugehöriger Beschreibung*). Der ursprüngliche Patentanspruch 1 läßt zudem die Anzahl der Halbleiterchips nach oben hin offen (*vgl. dort den „einen oberliegenden Halbleiterchip“ im Merkmalskomplex (c) und den „wenigstens einen unteren Halbleiterchip“ im Merkmalskomplex (b)*).

Die Unteransprüche 3 bis 9 nach Hilfsantrag 2 entsprechen inhaltlich - in dieser Reihenfolge - den ursprünglichen Unteransprüchen 10 bis 16, wobei im Unteranspruch 3 das Merkmal „eines zweiten Halbleiterchips“ - insoweit entsprechend den Patentansprüchen 1 bzw. 2 nach Hilfsantrag 2 - in „mindestens eines zweiten Halbleiterchips“ abgeändert worden ist.

Der entsprechend dem ursprünglichen Patentanspruch 1 auf eine Waferlevel-Stapelchippackung mit mehreren, dreidimensional gestapelten Halbleiterchips gerichtete nebengeordnete Patentanspruch 10 nach Hilfsantrag 2 betrifft gemäß den Verfahren nach den vorangehenden Verfahrensansprüchen 1 bis 9 unmittelbar hergestellte Erzeugnisse (*vgl. § 9 Satz 2 Nr. 3*) und ist daher ebenfalls zulässig.

Die Unteransprüche 11 bis 16 nach Hilfsantrag 2 entsprechen inhaltlich - in dieser Reihenfolge - den ursprünglichen Unteransprüchen 2 bis 7, wobei ihre Terminologie an diejenige der Patentansprüche 1 und 2 nach Hilfsantrag 2 angepasst worden ist.

2. Die Verfahren zur Herstellung einer Waferlevel-Chippackung nach den Patentansprüchen 1 bzw. 2 gemäß Hilfsantrag 2 sind durch den nachgewiesenen Stand der Technik nicht patenthindernd getroffen.

Insbesondere das durch die Patentansprüche 1 und 2 gemäß Hilfsantrag 2 gelehrt Bereitstellen eines Umverteilungs-Substrats (40) mit

- einem Halbleitersubstrat (41) mit Chipmontagebereichen zum dreidimensionalen Stapeln des ersten und zweiten Halbleiterchips und mit Trennlinienbereichen (43) zum Separieren der Chipmontagebereiche voneinander,
- einer ersten dielektrischen Schicht (45) vorgegebener Struktur,
- einer Umverteilungsschicht (47) vorgegebener Struktur auf der ersten dielektrischen Schicht,
- einer zweiten dielektrischen Schicht (48) auf der ersten dielektrischen Schicht und der Umverteilungsschicht und
- Substratkontaktstellen (49), die von der zweiten dielektrischen Schicht freigelassen werden und mit der Umverteilungsschicht verbunden sind,

ist dem zuständigen Durchschnittsfachmann, der hier als ein mit der Herstellung von Stapelchippackungen befaßter, berufserfahrener Physiker oder Ingenieur der Halbleitertechnik mit Fachhochschulausbildung zu definieren ist, durch den im Verfahren befindlichen Stand der Technik weder bekannt noch nahegelegt.

Von den eingangs genannten Druckschriften offenbart die der Erfindung noch am nächsten kommende Entgegenhaltung 3 zwar ein Verfahren zur Herstellung einer Waferlevel-Stapelchippackung, bei dem ein Basiswafer (40) aus einem Halbleitersubstrat (10a mit aktivem Bereich 10b) mit darauf ausgebildeter dielektrischer Schicht (Passivierungsschicht 12) mit Aussparungen für Substratkontaktstellen (Anschlussflächen 14) bereitgestellt wird, wobei der Basiswafer (40) auch bereits

aus einer Vielzahl von Chipmontagebereichen (*Basis-Chip 10*) für Halbleiterchips (*Top-Chips 16*) besteht, die durch Trennlinien zum Separieren der Chipmontagebereiche - d. h. zur Vereinzelung der Waferlevel-Stapelchippackung in Einzel-Stapelchippackungen - getrennt sind (*vgl. Anspruch 1 i. V. m. den Figuren 1 bis 3 mit zugehöriger Beschreibung*). Jedoch führt die Entgegenhaltung 3 den Fachmann insofern von der Erfindung weg, als der dortige Basiswafer (*40*) keine Umverteilungsschicht zur Umverteilung von Anschlüssen aufweist und somit nicht auch als Umverteilungs-Substrat im Sinne der vorliegenden Erfindung ausgebildet ist. Die die inneren Verbindungsanschlüsse (*20*) mit externen Verbindungsanschlüssen (*38*) verbindende, die Anschlüsse umverteilende Schicht (*Umdrahtungsstruktur 32, zweite Kontaktstruktur 30*) ist dort nämlich nicht auf dem Basiswafer (*40*) - als dessen Bestandteil -, sondern auf der dem Basiswafer (*40*) abgewandten Oberfläche einer die Zwischenräume zwischen den Halbleiterchips (*16*) ausfüllenden Füllschicht (*24*) ausgebildet (*vgl. Fig. 2*).

Eine Anregung zum Bereitstellen eines Umverteilungs-Substrats im Sinne der Patentansprüche 1 und 2 nach Hilfsantrag 2 kann der Fachmann aber auch nicht bei Einbeziehung der Entgegenhaltungen 1' und 2 erhalten, die - obwohl in der Entgegenhaltung 1' von einem Stand der Technik ausgegangen wird, bei dem die Halbleiterchips (*2*) auf einem Halbleitersubstrat (*1*) gestapelt sind (*vgl. dort die Figuren 1A und 1B mit zugehöriger Beschreibung*) - jeweils Halbleiterchip-Stapel ohne jegliches Montagesubstrat vorschlagen (*vgl. die Figuren 3 bis 6 der Entgegenhaltung 1'* bzw. die *Figuren 1 bis 9 der Entgegenhaltung 2* *nebst zugehöriger Beschreibung*), womit sie den Fachmann von der Erfindung noch weiter wegführen.

Im Übrigen hat auch die Prüfungsstelle nicht geltend gemacht, dass die Druckschriften 1, 2 und 3 den Anmeldungsgegenstand patenthindernd treffen könnten (*vgl. den Prüfungsbescheid vom 4. September 2003 (Ausfertigung), Seite 2, Abschnitt II.*).

Die Verfahren zur Herstellung einer Waferlevel-Chippackung nach den Patentansprüchen 1 bzw. 2 gemäß Hilfsantrag 2 sind daher auch im Hinblick auf den Stand der Technik patentfähig.

3. An die Patentansprüche 1 und 2 nach Hilfsantrag 2 können sich die darauf direkt oder indirekt zurückbezogenen Unteransprüche 3 bis 9 und der darauf zurückbezogene Nebenanspruch 10 mit Unteransprüchen 11 bis 16 anschließen, die vorteilhafte und nicht selbstverständliche Ausführungsarten der Verfahren zur Herstellung einer Waferlevel-Stapelchippackung nach den Patentansprüchen 1 bzw. oder 2 (*Unteransprüche 3 bis 9*) bzw. gemäß diesen Verfahren hergestellte Waferlevel-Stapelchippackungen (*Nebenanspruch 10 mit Unteransprüchen 11 bis 16*) betreffen.

E) In der geltenden Beschreibung ist der maßgebliche Stand der Technik angegeben, von dem die Erfindung ausgeht. Auch sind in der Beschreibung die beanspruchten Verfahren zur Herstellung einer Waferlevel-Chippackung einschließlich der dazugehörigen Erzeugnisse anhand der Zeichnung ausreichend erläutert.

F) Zu dem von der Anmelderin in der mündlichen Verhandlung nicht mehr gestellten Antrag auf Rückzahlung der Beschwerdegebühr ist darauf hinzuweisen, dass eine falsche Beurteilung allein kein Grund für eine Rückzahlung der Beschwerdegebühr ist, zumal im vorliegenden Fall trotz der sachlichen Fehlbeurteilung durch die Prüfungsstelle im Beschwerdeverfahren mit den gleichen Unterlagen die gleiche Entscheidung - wenngleich auch aus anderen Gründen (*siehe die vorstehenden Ausführungen zum Patentanspruch 1 nach Hauptantrag*) - zu ergehen hätte (*vgl. hierzu Schulte, PatG, 7. Auflage, § 73 Rdn. 127 und 128; BPatG BIPMZ 1989, 360, Leitsatz 2*) und eine Fortsetzung des Prüfungsverfahrens mit einem weiteren Bescheid insofern nicht sachdienlich gewesen wäre, als damals bereits gefestigte konträre Meinungen hinsichtlich des Begriffsinhalts des „Umverteilungs-Substrats“ einander gegenüberstanden, was im

übrigen auch durch das Festhalten der Anmelderin an einer von der Gesamtoffenbarung der ursprünglichen Anmeldungsunterlagen - wie dargelegt - abweichenden Interpretation des Begriffs „Umverteilungs-Substrat“ in der mündlichen Verhandlung bestätigt wird (*vgl. die vorstehenden diesbezüglichen Ausführungen zum Patentanspruch 1 nach Hauptantrag*).

Bei der dargelegten Sachlage war der angefochtene Beschluss aufzuheben und das Patent mit den Unterlagen nach Hilfsantrag 2 zu erteilen.

gez.

Unterschriften