



# BUNDESPATENTGERICHT

18 W (pat) 153/14

---

(AktENZEICHEN)

## BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 10 2010 003 153.4-53

...

hat der 18. Senat (Techn. Beschwerdesenat) des Bundespatentgerichts am 18. Oktober 2017 durch die Vorsitzende Richterin Dipl.-Ing. Wickborn sowie die Richter Kruppa, Dipl.-Phys. Dr. Schwengelbeck und Dr.-Ing. Flaschke

beschlossen:

Auf die Beschwerde der Anmelderin wird der Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts aufgehoben und das Patent auf der Grundlage der folgenden Unterlagen erteilt:

- Patentansprüche 1 bis 21 nach Hauptantrag, eingegangen am 28. September 2017,
- Beschreibung, Seiten 1 und 1a, eingegangen am 8. Februar 2013, Seiten 2 - 21, eingegangen am 23. März 2010,
- Figuren 1 - 3, eingegangen am 23. März 2010.

## **Gründe**

### **I.**

1. Die unter Inanspruchnahme einer Priorität vom 2. April 2009 (US 12/417 172) am 23. März 2010 beim Deutschen Patentamt eingereichte Patentanmeldung 10 2010 003 153.4 mit der Bezeichnung

„Verarbeitungseinheit, Vorrichtung, die zwei Verarbeitungseinheiten aufweist, Verfahren zum Testen einer Verarbeitungseinheit und einer Vorrichtung, die zwei Verarbeitungseinheiten aufweist“

wurde durch Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamtes vom 23. Mai 2013 zurückgewiesen. Die Prüfungsstelle

hat ihren Zurückweisungsbeschluss sinngemäß damit begründet, dass der Gegenstand des damals geltenden Anspruchs 1 nach Hauptantrag nicht auf einer erfinderischen Tätigkeit beruhe. Dabei wurde auf folgende Druckschrift verwiesen:

**D2:** US 6 715 062 B1.

Des Weiteren beruhe auch der jeweilige Gegenstand des damals geltenden Anspruchs 1 nach den Hilfsanträgen 1 und 2 auf keiner erfinderischen Tätigkeit, wobei zusätzlich auf folgende Druckschrift verwiesen wurde:

**D8:** DE 11 2006 002 842 T5.

Insbesondere ergäben sich sämtliche Merkmale der Verarbeitungseinheit des Anspruchs 1 nach Hilfsantrag 2 bereits aus fachmännischem Handeln auf der Basis von Druckschrift **D8**.

Darüber hinaus wurde angeführt, dass der Patentanspruch 1 in der Fassung aller Anträge nicht offenbare, wie eine Manipulation der Verarbeitungseinheit erkannt werden solle. Es bleibe dem Fachmann überlassen, einen geeigneten Test zu entwickeln, mit dem man explizit eine Manipulation der Verarbeitungseinheit feststellen könne. Somit wären die Anforderungen des § 34 (3) 3 PatG nicht erfüllt.

Gegen diesen Beschluss ist die Beschwerde der Anmelderin gerichtet.

Neben den im Zurückweisungsbeschluss genannten Druckschriften **D2** und **D8** wurden im Prüfungsverfahren noch folgende Druckschriften ermittelt:

- D1:** US 5 157 781 A
- D3:** AGRAWAL, V. D.; KIME, C. R.; SALUJA, K. K.: A tutorial on built-in self-test. Part 1. Principles. In: Design & Test of Computers, IEEE, 10, März 1993, [Part 1,] S. 73-82. - ISSN 0740-7475. <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=199807> [abgerufen am 09.10.2012]
- D4:** AGRAWAL, V. D.; KIME, C. R.; SALUJA, K. K.: A tutorial on built-in self-test. Part 2. Applications. In: Design & Test of Computers, IEEE, 10, Juni 1993, 2, S. 69-77. - ISSN 0740-7475. <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=211530> [abgerufen am 09.10.2012]
- D5:** RATIU, I. M.; BAKOGLU, H. B.: Pseudorandom built-in self-test methodology and implementation for the IBM RISC System/6000 processor. In: IBM Journal of Research and Development, Vol. 34, Januar 1990, No. 1, S. 78-84. - ISSN 0018-8646. <http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=5389861> [abgerufen am 05.10.2012]
- D6:** DO-178B. In: Wikipedia, the free encyclopedia. Bearbeitungsstand: 29.03.2009. URL: <http://en.wikipedia.org/w/index.php?title=DO-178B&oldid=280323160> [abgerufen am 05.10.2012]
- D7:** IEC 61508. In: Wikipedia, Die freie Enzyklopädie. Bearbeitungsstand: 30.03.2009. URL: [http://de.wikipedia.org/w/index.php?title=IEC\\_61508&oldid=58477696](http://de.wikipedia.org/w/index.php?title=IEC_61508&oldid=58477696) [abgerufen am 10.10.2012].

Zum Beleg des Grundlagenwissens des Fachmanns hat die Prüfungsstelle im Zurückweisungsbeschluss noch auf folgende Artikel der Online-Enzyklopädie Wikipedia verwiesen (vgl. S. 8 des Beschlusses vom 23. Mai 2013):

**D9:** Power-on self-test. In: Wikipedia. Version: 04.03.2009

**D10:** Built-in self-test (BIST). In: Wikipedia. Version: 27.02.2009.

Die Anmelderin stellt sinngemäß den Antrag, zuletzt mit Schriftsatz vom 28 September 2017,

den Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 23. Mai 2013 aufzuheben und das Patent auf der Grundlage folgender Unterlagen zu erteilen:

- Patentansprüche 1 bis 21,  
hilfsweise gemäß Hilfsantrag 1  
Patentansprüche 1 bis 13,  
hilfsweise gemäß Hilfsantrag 2  
Patentansprüche 1 bis 13,  
jeweils eingegangen am 28. September 2017,
- Beschreibung zu Hauptantrag und den Hilfsanträgen 1 und 2  
Seiten 1 und 1a, eingegangen am 8. Februar 2013,  
Seiten 2 bis 21, eingegangen am 23. März 2010,
- Figuren 1 bis 3, eingegangen am 23. März 2010.

Der seitens des Senats mit einer Gliederung versehene **Patentanspruch 1 nach Hauptantrag** lautet:

- M1** „Verarbeitungseinheit, bei der zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher der Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls eine Anzahl von n Taktzyklen verstreicht, wobei die Verarbeitungseinheit folgendes Merkmal aufweist:
- M2** eine Steuereinheit (110), die dahin gehend angepasst ist, nach einer Rücksetzphase die n Taktzyklen zu verwenden, um eine Sequenz von Testbefehlen auszuführen,
- M3** um eine Manipulation der Verarbeitungseinheit zu erfassen, bevor die Steuereinheit den ersten Befehl für einen Normalbetrieb decodiert.“

Der seitens des Senats mit einer Gliederung versehene **Patentanspruch 10 nach Hauptantrag** lautet:

- N1** „Verfahren zum Testen einer Verarbeitungseinheit, bei der zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher der Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls eine Anzahl von n Taktzyklen verstreicht, das folgenden Schritt umfasst:
- N2** Ausführen, nach einer Rücksetzphase unter Verwendung der n Taktzyklen und vor einem Decodieren des ersten Befehls für einen Normalbetrieb, einer Sequenz von Testbefehlen durch eine Steuereinheit (110) der Verarbeitungseinheit,
- N3** um eine Manipulation der Verarbeitungseinheit zu erfassen.“

Der seitens des Senats mit einer Gliederung versehene **Patentanspruch 13 nach Hauptantrag** lautet:

- O1** „Vorrichtung (300), die folgende Merkmale aufweist:  
eine erste und eine zweite Verarbeitungseinheit, bei denen zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher der jeweiligen Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls eine Anzahl von n Taktzyklen verstreicht,
- O2a** eine erste Verarbeitungseinheit, wobei die erste Verarbeitungseinheit eine Steuereinheit (110) umfasst, die dahin gehend angepasst ist, nach einer Rücksetzphase unter Verwendung der n Taktzyklen eine erste Sequenz von Testbefehlen auszuführen, um eine Ausgabe zu erzeugen;
- O2b** eine zweite Verarbeitungseinheit, wobei die zweite Verarbeitungseinheit eine Steuereinheit (110) umfasst, die dahin gehend angepasst ist, nach der Rücksetzphase unter Verwendung der n Taktzyklen eine zweite Sequenz von Testbefehlen auszuführen, um eine Ausgabe zu erzeugen; und
- O2c** einen Komparator (370), der dahin gehend angepasst ist, die Ausgabe der ersten Verarbeitungseinheit und die Ausgabe der zweiten Verarbeitungseinheit miteinander zu vergleichen und ein Vergleichssignal zu erzeugen, das angibt, ob sich die Ausgabe der ersten Verarbeitungseinheit von der Ausgabe der zweiten Verarbeitungseinheit unterscheidet;
- O3** wobei die Steuereinheit (110) der ersten Verarbeitungseinheit dahin gehend angepasst ist, eine Manipulation der ersten oder zweiten Verarbeitungseinheit zu erfassen, bevor die Steuereinheit der ersten und/oder zweiten Verarbeitungseinheit den ersten Befehl für einen Normalbetrieb decodiert,

- O4** falls das Vergleichssignal des Komparators während der Ausführung der ersten und der zweiten Sequenz von Testbefehlen einen Wert beibehält oder annimmt, der sich von einem erwarteten Wert unterscheidet, wobei der erwartete Wert ein Wert ist, der aufgrund der Ausführung der ersten und der zweiten Sequenz von Testbefehlen erwartet wird.“

Der seitens des Senats mit einer Gliederung versehene **Patentanspruch 20 nach Hauptantrag** lautet:

- P1** „Verfahren zum Testen einer Vorrichtung (300), die eine erste Verarbeitungseinrichtung und eine zweite Verarbeitungseinrichtung aufweist, bei denen zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher der jeweiligen Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls eine Anzahl von n Taktzyklen verstreicht, das folgende Schritte umfasst:
- P2a** Ausführen, seitens einer Steuereinheit einer ersten Verarbeitungseinheit der Vorrichtung, einer ersten Sequenz von Testbefehlen, um eine Ausgabe zu erzeugen, nach einer Rücksetzphase unter Verwendung der n Taktzyklen und vor einem Decodieren des ersten Befehls für einen Normalbetrieb;
- P2b** Ausführen, seitens einer Steuereinheit einer zweiten Verarbeitungseinheit der Vorrichtung, einer zweiten Sequenz von Testbefehlen, um eine Ausgabe zu erzeugen, nach der Rücksetzphase unter Verwendung der n Taktzyklen und vor einem Decodieren des ersten Befehls für einen Normalbetrieb;
- P2c** Miteinandervergleichen der Ausgabe der ersten Verarbeitungseinheit und der Ausgabe der zweiten Verarbeitungseinheit und Erzeugen eines Vergleichssignals, das angibt, ob sich die Ausgabe der ersten

Verarbeitungseinheit von der Ausgabe der zweiten Verarbeitungseinheit unterscheidet; und

- P3** Erfassen, nach der Rücksetzphase und bevor die Verarbeitungseinheiten den ersten Befehl für den Normalbetrieb decodieren, dass die erste oder die zweite Verarbeitungseinheit manipuliert wurden,
- P4** falls das Vergleichssignal während der Ausführung der ersten und zweiten Sequenz von Testbefehlen einen Wert beibehält oder annimmt, der sich von einem erwarteten Wert unterscheidet, wobei der erwartete Wert ein Wert ist, der aufgrund der Ausführung der ersten und der zweiten Sequenz von Testbefehlen erwartet wird.“

Wegen der auf den Patentanspruch 1 nach Hauptantrag rückbezogenen Ansprüche 2 bis 9, der auf den Patentanspruch 10 nach Hauptantrag rückbezogenen Ansprüche 11 und 12, der auf den Patentanspruch 13 nach Hauptantrag rückbezogenen Ansprüche 14 bis 19 und des auf den Patentanspruch 20 nach Hauptantrag rückbezogenen Anspruchs 21 wird auf die Akte verwiesen.

Wegen der Patentansprüche 1 bis 13 nach Hilfsantrag 1 sowie der Patentansprüche 1 bis 13 nach Hilfsantrag 2 wird auf die Akte verwiesen.

Die Anmelderin macht hierzu geltend, dass die geltenden Ansprüche in der Fassung aller Anträge zulässig und im Lichte des im Verfahren befindlichen Standes der Technik patentfähig seien.

Bezüglich der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

## II.

Die zulässige Beschwerde hat in der Sache Erfolg. Sie führt zur Aufhebung des angefochtenen Beschlusses und zur Erteilung des nachgesuchten Patents in der Fassung des Hauptantrags.

1. Die Anmeldung betrifft Verarbeitungseinheiten und Verfahren zum Testen der Verarbeitungseinheiten. Gemäß der Beschreibungseinleitung sind Sicherheitscontroller durch eine Vielzahl von Angriffsszenarien bedroht. Eine mögliche Art von Angriff sei die dauerhafte Modifizierung einer Schaltung, beispielsweise anhand eines fokussierten Ionenstrahls. Damit sei es möglich, die Signalpfade der Mikrosteuerung dauerhaft zu verändern. Diese Art der Manipulation könne für einen Chipkarten-Betrug verwendet werden. Bei einem bekannten Verfahren zum Erkennen derartiger Manipulationen würden Teile der Schaltungsanordnung unter Verwendung von Mustern (patterns) überprüft. Diese Lösungen erforderten aber zusätzliche Hardware. Außerdem sei ein beträchtliches Maß an Stillstandszeit zum Testen der Knoten erforderlich, und manchmal sei es sogar unmöglich, derartige Lösungen zu integrieren (vgl. geltende Beschreibung, S. 1, Z. 8 - 32).

Vor diesem Hintergrund liegt der Anmeldung das **objektive technische Problem** zugrunde, auf eine möglichst zeitsparende Weise festzustellen, ob an einem Mikroprozessorsystem eine Manipulation vorgenommen wurde (vgl. geltende Beschreibung, S. 1, Z. 8 - 32 sowie Schriftsatz vom 8. Februar 2013, Brückenabsatz S. 2/3).

Der zuständige **Fachmann** weist eine abgeschlossene Hochschulausbildung in der Fachrichtung Elektrotechnik oder Informationstechnik auf und verfügt über eine mehrjährige Erfahrung auf dem Gebiet der Mikroprozessortechnik und spezielle Kenntnisse im Testen sicherheitsrelevanter Bauelemente.

Diese Aufgabe soll durch die Merkmale des auf eine Verarbeitungseinheit gerichteten **Anspruchs 1 nach Hauptantrag** gelöst werden. Um vor der Decodierung des ersten Befehls für einen Normalbetrieb feststellen zu können, ob eine Manipulation der Verarbeitungseinheit stattgefunden hat, sollen nach einer Rücksetzphase  $n$  Taktzyklen verwendet werden, um eine Sequenz von Testbefehlen auszuführen. Die  $n$  Taktzyklen verstreichen zwischen der Sprungoperation zu dem

in einem Hauptspeicher der Verarbeitungseinheit gespeicherten ersten Befehl und der Ausführung des Operationscodes dieses ersten Befehls.

Die Aufgabe soll weiter durch die Merkmale des nebengeordneten **Anspruchs 10 nach Hauptantrag** gelöst werden, welcher die entsprechenden Verfahrensmerkmale umfasst.

Als Lösung gemäß **Patentanspruch 13 nach Hauptantrag** ist eine Vorrichtung vorgesehen, welche zwei (redundante) Verarbeitungseinheiten mit jeweils einer Steuereinheit aufweist, die dahin gehend angepasst sind, nach einer Rücksetzphase unter Verwendung der n Taktzyklen zwischen der Sprungoperation zu einem in einem Hauptspeicher der jeweiligen Verarbeitungseinheit gespeicherten ersten Befehl und der Ausführung des Operationscodes dieses ersten Befehls für einen Normalbetrieb jeweils eine Sequenz von Testbefehlen auszuführen. Mit Hilfe eines Komparators wird die Ausgabe der beiden Verarbeitungseinheiten auf Gleichheit überprüft und mit einem Erwartungswert verglichen, ob eine Manipulation stattgefunden hat.

Weiter soll die Aufgabe durch die Merkmale des **Anspruchs 20 nach Hauptantrag** gelöst werden, welcher die entsprechenden Verfahrensmerkmale zum Testen der Vorrichtung nach Anspruch 13 umfasst.

2. Einige Merkmale der nebengeordneten Patentansprüche nach Hauptantrag bedürfen der Auslegung. Der zuständige Fachmann versteht sie wie folgt:

Die Ansprüche sind auf Vorrichtungen und Verfahren gerichtet, die es ermöglichen, Manipulationen an einer Verarbeitungseinheit zu erkennen. Von der Verarbeitungseinheit ist eine Mikrosteuerung umfasst, beispielweise ein Sicherheitscontroller einer Chipkarte (vgl. geltende Beschreibung S. 1 Z. 7 - 22 und S. 16 Z. 16 - 23). Um eine mögliche Manipulation erfassen zu können, werden nach

einer als Rücksetzphase bezeichneten Initialisierung eine Sequenz von Testbefehlen ausgeführt. Dem Fachmann ist geläufig, dass während der Rücksetzphase nach dem Einschalten der Vorrichtung das BIOS gestartet wird und POST-Abläufe (Power-On Self-Test-Abläufe) durchgeführt werden. Nach Abschluss der Rücksetzphase geht die Verarbeitungseinheit in den Normalbetrieb über, in dem die eigentliche Befehlsabarbeitung der Anwendungsprogramme erfolgt. Entscheidend ist daher der Zeitpunkt der beanspruchten Überprüfung. Der Test wird daher im Normalbetrieb in dem Zeitfenster (Anzahl von n Taktzyklen) „zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher der Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls“ durchgeführt, also unmittelbar nach der Rücksetzphase (vgl. **Merkmal M1**). Somit soll der Test während der Zeit erfolgen, die zum Laden und Entschlüsseln des ersten Befehls des Maschinencodes im Befehlsregister 120 benötigt wird (vgl. geltende Beschreibung S. 7 Z. 20 - 24 u. Fig. 1). Dies bedeutet, dass die n Taktzyklen zwischen der Sprungoperation zu einem ersten Befehl und der Ausführung des Operationscodes dieses ersten Befehls verwendet bzw. genutzt werden, um die Sequenz von Testbefehlen auszuführen (vgl. **Merkmal M2**). Auf diese Weise kann eine Manipulation erkannt werden, bevor die Steuereinheit den ersten Befehl für einen Normalbetrieb decodiert (vgl. **Merkmal M3**).

Gemäß den Ansprüchen 13 und 20 nach Hauptantrag soll die dort beanspruchte Vorrichtung eine erste und eine zweite Verarbeitungseinheit 100 und 100' aufweisen, welche beide dieselbe Sequenz von Testbefehlen ausführen, um jeweils eine Ausgabe zu erzeugen (vgl. Fig. 2; vgl. **Merkmale O1, O2a, O2b** bzw. **P1, P2a, P2b**). Ein Komparator 370 erzeugt daraus ein Vergleichssignal, welches von der Steuereinheit der ersten Verarbeitungseinheit ausgewertet wird. In Abhängigkeit vom Wert des Vergleichssignals wird entschieden, ob eine Manipulation vorliegt oder nicht (**Merkmale O2c, O3, O4** bzw. **P2c, P3, P4**).

3. Die Patentansprüche 1 bis 21 nach Hauptantrag sowie die Änderungen in der Beschreibung sind zulässig (§ 38 PatG).

Die Merkmale der nebengeordneten Ansprüche 1, 10, 13 und 20 nach Hauptantrag sind durch die ursprünglichen Patentansprüche 1, 10, 13 und 20 sowie jeweils die ursprünglich eingereichte Beschreibung (vgl. S. 7, erster bis fünfter Abs. der Anmeldeunterlagen) in Verbindung mit Figur 1 als zur Erfindung zugehörend offenbart. Insbesondere ist den Anmeldeunterlagen zu entnehmen, dass eine Steuereinheit dahingehend angepasst ist, nach einer Rücksetzphase die n Taktzyklen zu verwenden, um eine Sequenz von Testbefehlen auszuführen (vgl. S. 7, Z. 3 - 8 i. V. m. Z. 20 - 32 der urspr. Beschreibung).

Die Unteransprüche 3, 8, 21 nach Hauptantrag basieren auf den ursprünglichen Patentansprüchen 3, 8 und 21 und wurden redaktionell im Rahmen der ursprünglichen Beschreibung geändert. Die Merkmale der übrigen Unteransprüche 2, 4 bis 7 und 9, 11, 12 und 14 bis 19 basieren auf den entsprechenden ursprünglichen Unteransprüchen.

Auf den geänderten Beschreibungsseiten 1 und 1a wurden die im Prüfungsverfahren genannten Druckschriften **D1** und **D2** gewürdigt.

4. Die nebengeordneten Patentansprüche 1 und 7 nach Hauptantrag genügen den Anforderungen des § 34 Abs. 3 Nr. 3 und § 34 Abs. 4 PatG.

§ 34 Abs. 3 Nr. 3 PatG verlangt, dass die Anmeldung einen oder mehrere Patentansprüche enthalten muss, in denen angegeben ist, was als patentfähig unter Schutz gestellt werden soll.

§ 34 Abs. 4 PatG verlangt, dass die Erfindung in der Anmeldung so vollständig zu offenbaren ist, dass ein Fachmann sie ausführen kann.

Die Prüfungsstelle hat ihren Beschluss unter anderem darauf gegründet, dass im Patentanspruch 1 in der Fassung des (damals geltenden) Hauptantrags und des (damals geltenden) Hilfsantrags 1 einzelne beanspruchte Merkmale die Anforderungen des § 34 Abs. 3 Nr. 3 PatG nicht erfüllten. Im Einzelnen wurde angegeben, dass im Merkmal 1.b. des Anspruchs 1 nach Hauptantrag, wonach „eine Manipulation der Verarbeitungseinheit zu erfassen“, nicht offenbare, wie eine Manipulation erkannt werden solle. Es bliebe dem Fachmann daher überlassen, einen geeigneten Test zu entwickeln, mit dem man explizit eine Manipulation der Verarbeitungseinheit feststellen könne (vgl. Abschnitt VI.a. auf S. 10 des Zurückweisungsbeschlusses vom 23. Mai 2013).

Weiter wurde aufgeführt, dass Merkmal 2.c. des Anspruchs 1 nach Hilfsantrag 1, wonach „eine Manipulation erfasst wird, wenn eines der Mehrzahl von Speicherelementen in dem entsprechenden Taktzyklus den sich von dem vordefinierten Rücksetzwert verschiedenen Wert nicht aufweist“, die Anforderungen des § 34 Abs. 3 Nr. 3 PatG nicht erfülle, da diese Formulierung nicht geeignet sei dazulegen, wie mit dem beschriebenen Speichertest eine Aussage über die Manipulation des Systems getroffen werden könne, da lediglich Fehler der geprüften Speicherelemente ohne weitere Aussage über die Ursache festgestellt werden könne (vgl. Abschnitt VI.b S.12 des Zurückweisungsbeschlusses vom 23. Mai 2013).

Diese Begründung trägt nicht.

Mit dieser Begründung wird faktisch bemängelt, dass einzelne beanspruchte Merkmale nicht so vollständig offenbart seien, dass ein Fachmann sie ausführen könne, und damit § 34 Abs. 4 PatG und nicht wie angegeben § 34 Abs. 3 Nr. 3 PatG angesprochen.

Die Prüfungsstelle hat offensichtlich die Beschreibung wie auch die Figuren der Anmeldung zur Erfassung des jeweiligen damals geltenden Anspruchsgegenstands nicht herangezogen.

Für die Prüfung, ob der Gegenstand des Patentanspruchs gemäß den §§ 1 bis 5 PatG patentfähig ist, ist es grundsätzlich erforderlich, dass zunächst der Gegenstand des Patentanspruchs ermittelt wird, indem der Patentanspruch unter Heranziehung von Beschreibung und Zeichnungen aus der Sicht des von der Erfindung angesprochenen Fachmanns ausgelegt wird. Hierbei gelten die gleichen Grundsätze wie zur Bestimmung des Schutzbereichs (BGH, Beschluss vom 17. April 2007 - X ZB 9/06, GRUR 2007, 859, Amtlicher Leitsatz b), Abschnitt III. 3. a) - Informationsübermittlungsverfahren I; BGH, Urteil vom 13. Februar 2007 – X ZR 74/05, GRUR 2007, 410, Abschnitt III. 1. - Kettenradanordnung I; BGH, Beschluss vom 11. September 2013 - X ZB 8/12, GRUR 2013, 1210, Absatz III 1. a) - Dipeptidyl-Peptidase-Inhibitoren; BGH, Urteil vom 7. November 2000 - X ZR 145/98, GRUR 2001, 232, Amtlicher Leitsatz - Brieflocher).

Eine solche Auslegung ist im vorliegenden Prüfungsverfahren offensichtlich nicht erfolgt.

Zwar ist der Prüfungsstelle zuzustimmen, dass der Anspruch 1 nach (damals geltendem) Hauptantrag offen lässt, wie die Manipulation erkannt wird, dies führt aber nicht zu einer mangelnden Nacharbeitbarkeit, sondern zu einem entsprechend breit gefassten Anspruch. Dies gilt auch für Anspruch 1 nach (damals geltendem) Hilfsantrag 1 sinngemäß.

Ein breit gefasster Anspruch ist für sich kein Grund zur Beanstandung (Schulte, 10. Aufl., § 34 PatG, Rdn. 141). Vielmehr ist im Interesse der Rechtssuchenden der Gehalt der Erfindung mit möglichst weitreichend zu formulierenden Patentansprüchen zu schützen. Ein solcher breit gefasster Anspruch muss dann für jeden seiner umfassten Gegenstände die Voraussetzungen für eine Patentierung erfüllen, d. h. er muss u. a. neu und erfinderisch sein (Schulte, 10. Aufl., § 34 PatG, Rdn. 142).

Auch die Merkmale des geltenden Anspruchs 1 nach Hauptantrag genügen diesen Anforderungen.

Die Angabe im **Merkmal M3** des geltenden Anspruchs 1 nach Hauptantrag versteht der Fachmann als Zeitangabe. Es soll eine Manipulation erfasst werden, bevor der erste Befehl im Befehlsregister decodiert wird. Damit ermöglicht der Testdurchlauf die Überprüfung, ob eine Manipulation einer Verarbeitungseinheit stattgefunden hat, bevor durch eine Manipulation die Ausführung irgendwelcher Programme aus dem Hauptspeicher beeinflusst werden kann. In Verbindung mit den die Figuren 1, 2 und erläuternden Textteilen sowie der Seite 7, Zeilen 1 - 32 und Seite 16, Zeilen 16 - 23 der Anmeldeunterlagen gibt der Anspruch in nachvollziehbarer Weise an, wie der Fachmann zu vorteilhaften Ausführungsformen der eigentlichen Manipulationserkennung gelangen kann. Beispielsweise kann die Manipulation an den Speicherelementen eines logischen Rechenwerks erkannt werden, indem die Steuereinheit einen als „Linksverschiebungs-Operation“ genannten Test ausführt, wonach bei jedem Taktzyklus ein anderes Speicherelement R0 bis R15 den binären Testwert „1“ speichert (vgl. Fig. 2 i. V. m. der geltenden Beschreibung S. S. 4 Z. 15-23, S. 7 Z. 34 bis S. 8 Z. 16 und S. 10 Z. 33 bis S. 11 Z. 26). Durch ein Vergleichen des tatsächlichen Signals mit dem erwarteten Signal kann eine Manipulation an einem der Signalpfade S0 bis S15 erkannt werden (vgl. S. 10 Z. 33 bis S. 11 Z. 26 i. V. m. den Ansprüchen 13 u. 20).

**5.** Die jeweiligen Gegenstände der unabhängigen Patentansprüche 1, 10, 13 und 20 nach Hauptantrag sind gegenüber dem im Verfahren befindlichen Stand der Technik neu (§ 3 PatG).

a) Zu den Ansprüchen 1 und 10 nach Hauptantrag

Druckschrift **D1** (US 5 157 781 A) befasst sich mit dem Testen von Prozessoren und deren Bestandteilen (vgl. den Abstract). Beschrieben wird ein als Verarbeitungseinheit anzusehender Mikrocomputer mit einer CPU und einem Hauptspeicher (vgl. Fig. 1). Die Verarbeitungseinheit verfügt über eine integrierte Testschaltung zur Durchführung eines automatisierten Selbsttests (*Built-In Self Test BIST*), mit dem u. a. die CPU getestet werden kann (vgl. Sp. 14, Z. 25 - 44).

i. V. m. Fig. 1, Bezugszeichen 18, 8 und 9). Zweifellos verstreicht zwischen einer Sprungoperation zu einem ersten in dem Hauptspeicher gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls eine Anzahl von n Taktzyklen (**Merkmale M1, N1**). Das Testen wird durchgeführt, in dem das Testmodul 18, welches sich außerhalb der CPU 11 befindet, an den zu testenden Schaltkreis ein Testsignal anlegt und das resultierende Muster scannt (vgl. Fig. 1 i. V. m. Sp. 4, Z. 3 - 57 u. Sp. 1, Z. 30 - 49). Zum Speichern der Testdaten weisen die zu testenden Bestandteile eigene Testregister auf (vgl. Fig. 1, Bezugszeichen 8, 9). Im Hinblick auf die Merkmale M2 und N2 lehrt Druckschrift D1 lediglich, dass der Test, der zweifellos aus einer Sequenz von Testbefehlen besteht, nach einer Rücksetzphase ausgeführt wird, ohne die n Taktzyklen zwischen einer Sprungoperation zu einem ersten in dem Hauptspeicher gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls für den Test zu verwenden (vgl. Sp. 4, Z. 25 - 38 u. Brückenabsatz Sp. 5/6). Damit kann eine Manipulation der Verarbeitungseinheit erfasst werden (**Merkmal N3**), bevor die Steuereinheit den ersten Befehl für einen Normalbetrieb decodiert (**Merkmal M3**). Im Gegensatz zum Anspruch 1 nach Hauptantrag offenbart Druckschrift D1 damit jedoch keine Vorrichtung sowie kein Verfahren zum Testen einer Verarbeitungseinheit, bei der die n Taktzyklen, die zwischen einer Sprungoperation zu einem ersten in dem Hauptspeicher gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls verstreichen, genutzt werden, um eine Sequenz von Testbefehlen durchzuführen. Vielmehr findet der Befehlslesezyklus erst nach einem erneuten Rücksetzen statt (vgl. Brückenabsatz Sp. 5/6; **Merkmale M2 bzw. N2 fehlen**).

Druckschrift **D2** (US 6 715 062 B1) offenbart einen Prozessor und ein Verfahren zum Testen des Prozessors während der Befehlsausführung (vgl. Sp. 5, Z. 8 - 11, Sp. 6, Z. 1 - 21). Zur Programmausführung werden vom Prozessor während des normalen Betriebs Maschinenbefehle eingelesen und interpretiert (vgl. Sp. 5, letzter Abs.). Der Fachmann liest mit, dass zwischen einer Sprungoperation zu einem ersten in dem Hauptspeicher des Prozessors gespeicherten Befehl und der

Ausführung des Operationscodes dieses ersten Befehls eine Anzahl von  $n$  Taktzyklen verstreicht (**Merkmale M1, N1**). Dabei liest der Fachmann auch noch mit, dass die Ausführung der Operationscodes sowie der Testbefehle nach einer Rücksetzphase des Prozessors erfolgt, z. B. nach dem Starten der Verarbeitungseinheit. Maßgebend für die Lehre von Druckschrift D2 ist, dass die Ausführung der Testbefehle während der Ausführung von Nulloperationen (*no-op instruction*) erfolgt. Hierzu werden die „no-op“-Befehle im Befehlszyklus von der Teststeuerung 120 durch Testbefehle ersetzt und abgearbeitet (vgl. Fig. 1 i. V. m. Sp. 6, Z. 13 - 65). Auf diese Weise werden gezielt die Leerlaufzeiten während der Ausführung des Maschinencodes genutzt, um die Hardware zu testen (vgl. Sp. 6, erster Abs. u. Sp. 10, Z. 10 - 13). Hinsichtlich der Merkmale M2 und N2 bzw. M3 und N3 werden die Taktzyklen zwischen einer Sprungoperation zu einem ersten in dem Hauptspeicher gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls für einen Test aber nicht verwendet.

Somit offenbart Druckschrift D2 im Gegensatz zum Anspruch 1 nach Hauptantrag keine Vorrichtung zum Testen einer Verarbeitungseinheit, bei der genau die  $n$  Taktzyklen, die zwischen einer Sprungoperation zu einem ersten in dem Hauptspeicher gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls verstreichen, zum Testen genutzt werden (**Merkmale M2 u. M3 bzw. N2 u. N3 fehlen**).

Die Druckschriften **D3, D4** und **D5** (IEEE-Veröffentlichungen aus den Jahren 1990 und 1993) liegen nicht näher am Anmeldungsgegenstand als die Druckschriften D1 und D2. Zwar befassen sich die Veröffentlichungen mit dem Built-In Self-Test (*BIST*). Keine der Schriften gibt aber einen Hinweis darauf, genau die Taktzyklen zwischen dem Aufrufen und dem Ausführen eines ersten Befehls zu nutzen, um eine Sequenz von Testbefehlen durchzuführen. Demensprechend sind den Druckschriften D3 bis D5 auch keine Hinweise auf die Merkmale M2 und M3 bzw. N2 und N3 zu entnehmen.

Bei den Druckschriften **D6** und **D7** handelt es sich um Einträge der Online-Enzyklopädie Wikipedia. Diese sind im Hinblick auf den Anmeldungsgegenstand nicht weiter relevant. Druckschrift **D6** beschreibt einen Standard zur Softwareentwicklung im sicherheitskritischen Bereich der Luftfahrt und Druckschrift **D7** befasst sich mit einer internationalen Norm für die Entwicklung von elektronischen Systemen, die eine Sicherheitsfunktion ausführen. Auch den Druckschriften D6 und D7 sind keine Hinweise auf die Merkmale M2 und N2 zu entnehmen.

Druckschrift **D8** (DE 11 2006 002 842 T5) beschreibt eine Testeinheit, um Funktionsfehler in den Speicherelementen einer Verarbeitungseinheit zu diagnostizieren. Deren Prozessoreinheit führt Anwendungsprogramme aus, die aus einem nichtflüchtigen Speicher geladen werden (vgl. Abs. [0021] i. V. m. Fig. 1). Der Fachmann liest mit, dass zwischen der Sprungoperation zu einem ersten Befehl eines Anwendungsprogramms und dessen Ausführung eine Anzahl von  $n$  Taktzyklen verstreicht (**Merkmale M1, N1**). Ebenso ist die Prozessoreinheit dahingehend angepasst, eine Sequenz von Testbefehlen auszuführen, um Materialfehler bzw. Kupplungsfehler in den Speicherelementen erfassen zu können. Zu diesem Zweck werden die Zellenfelder des Speichers mit Test-Datenmustern beschrieben, die daraufhin ausgelesen und hinsichtlich ihres Inhalts geprüft werden (vgl. Abs. [0036], [0052]). Im Hinblick auf die Merkmale M2 und N2 bzw. M3 und N3 werden die  $n$  Taktzyklen zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher der Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls jedoch nicht für einen Test verwendet (vgl. Abs. [0021] u. [0003]). Dabei wird eine Prüfschablone auf die einzelnen Speicherelemente gelegt und über den Speicherbereich geschoben (vgl. Abs. [0023] u. [0026]). Dabei wird offenbart, dass die Speicherdiagnose in einem Intervall zwischen den Ausführungen regulärer Anwendungen durchgeführt wird (vgl. Abs. [0010], [0011] u. [0037]).

Im Gegensatz zum Anspruch 1 nach Hauptantrag offenbart Druckschrift D8 weder eine Vorrichtung noch ein Verfahren zum Testen einer Verarbeitungseinheit, bei der die  $n$  Taktzyklen, die zwischen einer Sprungoperation zu einem ersten in dem

Hauptspeicher gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls verstreichen, genutzt werden, um eine Sequenz von Testbefehlen durchzuführen. Vielmehr findet die Diagnose in einem Intervall zwischen den Ausführungen von Anwendungsprogrammen statt (vgl. Abs. [0010]; **Merkmale M2 u. M3 bzw. N2 u. N3 fehlen**).

Auch die beiden, zum Beleg des Grundlagenwissens des Fachmanns zitierten Artikel der Online-Enzyklopädie Wikipedia (Druckschriften **D9** und **D10**) offenbaren nicht, speziell die Taktzyklen zwischen dem Aufrufen und dem Ausführen eines ersten Befehls zu nutzen, um eine Sequenz von Testbefehlen durchzuführen. Druckschrift **D9** befasst sich mit dem Power-On Self-Test (*POST*), der beim Booten eines Computers vom BIOS durchgeführt wird, um zu prüfen, ob die grundlegenden Komponenten des PCs funktionsfähig sind. Dabei handelt es sich um eine Prüfung, die während der Rücksetzphase durchgeführt wird, nicht jedoch wie in Merkmal M2 gefordert, nach einer Rücksetzphase. Das Testen erfolgt daher auch nicht während der Taktzyklen zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher gespeicherten Befehl und dessen Ausführung. Druckschrift **D10** erklärt den Built-In Self-Test (*BIST*), der bereits in Druckschrift D1 abgehandelt wird. Den Druckschriften D9 und D10 sind dabei ebenfalls keine Hinweise auf die Merkmale M2 und N2 zu entnehmen.

Die jeweiligen Gegenstände der Ansprüche 1 und 10 nach Hauptantrag sind daher neu gegenüber dem im Verfahren befindlichen Stand der Technik.

b) Zu den Ansprüchen 13 und 20 nach Hauptantrag

Im Wesentlichen unterscheiden sich die Patentansprüche 13 und 20 nach Hauptantrag von den Ansprüchen 1 und 10 nach Hauptantrag darin, dass zwei (redundante) Verarbeitungseinheiten die in den Merkmalen M1 bis M3 gemäß Anspruch 1 nach Hauptantrag bereits beanspruchten Maßnahmen parallel aus-

führen (Merkmale O1, O2a, O2b bzw. P1, P2a, P2b) und dass in den Merkmalen O2c, O3, O4 bzw. P2c, P3, P4 die Manipulationserkennung konkretisiert wird. Es wird beansprucht, dass ein Komparator anhand der Ausgaben der in den Merkmalen O1, O2a, O2b bzw. P1, P2a, P2b beschriebenen Testsequenzabarbeitung in den beiden Verarbeitungseinheiten ein Vergleichssignal erzeugt, welches von einer Steuereinheit ausgewertet wird. In Abhängigkeit vom Wert des Vergleichssignals wird entschieden, ob eine Manipulation vorliegt oder nicht.

Druckschrift **D1** offenbart keine Vorrichtung bzw. kein Verfahren zum Testen einer Vorrichtung, die zwei redundante Verarbeitungseinrichtungen zur Programmausführung aufweist. Es wird auch kein Komparator beschrieben, welcher ein Vergleichssignal erzeugt. Auch eine Verwendung von n Taktzyklen im Zusammenhang mit der Ausführung einer ersten bzw. zweiten Sequenz von Testbefehlen ist Druckschrift D1 nicht zu entnehmen (Merkmale O1 bis O4 bzw. P1 bis P4 fehlen).

Zwar offenbart Druckschrift **D2** den Gebrauch einer redundanten Hardware zur Fehlererkennung. Zum Testen werden zwei Schaltkreise eingesetzt, deren Ausgaben mittels eines Komparators verglichen werden (vgl. Sp. 1, Z. 53 - 55 u. Fig. 3 *CMP 186*; **Merkmale O1, O2c, O4**). Allerdings ist keine der beiden Schaltkreise dahin gehend angepasst, n Taktzyklen, die zwischen einer Sprungoperation zu einem ersten in dem Hauptspeicher gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls verstreichen, zu verwenden, um eine Sequenz von Testbefehlen durchzuführen (Merkmale O2a, O2b, O3 sowie Merkmale P2a, P2b, P3 fehlen).

Auch die Druckschriften **D3 bis D10** offenbaren jeweils keine Vorrichtung bzw. kein Verfahren zum Testen einer Vorrichtung, die zwei redundante Verarbeitungseinrichtungen aufweist. Es wird auch jeweils kein Komparator beschrieben, welcher ein Vergleichssignal erzeugt (Merkmale O1 bis O4 bzw. P1 bis P4 fehlen).

Somit sind auch die Vorrichtung gemäß Anspruch 13 nach Hauptantrag und das Verfahren gemäß Anspruch 20 neu gegenüber dem im Verfahren befindlichen Stand der Technik.

6. Die Gegenstände der unabhängigen Patentansprüche 1, 10, 13 und 20 nach Hauptantrag beruhen auf einer erfinderischen Tätigkeit (§ 4 PatG).

Wie vorstehend ausgeführt, enthält keine der im Verfahren befindlichen Druckschriften einen Hinweis darauf, Taktzyklen, die zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher einer Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls verstreichen, zu verwenden, um eine Sequenz von Testbefehlen auszuführen (Merkmale M2, N2, O2a, O2b, P2a, P2b fehlen).

Druckschrift **D1**, die als nächstliegender Stand der Technik anzusehen ist, befasst sich - ebenso wie die vorliegende Anmeldung - mit einer Vorrichtung sowie einem Verfahren zum Testen eines Mikroprozessorsystem, um Fehlfunktionen rechtzeitig zu erkennen und damit Folgeschäden zu vermeiden. Es wird ein Selbsttest mittels einer integrierten Testschaltung offenbart (vgl. Sp. 14, Z. 25 ff., *Built-In Self-Test, BIST*), bei dem eine Sequenz von Testbefehlen ausgeführt wird, bevor der erste Befehl für einen Normalbetrieb decodiert wird. Die Druckschrift gibt dem Fachmann aber keinen Hinweis, die Testbefehle auszuführen während der erste Befehl für den Normalbetrieb geladen und entschlüsselt wird. Druckschrift D1 lehrt davon abweichend, dass nach dem Selbsttest und vor dem Laden des ersten Befehls für einen Normalbetrieb ein erneuter Reset durchgeführt werden müsse (vgl. Brückenabsatz Sp. 5/6).

Auch ausgehend von Druckschrift **D2** ergibt sich für den Fachmann keine Veranlassung, das aus Druckschrift D2 bekannte Testverfahren so zu verändern oder zu ergänzen, dass nicht die Leerlaufzeiten innerhalb eines Befehlslesezyklus

sondern die Zeit zwischen dem Laden und dem Ausführen eines ersten Befehls zum Testen genutzt bzw. verwendet wird. Denn gemäß Druckschrift D2 sollen die no-op-Befehle durch Testbefehle ersetzt werden, um den Einfluss des Testens auf das Prozessorverhalten zu minimieren (vgl. Sp. 6, erster Abs.). Der Fachmann erhält aus der Schrift keinen Hinweis, die Testanweisungen bereits dann auszuführen, bevor überhaupt ein erster Befehl des Maschinencodes entschlüsselt wird.

Auch ist keiner der anderen, im Verfahren befindlichen Druckschriften ein Hinweis zu entnehmen, die Taktzyklen zwischen einer Sprungoperation zu einem ersten in einem Hauptspeicher der Verarbeitungseinheit gespeicherten Befehl und der Ausführung des Operationscodes dieses ersten Befehls zu verwenden, um eine Sequenz von Testbefehlen durchzuführen. Soweit im angefochtenen Beschluss die Auffassung vertreten wird, in Druckschrift **D8** werde die Ausführung von Tests zur Prüfung der Integrität von Speicherstellen während andernfalls nutzlos verstreicher Systemtakte offenbart (vgl. Zurückweisungsbeschluss, Ausführungen zum Hilfsantrag 1, Abschnitt VI.b., S. 11), ist nicht nachvollziehbar, welcher Hinweis den Fachmann veranlassen könnte, hierfür genau die Taktzyklen zwischen dem Aufrufen und der Ausführung eines ersten Befehls zu nutzen - also bevor die Steuereinheit den ersten Befehl für einen Normalbetrieb decodiert. Denn die in Druckschrift D8 beschriebene Testeinheit ist dazu eingerichtet, die Speicherdiagnose in einem Intervall zwischen den Ausführungen regulärer Anwendungen durchzuführen (vgl. Abs. [0010], [0011] u. [0037]).

Auch eine gemeinsame Betrachtung der Lehren der Druckschriften D1 bis D10 führt damit nicht zu den Gegenständen der nebengeordneten Ansprüche 1, 10, 13 und 20 gemäß Hauptantrag.

Auch das allgemeine Fachwissen des Fachmanns weist in eine andere Richtung. Zwar sind ihm aus seiner täglichen Praxis Maßnahmen zum Testen eines Mikroprozessors (z. B. Power On-Selftest, POST) geläufig, diese wird er aber nicht so

ändern, dass noch vor der Ausführung des Operationscodes eines ersten Befehls und damit unabhängig vom Programmzähler eine Sequenz von Testbefehlen ausgeführt wird.

Es ist daher anzuerkennen, dass der jeweilige Gegenstand der Ansprüche 1, 10, 13 und 20 nach Hauptantrag auf einer erfinderischen Tätigkeit beruht und patentfähig ist.

7. Die abhängigen Ansprüche 2 bis 9, 11, 12, 14 bis 19 und 21 nach Hauptantrag betreffen über das Selbstverständliche hinausgehende Ausgestaltungen der Gegenstände der Ansprüche 1, 10, 13 und 20 und sind daher ebenfalls patentfähig.

8. Da die vorgelegten geltenden Unterlagen auch den weiteren Voraussetzungen zur Patenterteilung (§ 1, 2, 5 PatG) genügen, war auf die Beschwerde der Anmelderin der Zurückweisungsbeschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts aufzuheben.

9. Der Beschluss konnte ohne mündliche Verhandlung ergehen, da dem Hauptantrag der Anmelderin vollumfänglich stattgegeben wurde.

Über die Hilfsanträge 1 und 2 war nicht mehr zu entscheiden.

Somit ist das Patent antragsgemäß zu erteilen.

### III.

#### Rechtsbehelfsbelehrung

Gegen diesen Beschluss steht der am Beschwerdeverfahren Beteiligten das Rechtsmittel der Rechtsbeschwerde zu. Da der Senat die Rechtsbeschwerde nicht zugelassen hat, ist sie nur statthaft, wenn gerügt wird, dass

1. das beschließende Gericht nicht vorschriftsmäßig besetzt war,
2. bei dem Beschluss ein Richter mitgewirkt hat, der von der Ausübung des Richteramtes kraft Gesetzes ausgeschlossen oder wegen Besorgnis der Befangenheit mit Erfolg abgelehnt war,
3. einem Beteiligten das rechtliche Gehör versagt war,
4. ein Beteiligter im Verfahren nicht nach Vorschrift des Gesetzes vertreten war, sofern er nicht der Führung des Verfahrens ausdrücklich oder stillschweigend zugestimmt hat,
5. der Beschluss aufgrund einer mündlichen Verhandlung ergangen ist, bei der die Vorschriften über die Öffentlichkeit des Verfahrens verletzt worden sind, oder
6. der Beschluss nicht mit Gründen versehen ist.

Die Rechtsbeschwerde ist innerhalb eines Monats nach Zustellung des Beschlusses beim Bundesgerichtshof, Herrenstr. 45 a, 76133 Karlsruhe, durch einen beim Bundesgerichtshof zugelassenen Rechtsanwalt als Bevollmächtigten schriftlich einzulegen.

Wickborn

Kruppa

Dr. Schwengelbeck

Dr. Flaschke

Me