



# BUNDESPATENTGERICHT

18 W (pat) 20/16

---

(Aktenzeichen)

Verkündet am  
17. Juli 2019

...

## BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 10 2013 022 166.8

...

hat der 18. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 17. Juli 2019 durch die Vorsitzende Richterin Dipl.-Ing. Wickborn sowie die Richter Kruppa, Dipl.-Ing. Altvater und Dr.-Ing. Flaschke

beschlossen:

Auf die Beschwerde der Anmelderin wird der Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 27. Juli 2016 aufgehoben und die Sache wird an das Deutsche Patent- und Markenamt zurückverwiesen.

## **Gründe**

### **I.**

Die am 29. Dezember 2013 beim Deutschen Patent- und Markenamt eingereichte Patentanmeldung 10 2013 022 166.8 mit der Bezeichnung

„Seitenzustandsverzeichnis  
zur Verwaltung eines vereinheitlichten virtuellen Speichers“,

welche drei US-amerikanische Prioritäten vom 14. März 2013 (US 61/782,349), vom 15. März 2013 (US 61/800,004) und vom 16. Oktober 2013 (US 14/055,318) in Anspruch nimmt, wurde durch die Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts mit in der Anhörung vom 27. Juli 2016 verkündeten Beschluss zurückgewiesen.

Die Prüfungsstelle hat ihren Zurückweisungsbeschluss damit begründet, dass die jeweiligen Gegenstände des damals geltenden Patentanspruchs 1 nach Hauptantrag und den Hilfsanträgen 1 bis 3 nicht auf einer erfinderischen Tätigkeit beruhen, wobei auf folgenden Stand der Technik verwiesen wurde:

**D1:** US 2011/0191539 A1.

Gegen diesen Beschluss richtet sich die am 5. September 2016 eingegangene Beschwerde der Anmelderin.

Im Prüfungsverfahren wurden neben Druckschrift D1 noch folgende Druckschriften ermittelt:

**D2:** WO 2012/032829 A1

**D2':** US 2013/0103984 A1.

Im Ladungszusatz vom 12. Juni 2019 hat der Senat noch auf folgende, in den parallelen US-amerikanischen Prüfungsverfahren genannte Druckschriften

**D3:** **US 6286092 B1**

**D4:** **US 6961840 B2**

**D5:** **US 2008/0005546 A1**

als relevanten Stand der Technik hingewiesen.

Die Anmelderin beantragt,

den Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 27. Juli 2016 aufzuheben und das Patent auf der Grundlage der folgenden Unterlagen zu erteilen:

- Patentansprüche 1 bis 10, eingereicht in der mündlichen Verhandlung,
- Beschreibung Seiten 1 bis 43,
- Figuren 1 bis 11,  
jeweils eingegangen am 31. März 2014.

Der senatsseitig mit einer Gliederung versehene **Patentanspruch 1** lautet:

- M1** „Ein System zur Verwaltung von Zuordnungen von virtuellem Speicher zu physikalischem Speicher mittels eines Seitenzustandsverzeichnis-es, wobei das System umfasst:
- M2** eine erste Verarbeitungseinheit, die ausgebildet ist, eine erste Operation auszuführen, die eine erste virtuelle Speicheradresse referenziert;
- M3** eine erste Speicherverwaltungseinheit (MMU), die mit der ersten Verarbeitungseinheit verbunden und ausgebildet ist, einen ersten Seitenfehler zu erzeugen, wenn ermittelt wird, dass eine erste Seitentabelle, die in einer zu der ersten Verarbeitungseinheit gehörenden ersten Speichereinheit gespeichert ist, eine Zuordnung, die der ersten virtuellen Speicheradresse entspricht, nicht enthält; und
- M4** eine erste Kopiereinheit, die mit der ersten Verarbeitungseinheit verbunden und ausgebildet ist, um:  
  
eine erste Speicherseite aus einer zweiten Speichereinheit, die mit einer zweiten Verarbeitungseinheit verknüpft ist, in die erste Speichereinheit zu migrieren, wobei die erste Ver-

arbeitungseinheit eine zentrale Verarbeitungseinheit und die zweite Verarbeitungseinheit eine Parallelverarbeitungseinheit ist,

**M5** wobei das Seitenzustandsverzeichnis eine Zuordnung von virtuellen Speicheradressen zu realen Speicheradressen für Speicherseiten in der ersten Speichereinheit und für Speicherseiten in der zweiten Speichereinheit enthält, wobei ein erster Eintrag in dem Seitenzustandsverzeichnis eine Zuordnung der ersten virtuellen Speicheradresse zu einer ersten physikalischen Adresse aufweist, die mit der ersten Speicherseite verbunden ist.“

Der nebengeordnete Patentanspruch 10 hat folgenden Wortlaut:

„Ein Verfahren zur Verwaltung von Zuordnungen von virtuellem Speicher zu physikalischem Speicher mittels eines Seitenzustandsverzeichnisses, wobei das Verfahren umfasst:

Ausführen einer ersten Operation, die eine erste virtuelle Speicheradresse referenziert durch eine erste Verarbeitungseinheit;

Erzeugen eines ersten Seitenfehlers durch eine Speicherverwaltungseinheit, wenn ermittelt wird, dass eine erste Seitentabelle, die in einer ersten mit einer ersten Verarbeitungseinheit verknüpften Speichereinheit gespeichert ist, eine Zuordnung, die der ersten virtuellen Speicheradresse entspricht, nicht enthält;

Auslesen einer ersten Befehlswarteschlange durch eine erste Kopiereinheit, um eine erste Speicherseite aus einer zweiten Speichereinheit, die mit einer zweiten Verarbeitungseinheit verknüpft

ist, in die erste Speichereinheit zu migrieren, wobei die erste Verarbeitungseinheit eine zentrale Verarbeitungseinheit und die zweite Verarbeitungseinheit eine Parallelverarbeitungseinheit ist, wobei das Seitenzustandsverzeichnis eine Zuordnung von virtuellen Speicheradressen zu realen Speicheradressen für Speicherseiten in der ersten Speichereinheit und für Speicherseiten in der zweiten Speichereinheit enthält, wobei ein erster Eintrag in dem Seitenzustandsverzeichnis eine Zuordnung der ersten virtuellen Speicheradresse zu einer ersten physikalischen Adresse aufweist, die mit der ersten Speicherseite verbunden ist.“

Zu den Unteransprüchen 2 bis 9 wird auf die Akte verwiesen.

Die Beschwerdeführerin macht geltend, dass die Anspruchsfassung zulässig sei und die Anspruchsgegenstände neu und erfinderisch seien.

Wegen der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

## II.

Die zulässige Beschwerde führt zur Aufhebung des angefochtenen Beschlusses und zur Zurückverweisung der Sache an das Deutsche Patent- und Markenamt gemäß § 79 Abs. 3 Satz 1 Nr. 1 und Nr. 3 PatG.

1. Die Patentanmeldung betrifft ein System sowie ein Verfahren zur Verwaltung von Zuordnungen von virtuellem Speicher zu physikalischem Speicher mittels eines Seitenzustandsverzeichnisses. Gemäß Beschreibungseinleitung ist in den meisten modernen Computersystemen eine virtuelle Speicherarchitektur verwirklicht. Diese mache es möglich, unter Anwendung virtueller anstatt physikalischer Speicheradressen auf einen Speicher zuzugreifen. Ein typisches Computersys-

tem, das eine virtuelle Speicherarchitektur realisiere, umfasse eine zentrale Recheneinheit (CPU) und eine oder mehrere Parallelverarbeitungseinheiten (GPUs). Dabei könnten separate Speicherverwaltungssysteme eingesetzt werden. Allerdings gebe es Nachteile, die mit unabhängigen Speicherverwaltungssystemen einhergehen. Beispielsweise habe nicht jedes unabhängige Speicherverwaltungssystem notwendigerweise Kenntnis über den Inhalt der Speichereinheiten, die zu dem anderen Speicherverwaltungssystem gehören. Daher könnten die Speicherverwaltungssysteme gegebenenfalls nicht miteinander zusammenarbeiten. Insbesondere seien die jeweiligen Zeiger nicht notwendigerweise kompatibel. Daher müsse ein Programmierer einer Anwendung die zwei unterschiedlichen Arten von Zeigern überwachen (vgl. geltende Beschreibung, Abs. 0003 bis Abs. 0006).

Eine **Aufgabe** ist in den Anmeldeunterlagen nicht explizit angegeben. Das objektive technische Problem liegt darin, die Prozessoren eines Systems mit einer Unified Virtual Memory (UVM)-Architektur (vereinheitlichte virtuelle Speichersystem - Architektur) von Speicherverwaltungs-Aufgaben zu entlasten und die Verwaltung des virtuellen Speichers im Hinblick auf verbesserte Zugriffsverarbeitungszeiten zu optimieren (vgl. geltende Beschreibung, Abs. 0005, 0006, 0024 u. 0089).

Zur Lösung der Aufgabe sind ein System zur Verwaltung von Zuordnungen von virtuellem Speicher zu physikalischem Speicher mittels eines Seitenzustandsverzeichnisses gemäß Anspruch 1 und ein entsprechendes Verfahren gemäß Anspruch 10 vorgesehen.

2. Als maßgeblichen **Fachmann** sieht der Senat einen Ingenieur oder Master der Informationstechnik mit mehrjähriger Erfahrung in der Entwicklung von Techniken zur Speicherverwaltung und der Virtualisierungs-Programmierung an.

Der so definierte Fachmann legt dem jeweiligen Anspruchsgegenstand der geltenden Patentansprüche 1 und 10 das folgende Verständnis zugrunde:

Der Patentanspruch 1 betrifft ein System zur Verwaltung von Zuordnungen von virtuellem Speicher zu physikalischem Speicher mittels eines Seitenzustandsverzeichnisses (vgl. **Merkmal M1**). Im Kontext der Gesamtoffenbarung handelt es sich bei dem System um ein Computersystem mit einer sogenannten Unified Virtual Memory (UVM) - Architektur, bei der die Speicher verschiedener Prozessoren virtuell zusammengelegt sind (vgl. z. B. Bezeichnung der englischsprachigen Anmeldeunterlagen sowie geltende Beschreibung, Abs. 0011 i. V. m. Abs. 0004, 0032, 0052 u. Fig. 2). Dem Fachmann ist bekannt, dass unter dem virtuellen Speicher ein vom tatsächlichen Arbeitsspeicher unabhängiger Adressraum verstanden wird, auf den die Prozessoren des Computersystems zugreifen können.

Aus der Beschreibung entnimmt der Fachmann, dass das Seitenzustandsverzeichnis als „Haupt-Seitentabelle“ fungiert, also als eine hierarchisch übergeordnete Seitentabelle (vgl. geltende Beschreibung, Abs. 0035, 0057). Dieses ist gemäß Ausführungsbeispiel in Figur 2 im Systemspeicher abgelegt und mit den Seitentabellen einer zentralen Recheneinheit (CPU), die die erste Verarbeitungseinheit darstellt, und einer Parallelverarbeitungseinheit (PPU), die die zweite Verarbeitungseinheit darstellt, verknüpft (vgl. Fig. 2, Abs. 0035, 0044; vgl. Merkmal M4).

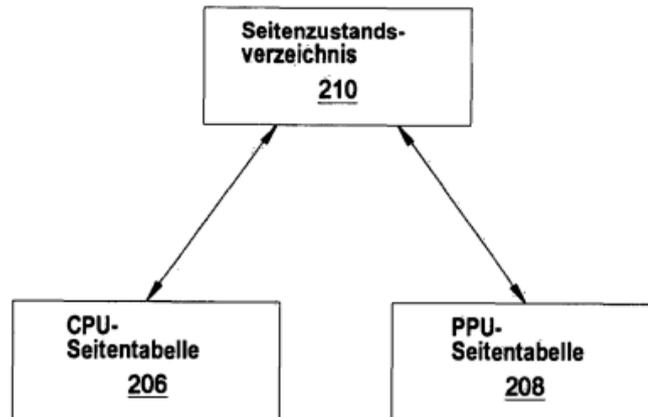
Mit **Merkmal M2** wird die erste Verarbeitungseinheit beansprucht. Die erste Verarbeitungseinheit soll ausgebildet sein, eine erste Operation auszuführen, die eine erste virtuelle Speicheradresse referenziert. Dies bedeutet, dass die Verarbeitungseinheit einen Prozess ausführt, welcher auf eine virtuelle Speicheradresse verweist (vgl. geltende Beschreibung, Abs. 0007, 0096). Unter der ersten Operation ist die Befehlsabarbeitung im Rahmen eines Threads eines Prozesses zu verstehen, der in der geltenden Beschreibung auch als auch „Strang“ bezeichnet wird (vgl. geltende Beschreibung und englischsprachige Anmeldeunterlagen, jeweils Abs. 0026). Die Daten zur Ausführung des jeweiligen Threads sind dabei in dem auch als Systemspeicher bezeichneten Speicher der CPU bzw. in dem Speicher

der PPU gespeichert. Auf sie kann über eine virtuelle Speicheradresse zugegriffen werden (vgl. Fig. 2 mit Beschreibung).

**Merkmal M3** befasst sich mit dem Erzeugen eines Seitenfehlers (engl.: page fault). Hierzu umfasst das System eine erste Speicherverwaltungseinheit (engl. Memory Management Unit, MMU). Diese ist eine Funktionseinheit, die mit der ersten Verarbeitungseinheit verbunden ist (vgl. geltende Beschreibung, Fig. 2, CPU 102, CPU MMU 209). Die MMU ermöglicht den Zugriff auf den virtuellen Adressraum und rechnet die virtuelle Speicheradresse in die physikalische Speicheradresse um (vgl. geltende Beschreibung, Fig. 2 u. Abs. 0036). Die hierzu erforderliche Seitentabelle 206 (engl.: page table) ist in der zur ersten Verarbeitungseinheit (CPU 102) gehörenden ersten Speichereinheit (Systemspeicher 104) gespeichert und enthält Informationen darüber, wo für eine virtuelle Seite die reale Speicherseite in der ersten Speichereinheit (Systemspeicher 104) zu finden ist (vgl. Fig. 2 i. V. m. der geltenden Beschreibung, Abs. 0035). Des Weiteren sieht das Merkmal vor, dass die MMU ausgebildet ist, einen ersten, mit der ersten virtuellen Speicheradresse verknüpften Seitenfehler zu erzeugen. Ein Seitenfehler wird dann erzeugt, wenn der angefragten virtuellen Adresse in der jeweiligen Seitentabelle keine physikalische Adresse zugeordnet ist (vgl. geltende Beschreibung, Abs. 0056, 0058 u. 0071).

Um den Seitenfehler zu beheben und letzten Endes auch auf die virtuelle Speicheradresse zugreifen zu können, muss die Verarbeitungseinheit auf die zugeordnete physikalische Adresse bzw. zugehörige Speicherseite zugreifen können und die Zuordnung von angefragter virtueller Adresse und physikalischer Adresse in der ersten Seitentabelle der ersten Speicherverwaltungseinheit der Verarbeitungseinheit ergänzt werden. Hierzu ist gemäß **Merkmal M4** eine erste Kopiereinheit vorgesehen, die mit der ersten Verarbeitungseinheit verbunden und dazu ausgebildet ist, Datenblöcke, die als Speicherseiten (engl.: memory pages) bezeichnet werden, zwischen zwei Speichereinheiten zu verschieben. Konkret soll eine erste Speicherseite aus einer zweiten Speichereinheit (PPU-Speicher 204), die mit der

zweiten Verarbeitungseinheit (PPU 202) verknüpft ist, in die erste Speichereinheit (Systemspeicher 104) migriert bzw. verschoben werden (vgl. geltende Beschreibung, Abs. 0058 u. 0061, 0072).



**FIG. 3**

**Merkmal M5** sieht nun vor, dass das Seitenzustandsverzeichnis eine Zuordnung von virtuellen Speicheradressen zu realen Speicheradressen für Speicherseiten in der ersten Speichereinheit und für Speicherseiten in der zweiten Speichereinheit enthält. Somit ist neben der jeweils lokalen Seitentabelle der ersten bzw. der zweiten Speichereinheit eine zentrale Seitentabelle, also das Seitenzustandsverzeichnis, übergeordnet (vgl. geltende Beschreibung, Abs. 0044, 0045 u. Fig. 3). Die erste Speichereinheit kann dabei der Systemspeicher und die zweite Speichereinheit der PPU-Speicher sein (vgl. geltende Beschreibung, Abs. 0059 u. Fig. 4). Ein erster Eintrag in dem Seitenzustandsverzeichnis (210) soll dabei eine Zuordnung der ersten virtuellen Speicheradresse zu einer ersten physikalischen Adresse aufweisen, welche mit der ersten Speicherseite verbunden ist.

Damit wird ein System beansprucht, bei dem eine Kopiereinheit den Seitenfehler unter Verwendung eines (zentralen) Seitenzustandsverzeichnisses behebt, welches Zuordnungen sowohl für die erste Verarbeitungseinheit (zentrale Verarbeitungseinheit / CPU) als auch für die zweite Verarbeitungseinheit (Parallelverarbeitungseinheit / PPU) aufweist.

Der Verfahrensanspruch 10 beschreibt den zugehörigen Verfahrensablauf und gibt zudem an, dass die Kopiereinheit eine Befehlswarteschlange ausliest, um eine erste Speicherseite aus einer zweiten Speichereinheit in die erste Speichereinheit migrieren zu können.

**3.** Die Patentansprüche 1 bis 10 sind zulässig (§ 38 PatG).

Die Merkmale des Anspruchs 1 sind durch den ursprünglichen Patentanspruch 1 in Verbindung mit den Absätzen 0008, 0044, 0045, 0051, 0057, 0058, 0102 der deutschen Übersetzung der Anmeldeunterlagen als zur Erfindung zugehörend offenbart. Der nebengeordnete Anspruch 10 basiert auf dem ursprünglich eingereichten Anspruch 10 und wurde an den nun geltenden Patentanspruch 1 entsprechend angepasst.

Der abhängige Anspruch 2 wurde an den nun geltenden Patentanspruch 1 angepasst. Die abhängigen Ansprüche 3 bis 9 entsprechen den ursprünglichen Ansprüchen 3 bis 9.

**4.** Der Gegenstand des geltenden Anspruchs 1 erweist sich gegenüber dem Stand der Technik nach den bislang im Verfahren vorliegenden Druckschriften als neu und beruht gegenüber diesem auch auf einer erfinderischen Tätigkeit (§§ 3, 4 PatG).

a) Der Gegenstand des Patentanspruchs 1 ist neu gegenüber dem im Verfahren befindlichen Stand der Technik (§ 3 PatG).

Die von der Prüfungsstelle ermittelte Druckschrift **D1** ist nicht relevant. Sie befasst sich weder mit der Erzeugung noch mit der Beseitigung eines Seitenfehlers. Zwar befasst sich Druckschrift **D2** mit einem Seitenfehler (vgl. D2' Abs. 0007), allerdings in Hinsicht auf die Erkennung eines unbefugten Zugriffs, und im weiteren Sinne auch mit der Beseitigung des Seitenfehlers, das System umfasst jedoch keine Kopiereinheit, mit der ein Seitenfehler behoben wird.

Druckschrift **D3** befasst sich mit der Aktualisierung von Seitentabellen in einem Multiprozessor-System. Dabei wird ein System zur Verwaltung von Zuordnungen von virtuellem Speicher zu physikalischem Speicher beschrieben (vgl. Sp. 1, Z. 5 - 8, Z. 23 - 25, Sp. 4, Z. 1 - 9). Das System umfasst eine erste und eine zweite Verarbeitungseinheit, z. B. eine zentrale Recheneinheit und eine Parallelverarbeitungseinheit (vgl. Sp. 4, Z. 4 - 9). Für die erste und eine zweiten Verarbeitungseinheit wird eine gemeinsame Seitentabelle (*common page table*) verwendet (vgl. Sp. 4, Z. 27 - 31). Diese versteht der Fachmann entsprechend **Merkmal M1** als Seitenzustandsverzeichnis. Das System umfasst die erste Verarbeitungseinheit (*second processor 104*), die ausgebildet ist, eine erste Operation auszuführen, welche eine erste virtuelle Speicheradresse referenziert (Sp. 4, Z. 1 - 9, Sp. 5, Z. 43 - 46 u. Fig. 2; **Merkmal M2**). Zudem umfasst das System eine erste Speicherverwaltungseinheit (*memory management system 202*), die zwar im Hostprozessor 102 angeordnet, aber funktionell mit der ersten Verarbeitungseinheit (Prozessor 104) verbunden ist (vgl. Fig. 2 i. V. m. Sp. 5, Z. 43 - 50). Die Speicherverwaltungseinheit ist dafür ausgebildet, um zu bestimmen, ob eine zweite Seitentabelle aktualisiert werden muss (vgl. Sp. 5, Z. 46 - 50 u. 62 - 64). Ein Seitenfehler im Sinne einer Exception oder eines Interrupts ist in Druckschrift D3 nicht beschrieben (**teilweise Merkmal M3**). Des Weiteren umfasst das System eine als Kopiereinheit anzusehende Prozessoreinheit 120 (*page table maintenance command processor*), mittels der die Seitentabelle der ersten Verarbeitungsein-

heit 104 aktualisiert wird (vgl. Sp. 4, Z. 66 - Sp. 5, Z. 9). Die Aktualisierung hat zur Folge haben, dass die Seitentabelle so aktualisiert wird, damit sie eine erste Zuordnung enthält. Dabei ist die Kopiereinheit ausgebildet, einen ersten Befehl auszulesen, der in einer Befehlswarteschlange 136 enthalten ist (vgl. Fig. 2 i. V. m. Sp. 4, Z. 9 - 14, Sp. 4, Z. 66 - Sp. 5, Z. 9 u. Sp. 5, Z. 16 - 17). Die Kopiereinheit ist mit der ersten Verarbeitungseinheit verbunden. Druckschrift D3 beschreibt allerdings nicht, dass die Kopiereinheit ausgebildet ist, um eine Speicherseite einer Speichereinheit einer Verarbeitungseinheit in die Speichereinheit der anderen Verarbeitungseinheit zu migrieren (**teilweise Merkmal M4**). Zudem offenbart Druckschrift D3 nicht, dass das Seitenzustandsverzeichnis eine Zuordnung der virtuellen zu den realen Speicheradressen für Speicherseiten in der ersten Speichereinheit und für Speicherseiten in der zweiten Speichereinheit aufweist (Merkmal M5 fehlt).

Druckschrift **D4** befasst sich mit der Speicherverwaltung in einem Computersystem mit einem UNIX-Betriebssystem (vgl. Fig. 1 i. V. m. Sp. 1, Z. 25 - 32). Dabei wird ein System zur Verwaltung von virtuellem Speicher zu physikalischem Speicher mittels einer Alias-Seitentabelle (*alias page table APT*) beschrieben (vgl. Sp. 1, Z. 25 - 32, Sp. 4, Z. 15 - 20, Z. 62 - 65 u. Anspruch 1 i. V. m. Fig. 2, 3). Die Alias-Seitentabelle versteht der Fachmann als Seitenzustandsverzeichnis (**Merkmal M1**). Das System umfasst eine erste Verarbeitungseinheit (*Processor 102*), die ausgebildet ist, eine erste Operation auszuführen, die eine erste virtuelle Speicheradresse referenziert (vgl. Fig. 1, 2, Sp. 1, Z. 17 - 24; **Merkmal M2**). Offenbart wird ein virtueller Speichermanager 250, der den virtuellen Speicher verwaltet und die virtuellen Adressen in physikalische Adressen übersetzt (vgl. Fig. 2 i. V. m. Sp. 4, Z. 8 - 13). Der Speichermanager ist als eine erste Speicherverwaltungseinheit zu verstehen. Dieser ist zumindest auf Softwareebene mit der ersten Verarbeitungseinheit verbunden. Zudem ist er ausgebildet, einen ersten, mit der ersten virtuellen Speicheradresse verknüpften Seitenfehler zu erzeugen, wenn ermittelt wird, dass eine erste Seitentabelle (*hardware page frame table*), die in einer zu der ersten Verarbeitungseinheit gehörenden ersten Speichereinheit (*physical*

*memory 270*) gespeichert ist, eine Zuordnung, die der ersten virtuellen Speicheradresse entspricht, nicht enthält (vgl. Sp. 4, Z. 25 - 28 i. V. m. Sp. 4, Z. 8 - 24 u. Fig. 2; **Merkmal M3**). Des Weiteren umfasst das System eine erste Kopiereinheit (*fault handler*; vgl. Sp. 4, Z. 27 - 32). Diese ist auf Softwareebene mit der ersten Verarbeitungseinheit verbunden und ausgebildet, die erste Seitentabelle so zu aktualisieren, dass sie eine erste Zuordnung enthält, ohne dass die Kopiereinheit eine Speicherseite der Speichereinheit von einer Verarbeitungseinrichtung in die Speichereinheit einer anderen Verarbeitungseinheit migriert (vgl. Fig. 3, Schritte 350, 340 u. Sp. 4, Z. 38 - Sp. 5, Z. 2, Anspruch 5; **teilweise Merkmal M4**). Druckschrift D4 beschreibt nicht, dass das Seitenzustandsverzeichnis eine Zuordnung der virtuellen zu den realen Speicheradressen für Speicherseiten des CPU-Speichers und für Speicherseiten des PPU-Speichers aufweist, da das Seitenzustandsverzeichnis (*alias page table APT*) nur virtuelle Adressen verschiedener Seitentabellen verwaltet, die auf die gleiche physikalische Adresse abgebildet werden (vgl. Sp. 1, Z. 25 - 31 und Z. 46 - 55) (Merkmal M5 fehlt).

Druckschrift **D5** beschreibt ein Multiprozessorsystem, u. a. mit einer CPU 20a und einer PPU 20b als Verarbeitungseinheiten (vgl. Fig. 1, 2 i. V. m. Abs. 0025 u. Anspruch 2). In Übereinstimmung mit dem vorliegenden Anmeldegegenstand wird auch eine UVM-Architektur offenbart, bei der die Verarbeitungseinheiten einen gemeinsamen virtuellen Adressraum benutzen (vgl. Anspruch 21). Die CPU (*sequencer 20a*) kann dabei als erste Verarbeitungseinheit bezeichnet werden (vgl. Abs. 0025), entsprechend **Merkmal M2**. Eine Speicherverwaltungseinheit bzw. MMU wird explizit nicht genannt. Der Fachmann kann der Druckschrift aber entnehmen, dass sowohl der ersten als auch der zweiten Verarbeitungseinheit (*sequencer 20b*) ein Adressübersetzungs-Mechanismus zugeordnet ist (vgl. Abs. 0011, 0026 i. V. m. Fig. 2: *address translation mechanism, address translation remapping (ATR)* u. Fig. 3, Raute 210: *translation fault in exo-sequenzer*). Den Textstellen ist auch zu entnehmen, dass ein erster Seitenfehler über einen Adressübersetzungs-Mechanismus erzeugt werden kann, wenn eine erste Seitentabelle eine Zuordnung, welche der ersten virtuellen Speicheradresse ent-

spricht, nicht enthält (vgl. insb. Abs. 0026). Die Adressübersetzungs-Mechanismen in der ersten Verarbeitungseinheit sowie in der zweiten Verarbeitungseinheit können daher als Speicherverwaltungseinheiten entsprechend **Merkmal M3** angesehen werden. Ebenso umfasst die erste Verarbeitungseinheit einen Mechanismus, um Seitenfehler beheben zu können (*native translation fault handling mechanism*; vgl. Abs. 0030). Hierbei wird die gesuchte Seite, die in einem Cache (*TLB*) oder auf einer Festplatte enthalten ist, angefordert. Auf diese Weise wird die erste Seitentabelle aktualisiert (vgl. Abs. 0030). Den *native translation fault handling mechanism* versteht der Fachmann daher als Kopiereinheit, ohne dass die Kopiereinheit eine Speicherseite der Speichereinheit von einer Verarbeitungseinheit in die Speichereinheit einer anderen Verarbeitungseinheit migriert (**teilweise Merkmal M4**). Zudem wird kein gemeinsames Seitenzustandsverzeichnis mit einer Zuordnung zur jeweiligen Speichereinheit der ersten und zweiten Verarbeitungseinheit beschrieben. Vielmehr wird der Fall von auf einen externen Speicher ausgelagerten Daten der Speichereinheit einer ersten Verarbeitungseinheit betrachtet (vgl. Abs. 0030), wobei diese Speichereinheit mit dem externen Speicher einen gemeinsamen virtuellen Adressraum bildet (vgl. Abs. 0032) (Merkmale M1 und M5 fehlen).

Somit offenbart keine der im Verfahren befindlichen Schriften ein Verfahren mit sämtlichen Merkmalen des Gegenstands des Patentanspruchs 1.

b) Der Gegenstand des Patentanspruchs 1 ist dem Fachmann durch den im Verfahren befindlichen Stand der Technik auch nicht nahegelegt.

Wie vorstehend ausgeführt, offenbaren die im Verfahren befindlichen Druckschriften D1 bis D5 nicht alle Merkmale des Patentanspruchs 1. Insbesondere das Migrieren einer Speicherseite der Speichereinheit von einer Verarbeitungseinheit in die Speichereinheit einer anderen Verarbeitungseinheit als Reaktion auf einen Seitenfehler in Verbindung mit der Verwendung eines gemeinsamen Seitenzustandsverzeichnisses mit einer Zuordnung von virtuellen zu realen Speicheradres-

sen für Speicherseiten in einer der ersten Verarbeitungseinheit und der zweiten Verarbeitungseinheit jeweils zugeordneten Speichereinheit gemäß den Merkmalen M4 und M5 ist in den genannten Druckschriften nicht beschrieben.

Der Fachmann erhält weder aus einer beliebigen Zusammenschau des im Verfahren befindlichen Stands der Technik noch aus seinem Fachwissen eine Anregung oder Veranlassung, eine Kopiereinheit einzusetzen, die durch die Merkmale M4 und M5 gekennzeichnet ist.

Somit beruht der Gegenstand des Anspruchs 1 im Lichte des im Verfahren befindlichen Stands der Technik auch auf einer erfinderischen Tätigkeit.

**5.** Auch das Verfahren des nebengeordneten Patentanspruchs 10 erweist sich gegenüber den im Verfahren genannten Druckschriften ebenfalls als patentfähig.

Das Verfahren gemäß Anspruch 10 weist jeweils Merkmale auf, die den Merkmalen M1 bis M5 des auf ein System gerichteten Anspruchs 1 inhaltlich entsprechen. Die vorstehenden Ausführungen zu Anspruch 1 gelten damit ebenso für den nebengeordneten Anspruch 10. Daher ist der Gegenstand des nebengeordneten Anspruchs 10 nicht anders zu bewerten als der Gegenstand gemäß Anspruch 1.

Dies gilt in gleicher Weise für die abhängigen Ansprüche 2 bis 9, die über das Selbstverständliche hinausgehende Ausgestaltungen des Gegenstands des Anspruchs 1 betreffen.

**6.** Der Senat hat jedoch nach § 79 Abs. 3 Satz 1 PatG davon abgesehen, in der Sache selbst zu entscheiden und ein Patent zu erteilen.

Eine Zurückverweisung kommt insbesondere dann in Betracht, wenn die Gründe, die der angefochtenen Entscheidung zugrunde liegen, nicht mehr bestehen (§ 79 Abs. 3 Satz 1 Nummer 1 PatG), aber eine neue Sachprüfung erforderlich ist, weil

die Patentfähigkeit noch nicht oder nicht ausreichend Gegenstand der Prüfung war (§ 79 Abs. 3 Satz 1 Nummer 1 und 3 PatG, vgl. Engels in Busse/Keukenschrijver, PatG, 8. Auflage, § 79 Rdn. 79, Schulte/Püschel, PatG, 10. Auflage, § 79 Rdn. 19, 20).

Dies ist vorliegend der Fall, da die Prüfungsstelle, soweit aus der Akte ersichtlich, zu den aus der Beschreibung in die nun geltenden Ansprüche zusätzlich aufgenommenen Merkmalen nicht recherchiert hat.

Der Senat kann nicht ausschließen, dass weiterer Stand der Technik existiert, der alleine oder in Verbindung mit dem bereits im Verfahren befindlichen Stand der Technik einer Patenterteilung im beantragten Umfang entgegenstehen könnte.

Da eine sachgerechte Entscheidung nur aufgrund einer vollständigen Recherche des relevanten Standes der Technik ergehen kann, war die Sache – auch um der Anmelderin keine Tatsacheninstanz zu nehmen – zur weiteren Prüfung und Entscheidung an das Deutsche Patent- und Markenamt zurückzuverweisen.

### **III.**

#### **Rechtsmittelbelehrung**

Gegen diesen Beschluss steht den am Beschwerdeverfahren Beteiligten das Rechtsmittel der Rechtsbeschwerde zu. Da der Senat die Rechtsbeschwerde nicht zugelassen hat, ist sie nur statthaft, wenn gerügt wird, dass

1. das beschließende Gericht nicht vorschriftsmäßig besetzt war,
2. bei dem Beschluss ein Richter mitgewirkt hat, der von der Ausübung des Richteramtes kraft Gesetzes ausgeschlossen oder wegen Besorgnis der Befangenheit mit Erfolg abgelehnt war,
3. einem Beteiligten das rechtliche Gehör versagt war,
4. ein Beteiligter im Verfahren nicht nach Vorschrift des Gesetzes vertreten war, sofern er nicht der Führung des Verfahrens ausdrücklich oder stillschweigend zugestimmt hat,
5. der Beschluss aufgrund einer mündlichen Verhandlung ergangen ist, bei der die Vorschriften über die Öffentlichkeit des Verfahrens verletzt worden sind, oder
6. der Beschluss nicht mit Gründen versehen ist.

Die Rechtsbeschwerde ist innerhalb eines Monats nach Zustellung des Beschlusses beim Bundesgerichtshof, Herrenstr. 45 a, 76133 Karlsruhe, durch einen beim Bundesgerichtshof zugelassenen Rechtsanwalt als Bevollmächtigten schriftlich einzulegen.

Wickborn

Kruppa

Altvater

Dr. Flaschke

Pr