

BUNDESPATENTGERICHT

23 W (pat) 31/00

(Aktenzeichen)

Verkündet am
6. Dezember 2001

...

BESCHLUSS

In der Beschwerdesache

...

betreffend die Patentanmeldung P 42 30 687.6-33

hat der 23. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 6. Dezember 2001 unter Mitwirkung des Vorsitzenden Richters Dr. Beyer sowie der Richter Dr. Meinel, Knoll und Lokys

beschlossen:

Die Beschwerde der Anmelderin wird zurückgewiesen.

Gründe

I

Die vorliegende Patentanmeldung mit der Bezeichnung "Halbleitereinrichtung und Verfahren zu deren Herstellung" ist unter Inanspruchnahme der Unionsprioritäten in Japan vom 20. November 1991 (Az 3-304 726) und vom 22. Mai 1992 (Az 4-131 082) am 14. September 1992 beim Deutschen Patent- und Markenamt eingereicht worden.

Mit Beschluß vom 18. Mai 2000 hat die Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts die Patentanmeldung zurückgewiesen. Sie hat ihre Entscheidung damit begründet, daß sich die Gegenstände der in der Anhörung am 16. Mai 2000 vorgelegten – nebengeordneten – Patentansprüche 1, 9 und 10 für den Fachmann in naheliegender Weise aus dem Stand der Technik nach den Literaturstellen "Nuclear Instruments and Methods in Physics Research" B 37/38, 1989, Seiten 941 bis 950 und "Vacuum" Bd 39, Nr 2-4, 1989, Seiten 195 bis 197, ergäben und daher nicht auf einer erfinderischen Tätigkeit beruhen.

Gegen diesen Zurückweisungsbeschluß richtet sich die Beschwerde der Anmelderin.

Sie hat in der mündlichen Verhandlung einen neuen Patentanspruch 1 vorgelegt und die Auffassung vertreten, daß der Gegenstand des neugefaßten Patentanspruchs 1 durch den nachgewiesenen Stand der Technik, einschließlich der im Prüfungsverfahren ua noch genannten US-Patentschrift 4 920 396, nicht patent-hindernd getroffen sei.

Die Anmelderin beantragt,

den Beschluß der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 18. Mai 2000 aufzuheben und das Patent mit folgenden Unterlagen zu erteilen:

Anspruch 1, überreicht in der mündlichen Verhandlung, und Unteransprüche 3 bis 15, eingegangen am 20. Februar 2001 gemäß damaligem Hilfsantrag, wobei diese Ansprüche noch anzupassen sind,

Beschreibungsseiten 1 bis 4 und 5 bis 14 gemäß (damaligem) Hauptantrag und Seite 4a gemäß (damaligem) Hilfsantrag, eingegangen jeweils am 20. Februar 2001, und offengelegte Zeichnung, Figuren 1 bis 12.

Der geltende Patentanspruch 1 hat folgenden Wortlaut:

"Halbleitervorrichtung, die eine Wanne mit einer Zweischicht-Struktur aufweist, mit:

einem Halbleitersubstrat (1) eines ersten Leitungstyps mit einer Hauptoberfläche,

einer ersten Wanne (4) eines ersten Leitungstypes, die in der Hauptoberfläche des Halbleitersubstrates (1) angeordnet ist, wobei die erste Wanne (4) einen Seitenabschnitt und einen Bodenabschnitt aufweist und sich von der Hauptoberfläche aus erstreckt,

und

einer zweiten Wanne (6) eines zweiten Leitungstyps, die in der Hauptoberfläche des Halbleitersubstrates (1) derart angeordnet ist, daß sie den Seitenabschnitt und den Bodenabschnitt der ersten Wanne (4) zur Trennung des Halbleiter-

substrates (1) und der ersten Wanne (4) durch einen pn-Übergang umgibt,

wobei der Bodenabschnitt (31) und der Seitenwandabschnitt der zweiten Wanne (6) ein Kristalldefektgebiet (7) aufweist, das durch Implantation von Ionen für den zweiten Leitungstyp hoher Konzentration und von

Elementen, die aus der aus Si, O, F und C bestehenden Gruppe ausgewählt sind und die nicht zur Leitung beitragen, gebildet ist."

Wegen der geltenden nachgeordneten Ansprüche und der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

II

Die zulässige Beschwerde der Anmelderin bleibt ohne Erfolg, denn der Gegenstand des geltenden Patentanspruchs 1 erweist sich nach dem Ergebnis der mündlichen Verhandlung als nicht patentfähig.

1.) Der geltende Patentanspruch 1 ist zulässig, denn er stützt sich inhaltlich auf die ursprünglichen Patentansprüche 1, 2, 6 und 8 iVm der ursprünglichen Beschreibung der Ausführungsformen gemäß Figuren 1 und 7.

2.) Die Patentanmeldung geht nach den Angaben in der geltenden Beschreibungseinleitung (S 1 Ie Abs bis S 2 Abs 1 und S 4a Abs 1) von einer in Figur 8 dargestellten herkömmlichen Halbleitervorrichtung aus, die eine Wanne mit einer Zweischicht-Struktur aufweist, wie sie zB aus der US-Patentschrift 4 907 058, Figur 16 (rechte Hälfte), bekannt ist. Bei einer derartigen bekannten Halbleitervorrichtung mit einem Halbleitersubstrat eines ersten Leitungstyps (P-Substrat) mit einer Hauptoberfläche ist eine erste Wanne eines ersten Leitungstyps (P-Wanne;

P-Well 4) in der Hauptoberfläche des Halbleitersubstrats angeordnet, die einen Seitenabschnitt und einen Bodenabschnitt aufweist und sich von der Hauptoberfläche aus erstreckt, und eine zweite Wanne eines zweiten Leitungstyps (N-Wanne; N-Well 3) in der Hauptoberfläche des Halbleitersubstrats derart angeordnet, daß sie den Seitenabschnitt und den Bodenabschnitt der ersten Wanne (P-Wanne) durch einen PN-Übergang umgibt.

Als nachteilig bei dieser bekannten Halbleitervorrichtung mit herkömmlicher Wanne mit Zweischicht-Struktur wird von der Anmelderin insbesondere angesehen, daß ein parasitärer PNP-Transistor wirksam werden kann, wenn eine große Zahl von Minoritätsladungsträgern in die N-Wanne injiziert wird, wie die Anmelderin anhand der Figuren 10 und 11 erläutert hat (geltende Beschreibung S 3 Abs 1 bis S 4 Abs 1).

Dem Patentbegehren liegt demzufolge die Aufgabe zugrunde, eine Halbleitervorrichtung mit einer Wanne vorzusehen, die von einem Substrat isoliert und vom gleichen Leitungstyp wie das Substrat ist, wobei die Halbleitervorrichtung so ausgebildet sein soll, daß die Wanne und das Substrat auch dann keiner gegenseitigen Beeinflussung unterliegt, wenn eine große Menge von Minoritätsladungsträgern injiziert wird, und Verfahren zur Herstellung einer solchen Halbleitervorrichtung anzugeben (geltende Beschreibung S 4a Abs 2).

Diese Aufgabe soll durch eine Halbleitervorrichtung nach Anspruch 1 bzw ein Verfahren nach Anspruch 8 oder 9 gelöst werden.

Denn dadurch, daß der Bodenabschnitt und der Seitenwandabschnitt der zweiten Wanne eines zweiten Leitungstyps (N-Wanne) ein Kristalldefektgebiet aufweist, das gebildet ist durch Implantation von Ionen für den zweiten Leitungstyp (N) hoher Konzentration und von Elementen, die aus der aus Si, O, F und C bestehenden Gruppe ausgewählt sind und die nicht zur Leitung beitragen, fängt das Kristalldefektgebiet unnötige (überschüssige) Ladungsträger ein und verringert damit

deren Anzahl bzw verkürzt deren Lebensdauer, vgl hierzu auch die geltende Beschreibung Seite 5, Seite 8 vorletzter Absatz bis Seite 9 Absatz 1 und Seite 13 Absatz 2 bis Seite 14 Absatz 1.

3.) Der Gegenstand des geltenden Patentanspruchs 1 ist zwar gegenüber dem nachgewiesenen Stand der Technik neu; er ergibt sich jedoch für den Durchschnittsfachmann, einen mit der Herstellung von integrierten Halbleiterbauelementen ("Halbleitervorrichtung") mit Wannenisolation vertrauten, berufserfahrenen Diplom-Physiker oder Diplom-Ingenieur der Fachrichtung Halbleitertechnik mit Universitätsabschluß, in naheliegender Weise aus dem Stand der Technik.

Aus der og Literaturstelle "Nuclear Instruments and Methods in Physics Research" 1989 ist eine Halbleitervorrichtung mit Wanne mit einer Zweischicht-Struktur bekannt (device cross sections of a merged bipolar – CMOS process – Fig 1), nämlich mit einem Halbleitersubstrat eines ersten Leitungstyps (P-Substrate) mit einer Hauptoberfläche, einer in der Hauptoberfläche des P-Substrats angeordneten, sich von der Hauptoberfläche aus erstreckenden ersten Wanne eines ersten Leitungstyps (P-Wanne mit darin ausgebildeten hochdotierten P⁺- oder N⁺-Zonen) und mit einer in der Hauptoberfläche des P-Substrats angeordneten zweiten Wanne eines zweiten Leitungstyps (N bzw N⁺-Wanne), die den Seitenabschnitt und den Bodenabschnitt der ersten P-Wanne zur Trennung des P-Substrats und der ersten P-Wanne durch einen PN-Übergang umgibt, vgl dort Figur 1 mit zugehöriger Legende.

Da die N⁺-Wanne – die beim integrierten NPN-Transistor als Subkollektor und beim benachbarten PMOS zur Unterdrückung des CMOS latchup dient – als retrograde N⁺-Wanne durch Implantation von Ionen für den zweiten Leitungstyp (N) mit hoher Ionenenergie im MeV-Bereich und mit hoher Implantationsdosis in der Größenordnung von 10¹⁴ bis 10¹⁵ cm⁻² gebildet ist (S 941 Abschn "2. Implanted depth profiles") – vgl hierzu auch die geltenden Ansprüche 6, 10 und 11 -, weist die N⁺-Wanne zwangsläufig im Boden- und Seitenabschnitt ein Kristall-

defektgebiet auf, wobei die Kristalldefektdichte selbst nach Ausheilung lediglich reduziert werden kann, vgl den die Seiten 944 und 945 sowie den die Seiten 945 und 946 überbrückenden Absatz.

Daß beim Stand der Technik das durch dotierende Ionen hoher Konzentration und deren Implantationsenergie gebildete Kristalldefektgebiet im Boden- und Seitenabschnitt der retrograden N⁺-Wanne aufgrund sog Eigengetterung (self-gettering) die Anzahl der injizierten Ladungsträger verringert und deren Lebensdauer verkürzt, ergibt sich für den Fachmann aus dem diesbezüglichen Hinweis, daß die retrograde N⁺-Wanne des PMOS den CMOS latchup – dh einen durch parasitäre Transistoren gebildeten niederohmigem Strompfad – unterdrückt, und auch als selbstjustierter Kanalstopper (self-aligned channel stop) unter dem Feldoxid wirkt, vgl die Legende zu Figur 1 iVm Seite 941 rechte Spalte Absatz 1.

Somit unterscheidet sich der Gegenstand gemäß Anspruch 1 von dieser bekannten Halbleitervorrichtung lediglich dadurch, daß das im Boden- und Seitenabschnitt der zweiten Wanne ausgebildete, durch dotierende Ionen hoher Konzentration gebildete Kristalldefektgebiet zusätzlich von Elementen, die aus der aus Si, O, F und C bestehenden Gruppe ausgewählt sind und die nicht zur Leitung beitragen, gebildet ist.

Diese Maßnahme kann die Patentfähigkeit des beanspruchten Anmeldungsgegenstandes jedoch nicht begründen.

Aus der vorgenannten Literaturstelle "Nuclear Instruments and Methods in Physics Research" 1989 ist dem Fachmann nämlich auch bereits bekannt, daß der Getter-Wirkungsgrad verstärkt werden kann, indem das Kristalldefektgebiet nahe den aktiven Bauelement-Zonen ausgebildet wird und Ionen, wie Kohlenstoff (C) oder Sauerstoff (O), die nicht zur Leitung im Silizium-Substrat beitragen, mit einer Implantationsdosis von 5×10^{14} bis $5 \times 10^{16} \text{ cm}^{-2}$ implantiert werden, vgl auf Seite 946 den Abschnitt "Proximity gettering ..." sowie das Abstract auf Seite 941.

Als Beispiel dafür ist in Figur 15 auf Seite 949 die diesbezügliche Ausbildung einer retrograden, einen Bodenabschnitt und einen Seitenabschnitt aufweisenden Getter-Wanne (gettering retrograde well) zur lokalisierten Kontrolle der Lebensdauer der Ladungsträger (localized carrier lifetime control) dargestellt, vgl die Legende zu Figur 15 iVm Seite 949 rechte Spalte Absatz 1 Zeilen 3 ff.

Zwar ist bei dem dargestellten Ausführungsbeispiel ein CMOS/Bi-CMOS-Bauelement lediglich von einer solchen – einen Bodenabschnitt und einen Seitenabschnitt aufweisenden – Getter-Wanne umgeben und nicht in einer Wanne des CMOS/Bi-CMOS-Bauelements, wie es zB in Figur 1 dargestellt ist, angeordnet. Jedoch ergibt sich die beanspruchte Abwandlung, nämlich die die Lebensdauer der Ladungsträger verkürzende Getter-Wanne – alternativ zum dargestellten Ausführungsbeispiel – in der dotierten Wanne der Halbleitervorrichtung selbst auszubilden, für den Fachmann in naheliegender Weise aus der ein CMOS-Bauelement mit vergrabener Ladungsträger-Rekombinationsschicht (CMOS having buried layer for carrier recombination) betreffenden und daher einschlägigen US-Patentschrift 4 920 396.

Denn aus dieser Druckschrift ist es bekannt, eine durch Doppelimplantation, nämlich durch Implantation von dotierenden Ionen hoher Konzentration und zusätzlich von Ionen, die nicht zur Leitung beitragen, wie Si, O oder N, gebildete vergrabene Rekombinationsschicht zum Einfangen der Minoritätsladungsträger - alternativ zu einer Ausbildung im Substrat unterhalb einer die PN-Sperrschicht mit dem Substrat bildenden Wanne entsprechend Fig 1 und Fig 2C – im Bodenabschnitt der Wanne selbst auszubilden, um so den latchup-Effekt noch wirksamer zu vermeiden, vgl in den Ausführungsformen gemäß Figur 4C, 5 und 6B, 6C die im Bodenabschnitt der Wanne selbst ausgebildete Rekombinationsschicht zum Einfangen der Minoritätsladungsträger (recombination layer 106, 107 to trap the holes (minority carriers)), siehe die zugehörige Beschreibung, insbesondere Spalte 5 Zeilen 63 bis Spalte 6 Zeile 3, Spalte 7 Zeilen 27 bis 40, Spalte 8 Zeilen 10 bis 18 und Spalte 8 Zeile 38 bis Spalte 9 Zeile 6.

Somit gelangt der Fachmann ausgehend von der bekannten Halbleitervorrichtung mit Wannenstruktur nach der Literaturstelle "Nuclear Instruments and Methods in Physics Research" bei Einbeziehung der in der US-Patentschrift 4 920 396 gelehrt Doppelimplantation von dotierenden und nicht dotierenden Ionen hoher Konzentration zur Bildung eines vergrabenen Kristalldefektgebietes in der die PN-Sperrschicht bildenden Wanne ohne erfinderisches Zutun zum Gegenstand des Anspruchs 1. Dabei liegt es im Belieben des Halbleiterfachmanns, anstelle der im Stand der Technik explizit genannten Elemente Si, O oder C, die im Silizium-Substrat nicht zur Leitung beitragen, dafür alternativ auch F als an sich bekanntes nicht dotierendes Element (in Si) in Betracht zu ziehen.

Die Halbleitervorrichtung nach Anspruch 1 ist daher nicht patentfähig.

4.) Aufgrund mangelnder Patentfähigkeit des Gegenstandes des Hauptanspruchs fallen – aufgrund der Antragsbindung – notwendigerweise auch die nachgeordneten Patentansprüche, ohne daß es einer gesonderten Prüfung und Begründung dahingehend bedarf, ob in den nachgeordneten Ansprüchen etwas Schutzfähiges enthalten ist (vgl hierzu BGH GRUR 1997, 120 Ls, 122 Abschn 2.c und 2.d – "Elektrisches Speicherheizgerät" mwNachw). Einen selbständig erfinderischen Gehalt dieser nachgeordneten Ansprüche hat die Anmelderin im übrigen auch nicht geltend gemacht.

Dr. Beyer

Dr. Meinel

Knoll

Lokys

Fa