



BUNDESPATENTGERICHT

17 W (pat) 27/02

(Aktenzeichen)

Verkündet am
16. Oktober 2003

...

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 44 22 456.7-53

...

hat der 17. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 16. Oktober 2003 unter Mitwirkung des Vorsitzenden Richters Dipl.-Phys. Grimm sowie der Richter Dr. Schmitt, Dipl.-Ing. Bertl und Dipl.-Ing. Prasch

beschlossen:

Auf die Beschwerde der Anmelderin wird der Beschluß der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 4. Dezember 2001 aufgehoben und das Patent erteilt.

Der Erteilung liegen folgende Unterlagen zugrunde:

Patentansprüche 1 – 20

und Beschreibung Seiten 1 – 39, beides überreicht in der mündlichen Verhandlung vom 16. Oktober 2003,

sowie 11 Blatt Zeichnungen mit Figuren 1 – 9, eingegangen am Anmeldetag (30. Juni 1994).

Gründe

I.

Die vorliegende Patentanmeldung ist beim Deutschen Patent- und Markenamt unter der Bezeichnung:

"Taktverteilungssystem für einen Mikroprozessor"

eingereicht worden.

Sie wurde von der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts mit Beschluss vom 4. Dezember 2001 zurückgewiesen. In der Begründung ist ausgeführt, dass die mit dem Patentanspruch 1 beanspruchte integrierte Schaltung nicht auf erfinderischer Tätigkeit beruhe und der nebengeord-

nete, auf ein Verfahren zum Herstellen einer integrierten Schaltung gerichtete Anspruch 15 nicht zulässig sei.

Die Anmelderin hat Beschwerde eingelegt und stellt den Antrag,

unter Aufhebung des angefochtenen Beschlusses das nachgesuchte Patent mit folgenden Unterlagen zu erteilen:
Patentansprüche 1 bis 20 und Beschreibung Seite 1 bis 39, beides überreicht in der mündlichen Verhandlung vom 16. Oktober 2003, sowie 11 Blatt Zeichnungen mit Figuren 1 bis 9 vom Anmeldetag (30. Juni 1994).

Der geltende Anspruch 1 lautet:

„Integrierte Schaltung (200) mit mehreren Schaltungskomponenten (420 – 440) und einer mit einer Referenztakteinrichtung gekoppelten Einrichtung zur Versorgung der Schaltungskomponenten mit mehreren synchronen Taktsignalen, die von der Referenztakteinrichtung abgeleitet sind,
wobei mehrere Globaltakttreiber (30a...301) gleichmäßig entlang der Randbereiche des Chips der integrierten Schaltung (200) angeordnet und zur Erzeugung einer Anzahl von synchronen Taktsignalen vorgesehen sind;
wobei mehrere Zuführeinrichtungen (31a...311) jeweils mit einem Globaltakttreiber gekoppelt und so angeordnet sind, dass sie synchrone Taktsignale von den Randbereichen des Chips der integrierten Schaltung zu den benachbarten Schaltungskomponenten (420, 425, 430, 435, 440) im Inneren übertragen, und
wobei Stromversorgungszellen (350) entlang der Randbereiche der integrierten Schaltung (200) angeordnet sind und räumliche Zonen innerhalb der integrierten Schaltung zur Kopplung der in-

tegrierten Schaltungskomponenten (420 – 440) an eine Stromversorgungsquelle bilden und wobei die Globaltakttreiber (30a...301) innerhalb der Stromversorgungszellen (350) angeordnet sind.“

Der dem Anspruch 1 nebengeordnete Anspruch 14 lautet:

„Verfahren zum Entwerfen einer integrierten Schaltung mit mehreren Schaltungskomponenten und einer mit einer Referenztakteinrichtung gekoppelten Einrichtung zur Versorgung der Schaltungskomponenten mit mehreren synchronen Taktsignalen unter Verwendung mehrerer Globaltakttreiber, die mit der Referenztakteinrichtung gekoppelt sind, und mehrerer Taktzuleitungen, die die synchronen Taktsignale von den Globaltakttreibern zu den Schaltungskomponenten leiten, wobei
die Globaltakttreiber gleichmäßig entlang der Randbereiche der integrierten Schaltung angeordnet werden;
die Zuleitungen von den Globaltakttreibern an den Randbereichen der integrierten Schaltung in das Innere zu den Schaltungskomponenten ausgebildet werden; und
Stromversorgungszellen entlang der Randbereiche der integrierten Schaltung ausgebildet und die Globaltakttreiber innerhalb der Stromversorgungszellen angeordnet werden.“

Die Anmelderin führt aus, dass mit der Anmeldung ein einfach herstellbares Taktversorgungssystem für die Komponenten einer integrierten Schaltung zur Verfügung gestellt werde, das bei geringem Chipflächenbedarf ein synchrones Taktsignal bei geringem Rauschen liefere. Bisher sei die Versorgung der Komponenten mit dem Taktsignal jeweils individuell vom Schaltungsdesigner festgelegt worden. Mit dem Anmeldungsgegenstand werde vorgeschlagen, die Takttreiber für die Komponenten innerhalb der räumlichen Zonen der Stromversorgungszellen anzu-

ordnen. Diese Zellen seien gleichmäßig an den Randbereichen verteilt und böten Raum für die Takttreiber.

Eine solche Anordnung der Takttreiber sei auch durch die US 5 172 330 nicht nahegelegt. Bei der dort beschriebenen Taktversorgung würden die Takttreiber zwar im Randbereich vorgesehen, der Fachmann könne jedoch kein Hinweis entnehmen, dafür den Raum der Stromversorgungszellen auszunutzen. Was den nebengeordneten Anspruch 14 anbelange, so sei dieser nunmehr dahingehend klargestellt, dass er sich auf ein Verfahren zum Entwerfen einer integrierten Schaltung beziehe und nicht mehr auf ein Herstellverfahren.

II.

Die in rechter Frist und Form erhobene Beschwerde ist zulässig und auch begründet, da der Gegenstand des nachgesuchten Patents nach den §§ 1 bis 5 PatG patentfähig ist.

Gegenstand des Patentanspruchs 1 ist die Taktversorgung einer integrierten Schaltung mit einer Anzahl von Schaltungskomponenten. Zur Versorgung der Komponenten mit einem synchronen Taktsignal sind gleichmäßig entlang der Randbereiche der integrierten Schaltung mehrere Globaltakttreiber vorgesehen, die von einem Referenztakt gespeist werden. Über Zuführeinrichtungen (bspw. Zuführleitungen, vgl. Anspruch 4) werden die Taktsignale von den Globaltakttreibern zu den benachbarten Schaltungskomponenten im Inneren der integrierten Schaltung übertragen.

Eine Taktversorgung dieser Art ist aus der US 5 172 330 bekannt. Wie dort in Ausführungsbeispielen gemäß Sp 3, Z 11 - 56 mit den Figuren 4 bis 7 dargestellt, wird ein Referenztakt von einem Eingangsanschluß (input pad) einem Treiber (first-level buffer) zugeführt, der mehrere Globaltakttreiber (second-level buffer)

ansteuert. Die Globaltakttreiber sind entlang einer oder mehrerer Seiten (along two/three/four sides) des Randbereichs der integrierten Schaltung verteilt. Ihre Ausgangssignale dienen der Taktversorgung der benachbarten Schaltungskomponenten (logic circuit area).

Es ist der Anmelderin dahingehend zuzustimmen, dass sich in dieser Schrift kein Hinweis darauf findet, die Globaltakttreiber entsprechend dem letzten Merkmal des Patentanspruchs 1 räumlich innerhalb der am Rand der integrierten Schaltung befindlichen Stromversorgungszellen anzuordnen. Unter Stromversorgungszelle ist dabei, wie auf S 19, Abs 2 der Beschreibung dargelegt, der Bereich zu verstehen, der als Anschlusszone für den Stromanschluss dient und der, anders als die Nachrichten-Anschlussbahnen, frei von Schaltungskomponenten ist. Auch die Erläuterungen zum achten und neunten Ausführungsbeispiel in der US 5 172 330 (vgl Sp 4, Z 13 - 45 iVm Figur 11 und 12) geben hierzu keine Anregung. Bei der Ausführung nach Figur 11 sind die Globaltakttreiber (buffer) unter der breiten Stromversorgungsleitung, nicht aber unter den Anschlusszonen für die Stromanschlüsse angeordnet. Das neunte Ausführungsbeispiel mit Figur 12 befasst sich lediglich mit einer Trennung der Stromversorgungsleitungen für Globaltakttreiber und restliche Schaltungskomponenten. Figur 12 zeigt deutlich, dass die Globaltakttreiber 1205 nicht im Bereich der Stromversorgungszellen 1204 angeordnet sind.

Die US 5 172 330 vermag sonach die Taktversorgung für integrierte Schaltungen nach dem Patentanspruch 1 nicht nahe zu legen.

Auch die weiteren im Prüfungsverfahren aufgegriffenen Druckschriften stellen die Patentfähigkeit des Gegenstandes des Anspruchs 1 nicht in Frage, da sie sich mit anderen Aspekten der Taktversorgung auseinandersetzen.

Die EP 0 181 059 A2 und die EP 0 335 697 A2 befassen sich mit dem Kurzschluss von Takttreiberleitungen, um einen Taktversatz (skew) zu vermeiden.

Der Aufsatz "Unique Wiring of a Very-High-Speed Clock", veröffentlicht im IBM Technical Disclosure Bulletin, Vol. 32, No. 4B, September 1989, beschäftigt sich mit der Verteilung eines zentralen Taktes an mehrere Komponenten.

Ein Hinweis darauf, dass bei einer integrierten Schaltung die Globaltakttreiber im Bereich der Anschlüsse für die Stromversorgung angeordnet werden können, findet sich in keiner dieser Druckschriften.

Es ist daher anzuerkennen, dass die integrierte Schaltung nach dem Anspruch 1 auf erfinderischer Tätigkeit beruht.

Der nebengeordnete Anspruch 14 ist nunmehr auf ein Verfahren zum Entwerfen einer integrierten Schaltung gerichtet und betrifft nicht den physikalischen Herstellungsprozess, der nicht Gegenstand der Patentanmeldung ist.

Eine solche Anspruchsfassung ist zulässig. Denn nach der Rechtsprechung des Bundesgerichtshofs ist der Anmelder berechtigt, die Erteilung des Patents in jeder Patentkategorie zu beanspruchen, der sich die angemeldete Erfindung nach ihrem technischen Inhalt zuordnen lässt (vgl. GRUR 1998, 130, 131 „Handhabungsgerät“).

Im vorliegenden Fall versteht der Fachmann die im Anspruch 1 genannten Merkmale nicht nur als räumliche Anordnung der einzelnen Bestandteile auf der integrierten Schaltung, sondern auch als Folge von (Arbeits-) Schritten im Designprozess, bei dem einzelne Zellen, zB Stromversorgungszellen nach technischen Gesichtspunkten räumlich angeordnet und mit Verbindungen versehen werden. Grundsätzliche Bedenken gegen die vorliegende Fassung des Anspruchs 14 bestehen daher nicht.

Hinsichtlich seines sachlichen Gehalts kommt das beanspruchte Verfahren zum Entwerfen einer integrierten Schaltung dem Anspruch 1 gleich. Die Patentfähigkeit des Anspruchs 14 ist daher ebenfalls anzuerkennen.

Die untergeordneten Ansprüche 2 bis 13 und 15 bis 20 haben zweckmäßige Ausgestaltungen der integrierten Schaltung nach dem Anspruch 1 bzw des Verfahrens nach dem Anspruch 14 zum Gegenstand, die durch die ursprünglichen Unterlagen gedeckt sind.

Die in der Beschreibung vorgenommenen Änderungen betreffen redaktionelle Anpassungen an die geltenden Patentansprüche und die Korrektur offensichtlicher Unstimmigkeiten.

Bei dieser Sachlage war das Patent mit den geltenden Unterlagen zu erteilen.

Grimm

Dr. Schmitt

Bertl

Prasch

Bb