



BUNDESPATENTGERICHT

23 W (pat) 30/04

(Aktenzeichen)

Verkündet am
11. April 2006

...

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 195 17 975.7-33

...

hat der 23. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 11. April 2006 unter Mitwirkung ...

beschlossen:

Der Beschluss der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 15. Januar 2004 aufgehoben und das Patent mit folgenden Unterlagen erteilt:

Patentansprüche 1 bis 3, Beschreibungsseiten 1 bis 9 mit Einschüben 1 bis 3 zu Seite 3 und Zeichnung, Figuren 1 bis 3, sämtliche Unterlagen eingereicht in der mündlichen Verhandlung.

Bezeichnung der Erfindung: CMOS-Schaltungsplättchen mit
Polysilizium-Feldringstruktur

Anmeldetag: 16. Mai 1995

Gründe

I.

Die Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts hat die am 16. Mai 1995 eingereichte Patentanmeldung mit der Bezeichnung „Polysilizium-Feldringstruktur für Leistungs-IC's“, für die die Priorität einer Anmeldung in den Vereinigten Staaten von Amerika vom 12. Juli 1994 (*Aktenzeichen 274012*) in Anspruch genommen ist, durch Beschluss vom 15. Januar 2004 aus den Gründen des Bescheids vom 3. Juli 2003 zurückgewiesen.

Vorausgegangen war eine Zurückweisung der Patentanmeldung durch Beschluss der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 12. Mai 1997 aus den Gründen des Bescheids vom 23. Juli 1996, in dem u. a. die Einheitlichkeit der ursprünglichen Patentansprüche 1 und 2 sowie die Patentfähig-

keit des Gegenstands des Patentanspruchs 1 gegenüber dem Stand der Technik nach den Entgegenhaltungen:

- „IEEE Circuits and Devices Magazine“, November 1985, Seiten 6 bis 12 (Druckschrift 1),
- US-Patentschrift 4 561 170 (Druckschrift 2) und
- US-Patentschrift 4 240 093 (Druckschrift 3)

in Frage gestellt worden ist. Auf die Beschwerde der Anmelderin ist dieser Beschluss durch Beschluss des 23. Senats des Bundespatentgerichts vom 7. April 1998 (*Aktenzeichen 23 W (pat) 51/97*) aufgehoben worden und die Anmeldung mit geänderten Patentansprüchen 1 bis 3 nach Haupt- und Hilfsantrag zur weiteren Prüfung ans Deutsche Patent- und Markenamt zurückverwiesen worden.

Laut Prüfungsbescheid vom 18. März 2003 hat eine Nachrecherche kein patenthinderndes Material erbracht. Zum allgemeinen Stand der Technik ist auf die nachveröffentlichte Druckschrift:

- EP 0 620 599 A1 (Druckschrift 4)

hingewiesen worden, die einer gemäß § 3 Abs. 2 Ziff. 2 PatG als Stand der Technik geltenden europäischen Patentanmeldung mit älterem Zeitrang und Deutschland als Benennungsland entspricht, aus der zwar die Problematik der Ladungsansammlung in oberen Passivierungsschichten in Hochspannungs-IC's durch z. B. Plastikgehäuse bekannt sei, jedoch werde diese dort nicht durch eine Vielzahl von Polysiliziumringen gelöst. Mit Prüfungsbescheid vom 3. Juli 2003 ist die Anmelderin gebeten worden, in der Beschreibung explizit anzugeben, welche Merkmale der Erfindung aus den Druckschriften 1 bis 3 bekannt sind. Dem Bescheid war zudem eine Kopie der Beschreibung mit als notwendig erachteten Korrekturen von Unklarheiten beigelegt. Die Anmeldung ist durch den vorgenannten Beschluss der

Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 15. Januar 2004 aus den Gründen des Bescheids vom 3. Juli 2003 erneut zurückgewiesen worden, nachdem die Anmelderin den Auflagen des Bescheids innerhalb der Äußerungsfrist nicht nachgekommen ist.

Gegen diesen Beschluss richtet sich die am 20. Februar 2004 eingegangene Beschwerde der Anmelderin, zu der am 4. April 2006 Patentansprüche 1 bis 3, Beschreibungsseiten 1 bis 9 und Zeichnungsfiguren 1 bis 3 eingereicht worden sind.

In der mündlichen Verhandlung vom 11. April 2006 hat die Anmelderin komplette Anmeldungsunterlagen vorgelegt und die Auffassung vertreten, dass in der dazugehörigen Beschreibung sämtliche Auflagen des Bescheids vom 3. Juli 2003 erfüllt seien.

Die Anmelderin beantragt,

den Beschluss der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 15. Januar 2004 aufzuheben und das Patent mit folgenden Unterlagen zu erteilen:

Patentansprüche 1 bis 3, Beschreibungsseiten 1 bis 9 mit Einschüben 1 bis 3 zu Seite 3 und Zeichnung, Figuren 1 bis 3, sämtliche Unterlagen eingereicht in der mündlichen Verhandlung vom 11. April 2006.

Der geltende Patentanspruch 1 lautet:

„Integriertes CMOS-Schaltungsplättchen mit:

- einem Silizium-Substrat von einem Leitungstyp mit zumindest einem Hochspannungsabschnitt und zumindest einem Niederspannungsabschnitt,
- zumindest einem Isolationsteil zur Isolation des zumindest einen Hochspannungsabschnittes und des zumindest einen Niederspannungsabschnittes voneinander,
- einer Grenzschichten aufnehmenden Oberfläche mit einer Diffusionswanne des anderen Leitungstyps, die in der die Grenzschichten aufnehmenden Oberfläche in dem zumindest einen Hochspannungsabschnitt ausgebildet ist,
- zumindest ersten und zweiten, mit Abstand voneinander angeordneten Diffusionen des einen Leitungstyps, die in der Diffusionswanne ausgebildet sind und sich von der die Grenzschichten aufnehmenden Oberfläche aus erstrecken,
- zumindest dritten und vierten mit Abstand voneinander angeordneten Diffusionen des anderen Leitungstyps, die in der die Grenzschichten aufnehmenden Oberfläche ausgebildet sind,
- wobei die ersten und zweiten Diffusionen Bestandteil von ersten und zweiten MOS-Transistoren des einen Leitungstyps sind, während die dritten und vierten Diffusionen Bestandteil von dritten und vierten MOS-Transistoren des anderen Leitungstyps sind, wobei die ersten, zweiten, dritten und vierten Transistoren miteinander verbunden sind, um eine CMOS-Schaltung zu bilden, die einen Speisespannungsanschluss und einen Erdpotentialanschluss aufweist, und wobei die die Grenzschichten aufnehmende Oberfläche des Sub-

strates eine Isolierbeschichtung aufweist, in der Source-, Drain- und Gate-Signalleitungen eingebettet sind, und

- einem Kunststoff-Halbleiterplättchengehäuse, das mit der Isolierbeschichtung in Kontakt steht,

dadurch gekennzeichnet, dass:

- eine Vielzahl von Polysilizium-Ringen (70, 71;130) in der Isolierbeschichtung (80) eingebettet ist,
- jeder der Polysilizium-Ringe (70, 71;130) zumindest teilweise eine der ersten, zweiten, dritten und vierten Diffusionen (60, 61, 62, 63; 120, 121) umgibt,
- die Ringe unterhalb der Source-, Drain- und Gate-Signalleitungen (122, 123, 124) angeordnet sind,
- die die Diffusionen umgebenden Ringe mit dem Speisespannungsanschluss verbunden sind, wenn der Leitungstyp der durch diese Diffusionen gebildeten Transistoren der P-Leitungstyp ist, während diese Ringe mit dem Erdanschluss verbunden sind, wenn der Leitungstyp der durch diese Diffusionen gebildeten Transistoren der N-Leitungstyp ist, so dass das elektrische Potential der die Diffusionen umgebenden Ringe die Silizium-Oberfläche unterhalb der Ringe gegenüber dem elektrischen Potential abschirmt, das durch Verunreinigungen in dem Kunststoffgehäuse gebildet ist, wodurch eine Inversion der Silizium-Oberfläche unterhalb der Ringe verhindert wird.“

Wegen der geltenden Unteransprüche 2 und 3 sowie der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

II.

Die form- und fristgerecht erhobene Beschwerde ist zulässig und auch begründet; denn die geltende Beschreibung erfüllt sämtliche Auflagen des Prüfungsbescheids vom 3. Juli 2003, weshalb die für die Zurückweisung der Anmeldung maßgeblichen Gründe im Hinblick auf die geltende Beschreibung nicht mehr zutreffen; auch ist die Lehre des geltenden Patentanspruchs 1 durch den im Verfahren befindlichen Stand der Technik nicht patenthindernd getroffen.

1. Die geltende Beschreibung erfüllt die Auflagen des Prüfungsbescheids vom 3. Juli 2003:

Der Stand der Technik nach den Druckschriften 1 bis 3 ist in der geltenden Beschreibung wie folgt dargestellt:

„So ist aus „IEEE Circuits and Devices Magazine“, November 1985, Seiten 6 bis 12 eine CMOS-Schaltung für dynamische RAM-Speicher - d. h. Niederspannungszwecke - bekannt, bei der zumindest ein P-Kanal-MOS-FET und zumindest ein N-Kanal-MOS-FET zwecks Isolation jeweils mit einem Polysilizium-Ring in Form einer auf eine Isolierbeschichtung aufgetragenen Polysilizium-Feldplatte umgeben sind, wobei der Polysilizium-Ring des P-Kanal-MOS-FETs mit dem Speisespannungsanschluss und der Polysilizium-Ring des N-Kanal-MOS-FETs mit dem Erdanschluss verbunden ist.

Die US-Patentschrift 4 561 170 offenbart ebenfalls eine CMOS-Schaltung für dynamische RAM-Speicher, bei der zumindest ein P-Kanal-MOS-FET und zumindest ein N-Kanal-MOS-FET mit einer in der Isolierbeschichtung eingebetteten Polysilizium-Feldplatte umgeben sind, wobei die den P-Kanal-MOS-FET umgebende Polysilizium-Feldplatte mit dem Speisespannungsanschluss und der Polysilizium-Ring des N-Kanal-MOS-FETs mit dem Erdanschluss verbunden ist.

Die US-Patentschrift 4 240 093 betrifft logische Schaltkreise mit einer CMOS-Schaltung aus IGFETs, bei der zumindest ein N-Kanal-IGFET, gegebenenfalls auch zumindest ein P-Kanal-IGFET mit je einem in der Isolierbeschichtung eingebetteten Polysilizium-Ring umgeben sind, wobei die Polysilizium-Ringe unterhalb der Source-, Drain- und Gate-Signalleitungen angeordnet sind und der Polysilizium-Ring des P-Kanal-MOS-IGFETs mit einer verhältnismäßig hohen, der Polysilizium-Ring des N-Kanal-MOS-IGFETs hingegen mit einer verhältnismäßig niedrigen Spannung beaufschlagt ist, wobei mehrere N-Kanal-MOS-IGFETs zudem mit einem zusätzlichen gemeinsamen Polysilizium-Ring umgeben sind, an dem die verhältnismäßig hohe Spannung anliegt.“

Damit ist in der geltenden Beschreibung explizit angegeben, welche Merkmale der Erfindung aus dem Stand der Technik nach den Druckschriften 1 bis 3 bekannt sind.

Außerdem weist die geltende Beschreibung auch alle mit dem Prüfungsbescheid vom 3. Juli 2003 vorgeschlagenen Korrekturen auf.

2. Gemäß der Beschreibungseinleitung wird im Oberbegriff des geltenden Patentanspruchs 1 von einem durch die Anmelderin offenkundig vorbenutzten Hochspannungs-MOS-Gate-Treiber mit der Bezeichnung IR2112 ausgegangen (*vgl. hierzu auch den Beschluss vom 7. April 1998, Aktenzeichen 23 W (pat) 51/97, Seite 9, Absatz 3*).

Bei diesem bekannten gattungsgemäßen integrierten CMOS-Schaltungsplättchen mit zumindest einem Hochspannungs- und zumindest einem Niederspannungsbereich wird von der Anmelderin als nachteilig angesehen (*vgl. geltende Beschreibung, Seite 1, Absatz 2 bis Seite 2, Absatz 2*), dass sich in dem Kunststoffgehäuse im Hochspannungsbereich bewegliche Ionen ansammeln, deren Streufelder an der Halbleiterplättchen-Oberfläche eine Oberflächeninversion bewirken, die Leckströme zur Folge hat.

Vor diesem Hintergrund liegt dem Anmeldungsgegenstand als technisches Problem die Aufgabe zugrunde, ein integriertes CMOS-Schaltungsplättchen zu schaffen, bei dem das Problem der Leckströme oder Streufelder der genannten Art beseitigt ist (*vgl. geltende Beschreibung, Seite 3, vorletzter Absatz*).

Diese Aufgabe wird bei einem gattungsgemäßen integrierten CMOS-Schaltungsplättchen mit den Merkmalen nach dem kennzeichnenden Teil des geltenden Patentanspruchs 1 gelöst (*vgl. geltende Beschreibung, Seite 4, Absätze 2 und 3*).

3. Das - zweifellos gewerblich anwendbare - integrierte CMOS-Schaltungsplättchen nach dem geltenden Patentanspruch 1 ist gegenüber dem im Verfahren befindlichen Stand der Technik neu und beruht diesem gegenüber auch auf einer erfinderischen Tätigkeit des zuständigen Durchschnittsfachmanns, der hier als ein mit der Entwicklung und Fertigung integrierter CMOS-Schaltungen befasster, berufserfahrener Physiker oder Ingenieur der Halbleitertechnik mit Hochschulbildung zu definieren ist.

a) Die Neuheit des Gegenstands des geltenden Patentanspruchs 1 gegenüber dem Stand der Technik nach der nachveröffentlichten Druckschrift 4 ergibt sich ohne Weiteres daraus, dass in dieser Druckschrift zwar - als einziger der Entgegenhaltungen - das Problem erkannt worden ist, wonach sich im Kunststoffgehäuse von Hochspannungs-ICs bewegliche Ionen ansammeln, deren Streufelder im Halbleiter zu einer Oberflächeninversion führen können, zur Lösung dieses Problems jedoch keine Polysiliziumringe - zur Sperrung von Leckströmen -, sondern leitende Schichten in der Isolierbeschichtung - zum Ableiten der Ladungen bzw. zur Abschirmung des Halbleitersubstrats gegen das elektrische Feld der Ladungen - vorgeschlagen sind (*vgl. das Abstract auf der Titelseite i. V. m. Spalte 12, Absätze 2 und 3*).

Die Neuheit des Gegenstands des geltenden Patentanspruchs 1 gegenüber dem Stand der Technik nach den vorveröffentlichten Druckschriften 1 bis 3 ergibt sich

implizit aus den nachfolgenden diesbezüglichen Ausführungen zur erfinderischen Tätigkeit.

b) Der offenkundig vorbenutzte Hochspannungs-MOS-Gate-Treiber mit der Bezeichnung IR2112, von dem - wie dargelegt - im Oberbegriff des geltenden Patentanspruchs 1 ausgegangen wird, vermag dem vorstehend definierten zuständigen Durchschnittsfachmann den Gegenstand des geltenden Patentanspruchs 1 weder für sich noch in einer Zusammenschau mit den Druckschriften 1 bis 3 nahezu legen.

Die erfinderische Tätigkeit setzt hier bereits mit der Erkenntnis des Nachteils des gattungsbildenden Standes der Technik durch die Anmelderin ein (*vgl. hierzu BGH BIPMZ 1985, 274, 275 li. Sp. vorl. Abs. - „Körperstativ“*), wonach sich bei dem offenkundig vorbenutzte Hochspannungs-MOS-Gate-Treiber mit der Bezeichnung IR2112 im Hochspannungsbereich im Kunststoffgehäuse bewegliche Ionen ansammeln, deren Streufelder an der Halbleiterplättchen-Oberfläche eine Oberflächeninversion herbeiführen, die Leckströme zur Folge hat. Da das dem Anmeldegegenstand zugrunde liegende Problem beim Gegenstand der offenkundigen Vorbenutzung sonach noch nicht gelöst war, konnte der Fachmann durch diesen Stand der Technik ersichtlich auch keine Anregung zu der durch den geltenden Patentanspruch 1 gelehrt Problemlösung mit Polysiliziumringen erhalten.

Zu dieser Problemlösung kann der Fachmann aber auch nicht durch die Druckschriften 1 bis 3 angeregt werden. Denn diesen Stand der Technik würdigenden, in der mündlichen Verhandlung vom 11. April 2006 ergänzend überreichten Druckschriften offenbaren zwar Polysilizium-Ringe, die Merkmale der Erfindung aufweisen (*vgl. die Einschübe 1 bis 3 zu Seite 3 der geltenden Beschreibung*). Jedoch fehlt in diesen Druckschriften jeglicher Hinweis auf das dem Anmeldegegenstand zugrundeliegende Problem. Insbesondere ist dort kein Zusammenhang zwischen den Polysilizium-Ringen und der Lösung eines solchen Problems hergestellt, was ersichtlich darauf zurückzuführen ist, dass die Druck-

schriften 1 bis 3 Halbleiterspeicher (vgl. die Druckschriften 1 und 2) bzw. logische Schaltungen betreffen (vgl. Druckschrift 3, Spalte 5, vorletzter Absatz) und damit Niederspannungsschaltungen zum Gegenstand haben, bei denen das dem Anmeldungsgegenstand zugrundeliegende Problem nicht vorkommt. Infolgedessen wird der Fachmann die Druckschriften 1 bis 3 bei der Suche nach einer Lösung für das dem Anmeldungsgegenstand zugrundeliegende Problem erst gar nicht in Betracht ziehen.

Das integrierte CMOS-Schaltungsplättchen nach dem geltenden Patentanspruch 1 ist demnach patentfähig.

4. An den geltenden Patentanspruch 1 können sich die verteidigten Unteransprüche 2 und 3 anschließen, die vorteilhafte und nicht selbstverständliche Ausführungsarten des Gegenstands des Hauptanspruchs betreffen.

5. In der geltenden Beschreibung ist der maßgebliche Stand der Technik angegeben, von dem die Erfindung ausgeht, und das beanspruchte integrierte CMOS-Schaltungsplättchen anhand der Zeichnung ausreichend erläutert.

Bei dieser Sachlage war der angefochtene Beschluss aufzuheben und das Patent antragsgemäß zu erteilen.

gez.

Unterschriften