



# BUNDESPATENTGERICHT

IM NAMEN DES VOLKES

URTEIL

Verkündet am  
11. Juni 2008

4 Ni 20/07 (EU)

---

(Aktenzeichen)

...

In der Patentnichtigkeitssache

...

**betreffend das europäische Patent EP 0 344 678**  
**(DE 689 19 909)**

hat der 4. Senat (Nichtigkeitssenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 11. Juni 2008 durch die Vorsitzende Richterin Winkler und die Richter Dipl.-Phys. Dr. Hartung, Voit, Dipl.-Ing. Bernhart und Dipl.-Ing. Kleinschmidt

für Recht erkannt:

- I. Das europäische Patent 0 344 678 wird mit Wirkung für die Bundesrepublik Deutschland insoweit für nichtig erklärt, als es über folgende Fassung hinausgeht:

1. Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasenumtastungs-Modulator (16) zur Erzeugung einer quadraturamplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale P und Q;

dadurch gekennzeichnet, dass

sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler n-Bit-Eingangsdatenströme zusammensetzt, die m Datensignale einschließen (wobei m eine ganze Zahl kleiner oder gleich n ist), um dadurch G (mit  $G > m$ ) Datensignalströme zu erzeugen;

die beiden Digital-Analog-Umsetzer (12a; 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen; und dass

die Digitalfilter (22a, 22b) jeweils n-Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von B Datenströmen (mit B größer oder gleich m) mit

einem Wichtungskoeffizienten von jeweils  $A$  Bits ( $A$  größer  $m$ ) dienen, und ein Addierglied (ADD) zum Addieren der Ausgangssignale der Schieberegister (SR) zum Erzeugen von  $G$  Datensignalströmen aufweisen.

2. Einrichtung nach Anspruch 1, die ferner eine Logikschaltung (32) zum Empfang der  $m$  Eingangsdatensignalströme und zum Einspeisen paralleler  $n$ -Bit-Datenströme (mit  $n$  größer  $m$ ) in jedes der beiden Digitalfilter (22a, 22b) durch Anwendung einer vorgegebenen logischen Verarbeitung auf  $n$  parallele Bits der Eingangsdatensignalströme aufweist.

3. Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasen-umtastungs-Modulator (16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale  $P$  und  $Q$ ;

dadurch gekennzeichnet, dass

sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler  $n$ -Bit-Eingangsdatenströme zusammensetzt, die  $m$  Datensignale einschließen (wobei  $m$  eine ganze Zahl kleiner oder gleich  $n$  ist), um dadurch  $G$  (mit  $G > m$ ) Datensignalströme zu erzeugen;

die beiden Digital-Analog-Umsetzer (12a; 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale  $P$  und  $Q$  erzeugen; und dass

die Digitalfilter (22a, 22b) jeweils  $n$ -Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von  $B$  Datenströmen (mit  $B$  größer oder gleich  $m$ ) mit einem Wichtungskoeffizienten von jeweils  $A$  Bits ( $A$  größer  $m$ ) dienen, und ein Addierglied (ADD) zum Addieren der Aus-

gangssignale der Multiplizierglieder (MX) zum Erzeugen von G Datensignalströmen aufweisen, und dass ferner eine Logikschaltung (32) zum Empfang der m Eingangssignalströme und zum Einspeisen paralleler n-Bit-Datenströme (mit n größer m) in jedes der beiden Digitalfilter (22a, 22b) durch Anwendung einer vorgegebenen logischen Verarbeitung auf n parallele Bits der Eingangssignalströme vorgesehen ist.

- II. Im Übrigen wird die Klage abgewiesen.
- III. Von den Kosten des Rechtsstreits trägt die Klägerin  $\frac{3}{4}$  und die Beklagte  $\frac{1}{4}$ .
- IV. Das Urteil ist hinsichtlich der Kosten gegen Sicherheitsleistung in Höhe von 120 % des zu vollstreckenden Betrages vorläufig vollstreckbar.

### **Tatbestand**

Die Beklagte ist eingetragene Inhaberin des auch mit Wirkung für das Hoheitsgebiet der Bundesrepublik Deutschland erteilten europäischen Patents EP 0 344 678 (Streitpatent), das am 29. Mai 1989 unter Inanspruchnahme der Priorität der japanischen Patentanmeldung JP 131233/88 vom 28. Mai 1988 angemeldet worden ist. Das Streitpatent ist in der Verfahrenssprache Englisch veröffentlicht und wird beim Deutschen Patent- und Markenamt unter der Nr. 689 19 909 geführt. Es betrifft eine Modulationseinrichtung für ein digitales Radiokommunikationssystem und umfasst 2 Ansprüche, die beide angegriffen sind. Die Ansprüche lauten in der Verfahrenssprache Englisch ohne Bezugszeichen wie folgt:

1. A modulating device comprising two digital-to-analog converters, two filters and a quadrature modulator for producing a quadrature amplitude modulated wave in response to the multi-level signals P and Q;  
characterized in that  
the two filters are each comprised of digital filters each for digitally processing input parallel  $n$ -bit data streams which include  $m$  (integer equal to or smaller than  $n$ ) data signals to thereby produce  $G$  (larger than  $m$ ) data signal streams;  
the two digital-to-analog converters are each associated with a respective one of said two digital filters and, in response to outputs of said digital filters, individually produce multi level signals P and Q; and  
said digital filters each comprise  $n$ -bit shift registers (SR), a group of multipliers (MX) each for multiplying  $B$  (equal to or larger than  $m$ ) data streams by a weighting coefficient each having  $A$  (larger than  $m$ ) bits, and an adder (ADD) for adding outputs of said multipliers (MX) or outputs of said shift registers (SR) to produce the  $G$  data signal streams.
2. A device as claimed in claim 1, further comprising a logic circuit for receiving the  $m$  input data signal streams and feeding to each of said two digital filters parallel  $n$ -bit (larger than  $m$ ) data streams by applying a predetermined logical manipulation to parallel  $n$  bits of the input data signal streams.

Wegen der deutschen Übersetzung der Ansprüche wird auf die Streitpatentschrift EP 0 344 678 B1 Bezug genommen.

Die Klägerin behauptet, der Gegenstand des Streitpatents sei weder neu, noch beruhe er auf erfinderischer Tätigkeit. Zudem offenbare das Streitpatent die Erfin-

dung nicht so ausreichend, dass ein Durchschnittsfachmann sie ausführen könne. Hierzu beruft sich die Klägerin insbesondere auf folgende Druckschriften und Dokumente:

- D1** Auszug aus Bellanger, M.: „Digital Processing of Signals - Theory and Practice“, Chichester u. a., 1984
- D2** WO 86/03356 A1
- D3** GB 1 383 286

Die Klägerin beantragt,

das europäische Patent EP 0 344 678 mit Wirkung für das Hoheitsgebiet der Bundesrepublik Deutschland für nichtig zu erklären.

Die Beklagte beantragt,

die Klage abzuweisen, hilfsweise mit der Maßgabe, dass die Patentansprüche 1 bis 3 folgende Fassung erhalten (Hilfsantrag):

1. Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasenumtastungs-Modulator (16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale P und Q;  
dadurch gekennzeichnet, dass  
sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler n-Bit-Eingangsdatenströme zusammensetzt, die m Datensignale einschließen (wobei m eine ganze Zahl kleiner oder gleich n ist), um dadurch G (mit  $G > m$ ) Datensignalströme zu erzeugen;

die beiden Digital-Analog-Umsetzer (12a; 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen; und dass die Digitalfilter (22a, 22b) jeweils n-Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von B Datenströmen (mit B größer oder gleich m) mit einem Wichtungskoeffizienten von jeweils A Bits (A größer m) dienen, und ein Addierglied (ADD) zum Addieren der Ausgangssignale der Schieberegister (SR) zum Erzeugen von G Datensignalströmen aufweisen.

2. Einrichtung nach Anspruch 1, die ferner eine Logikschaltung (32) zum Empfang der m Eingangsdatsignalströme und zum Einspeisen paralleler n-Bit-Datenströme (mit n größer m) in jedes der beiden Digitalfilter (22a, 22b) durch Anwendung einer vorgegebenen logischen Verarbeitung auf n parallele Bits der Eingangsdatsignalströme aufweist.

3. Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasenumtastungs-Modulator (16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale P und Q; dadurch gekennzeichnet, dass sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler n-Bit-Eingangsdatenströme zusammensetzt, die m Datensignale einschließen (wobei m eine ganze Zahl kleiner oder gleich n ist), um dadurch G (mit  $G > m$ ) Datensignalströme zu erzeugen; die beiden Digital-Analog-Umsetzer (12a; 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort

auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen; und dass die Digitalfilter (22a, 22b) jeweils n-Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von B Datenströmen (mit B größer oder gleich m) mit einem Wichtungskoeffizienten von jeweils A Bits (A größer m) dienen, und ein Addierglied (ADD) zum Addieren der Ausgangssignale der Multiplizierglieder (MX) zum Erzeugen von G Datensignalströmen aufweisen, und dass ferner eine Logikschaltung (32) zum Empfang der m Eingangsdatsignalströme und zum Einspeisen paralleler n-Bit-Datenströme (mit n größer m) in jedes der beiden Digitalfilter (22a, 22b) durch Anwendung einer vorgegebenen logischen Verarbeitung auf n parallele Bits der Eingangsdatsignalströme vorgesehen ist.

Sie hält die Klage für unzulässig, aber auch für unbegründet, da das Streitpatent ihrer Ansicht nach sowohl die Erfindung ausreichend offenbart als auch patentfähig ist, jedenfalls in der hilfsweise verteidigten Form.

### **Entscheidungsgründe**

#### **I.**

1. Die Klage ist zulässig. In diesem Zusammenhang ist unerheblich, dass die Klägerin in der Klageschrift vom 19. März 2007 zunächst den „Widerruf“ des Streitpatents beantragt hatte, da bereits dieser Schriftsatz allen Erfordernissen des § 81 Abs. 5 PatG genügte und der – grundsätzlich der Auslegung zugängliche - Klageantrag (vgl. Benkard/Rogge, PatG, 10. Aufl., § 81 Rdnr. 17) mit Schriftsatz vom 6. August 2007 präzisiert wurde. Ohne Belang ist auch, dass die Begründung nicht unterschrieben war, da nur die Angabe der zur Begründung dienenden Be-



weismittel und Tatsachen erforderlich ist (§ 81 Abs. 5 S. 2 PatG), die zweifellos erfolgte.

**2.** Die Klage ist auch teilweise begründet, nämlich soweit das Patent über die im Tenor genannte Fassung hinausgeht. Soweit die Beklagte im Rahmen des Hilfsantrags das Streitpatent nicht mehr verteidigt, ist es ohne weitere Sachprüfung für nichtig zu erklären (st. Rspr., vgl. zuletzt BGHZ 170, 215, 220 - Carvedilol II) und das Patent unterliegt nur in dem vom Patentinhaber verteidigten beschränkten Umfang der gerichtlichen Überprüfung.

**a)** Eine unzureichende Offenbarung i. S. v. Art. II § 6 Abs. 1 Nr. 2 IntPatÜG, Art. 138 Abs. 1 Buchst. b) EPÜ liegt nicht vor, denn nach den Angaben in Sp. 4 Z. 37-42 der Streitpatentschrift und unter Berücksichtigung der Kenntnisse des hier einschlägigen Fachmanns, eines Diplomingenieurs der Fachrichtung Nachrichtentechnik mit besonderen Kenntnissen der digitalen Datenübertragungstechnik und den dabei zur Anwendung gelangenden Modulations- und Filtertechniken, dem bekannt ist, Wichtungskoeffizienten entsprechend den gewünschten Filterkennwerten zu wählen (Sp. 5, Z. 1-2), ist von einer Ausführbarkeit auszugehen. Dies umso mehr, als diesem Fachmann bekannt ist, ein Filter nach dem Ausführungsbeispiel 2 mit doppelter Überabtastrate zu betreiben, um das Nyquist-Theorem zu erfüllen (Sp. 4, Z. 13-25) und die Wichtungskoeffizienten entsprechend anzupassen.

**b)** Die Neuheit des Streitpatents steht ebenso wie die erfinderische Tätigkeit in der hilfsweise verteidigten Fassung außer Zweifel. Insbesondere ergeben sich aus dem festgestellten Sachverhalt keine zureichenden tatsächlichen Anhaltspunkte dafür, dass der in das Verfahren eingeführte Stand der Technik die Gegenstände der nebengeordneten Ansprüche gemäß Hilfsantrag nahe gelegt hätte.

## II.

1. Das Streitpatent betrifft allgemein eine Modulationseinrichtung und im speziellen eine solche, die bevorzugt mit einem digitalen Funkkommunikationssystem mit Quadratur-Amplitudenmodulation (QAM) mit mehreren Kennzuständen anwendbar, gleichzeitig aber nicht auf ein solches beschränkt ist. In der Beschreibung des Streitpatents wird erläutert, dass es sich bei einem QAM-System mit mehreren Kennzuständen (16 oder 64) um eine neuere Errungenschaft im Bereich der digitalen Datentechnik handelt, das die Hochleistungs-Datenübertragung außerordentlich verbessert, denn bei einem derartigen Modulationssystem wird die belegte Bandbreite eines Modulationssystems stark eingeschränkt, um so die rationelle Nutzung der begrenzten Bandbreite zu unterstützen (Sp. 1, Z. 8-15). Üblicherweise werden bei Systemen, die eine QAM-Welle mit mehreren Kennzuständen erzeugen, Filter verwendet, die das QAM-Signal in ein Frequenzband einengen, indem sie eine Spektralformung mit Kosinusdämpfung bewirken (Sp. 1, Z. 15-19). Solche vorbekannten Filter bestehen je aus einem Tiefpassfilter, einem Amplitudenentzerrer und einem Laufzeitentzerrer, wobei diese Komponenten als Gesamtheit eine Charakteristik aufweisen müssen, die frei von Laufzeitverzerrungen ist und im Wesentlichen mit den theoretischen Amplitudenwerten übereinstimmt (Sp. 1 Z. 31-40). Aufgrund der hohen Anforderungen an die Filtercharakteristik ist die Anpassung zeit- und arbeitsaufwändig und führt zu einem hohen Preis der Modulationseinrichtung (Sp. 1 Z. 40-45). Eine grundsätzlich mögliche Ersetzung der Tiefpassfilter durch binäre Transversalfilter ist technisch bei einer QAM-Modulationseinrichtung mit 16 oder mehr Kennzuständen unmöglich (Sp. 1 Z. 46-55).

2. Vor diesem Hintergrund beschreibt es die Patentschrift als Aufgabe der Erfindung, eine Modulationseinrichtung mit einer Spektralumformungsfunktion mit Kosinusdämpfung zu schaffen, die sich leicht an ein QAM-System mit 16 oder mehr Kennzuständen anpassen lässt, ohne den Umfang oder die Kosten der Schaltung zu erhöhen (Sp. 2, Z. 2-7).

3. Der Patentanspruch 1 in der deutschen Übersetzung beschreibt demgemäß eine

1. Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasenumtastungs-Modulator (16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale P und Q;  
dadurch gekennzeichnet dass,  
sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler n-Bit-Eingangsdatenströme zusammensetzt, die m Datensignale einschließen (wobei m eine ganze Zahl kleiner oder gleich n ist), um dadurch G (mit  $G > m$ ) Datensignalströme zu erzeugen;  
die beiden Digital-Analog-Umsetzer (12a, 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen; und dass  
die Digitalfilter (22a, 22b) jeweils n-Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von B Datenströmen (mit B größer oder gleich m) mit einem Wichtungskoeffizienten von jeweils A Bits (A größer m) dienen, und ein Addierglied (ADD) zum Addieren der Ausgangssignale der Multiplizierglieder (MX) oder der Ausgangssignale der Schieberegister (SR) zum Erzeugen von G Datensignalströmen aufweisen.

**Zum Hauptantrag:**

4. Der Gegenstand des Patentanspruchs 1 nach Hauptantrag mag zwar neu und gewerblich anwendbar sein, er beruht jedoch nicht auf einer erfinderischen Tätigkeit. Er ergab sich für den Fachmann in naheliegender Weise aus dem Stand der Technik nach Druckschrift D2 in Verbindung mit seinem, insbesondere durch den Fachbuchauszug D1 oder durch die Druckschrift D3 belegten Fachwissen.

a) Der Patentanspruch 1 nach Hauptantrag beschreibt eine Vorrichtung mit folgenden Merkmalen (Gliederungszeichen M1 bis M52 hinzugefügt):

1. M1 Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasenumtastungs-Modulator (16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale P und Q;  
dadurch gekennzeichnet dass,
  - M2 sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler n-Bit-Eingangsdatenströme zusammensetzt, die m Datensignale einschließen (wobei m eine ganze Zahl kleiner oder gleich n ist), um dadurch G (mit  $G > m$ ) Datensignalströme zu erzeugen;
  - M3 die beiden Digital-Analog-Umsetzer (12a, 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen; und dass
  - M4 die Digitalfilter (22a, 22b) jeweils n-Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von B Datenströmen (mit B größer oder gleich m) mit einem Wichtungskoeffizienten von jeweils A Bits (A größer m) dienen, und

M5 ein Addierglied (ADD) zum Addieren  
M51 der Ausgangssignale der Multiplizierglieder (MX)  
oder  
M52 der Ausgangssignale der Schieberegister (SR)  
zum Erzeugen von G Datensignalströmen aufweisen.

**b)** Aus der Druckschrift D2, vgl. insbesondere die Fig. 6 und die zugehörige Beschreibung Seite 23, Zeile 1 bis Seite 26, Zeile 22, ist eine Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (D2: 30), zwei Filtern (D2: 11) und einem Vierphasenumtastungs-Modulator (D2: 12, 13, 14, 15, 16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf einstufige Signale P und Q als bekannt entnehmbar (Merkmal M1 teilweise: keine mehrstufigen Signale). Jedes der beiden Filter setzt sich aus Digitalfiltern zur digitalen Verarbeitung paralleler 1-Bit-Eingangsdatenströme zusammen (Merkmal M2 teilweise). Die beiden Digital-Analog-Umsetzer sind je einem der beiden Digitalfilter zugeordnet und erzeugen als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell analoge Signale P und Q (Merkmal M3 teilweise).

Für das in der Modulationseinrichtung nach D2 verwendete 4 QAM-Verfahren werden jeweils zwei Binär-Kanäle (D2: Fig. 6, B1, B2; einstufige Signale P, Q) gemäß der Bit-Konstellation nach Fig. 7 kombiniert, zur Filterung dieser einstufigen Signale reichen einstufige digitale Filter hin. Jedoch weiß der Fachmann aus seinem Fachwissen heraus, dass für 16 QAM - oder 64 QAM - Verfahren mehrstufige Signale verarbeitet werden müssen, bspw. weist eine 16 QAM eine Bit-Konstellation auf, die mindestens zwei zweistufige Signale P und Q erfordert. Dieses Fachwissen erschließt sich dem Fachmann ohne weiteres auch aus der Bit-Konstellation nach Fig. 7 der D2. Nachdem es - wie der Fachmann ebenfalls ohne weiteres erkennt - mit einer höherwertigen QAM möglich ist, mehr Bits per Symbol zu übertragen, bietet es sich dem Fachmann an, bei höheren Anforderungen an die Übertragungskapazität, höherwertige QAM-Verfahren, bspw. 16 QAM oder 64 QAM zu nutzen. Daraus ergibt sich dann wiederum die Anforderung, mehrstufige Signale (2- oder 3-stufig) mit dafür geeigneten Digitalfiltern zu verarbeiten. Der

Fachmann sieht sich somit veranlasst, Digitalfilter zu nutzen, die mehrstufige Signale P und Q verarbeiten, solche Digitalfilter sind dem Fachmann ebenfalls aus der D2 bekannt, vgl. D2, Digitalfilter 59, 60, Fig. 17, S. 35, Z. 5 bis S. 36, Z. 14 (Rest Merkmal M1: mehrstufige Signale P und Q, weiterer Teil des Merkmals M2: Digitalfilter zur digitalen Verarbeitung parallelen n (2 oder 3)-Bit-Eingangsdatenströme). Den solcherart aus D2 als bekannt entnehmbaren Digitalfiltern 59, 60 werden 6-Bit-Binärworte von den Ausgängen zweier 6-Bit A/D-Wandler 57, 58 zugeführt, dem entsprechend sind in den Digitalfiltern 59, 60 6-Bit-Schieberegisterzellen 80, resp. 90 vorgesehen (Fig. 21 und 22, S. 42, Z. 11-20, resp. S. 46, Z. 26 bis S. 47, Z. 12 - Teil Merkmal M4: die Digitalfilter weisen jeweils n-Bit-Schieberegister auf). Die Verwendung von Digitalfiltern mit mehrstufigen Eingangssignalen bei einer Modulationseinrichtung gemäß Fig. 6 der Druckschrift D2 impliziert dann auch Digital-Analog-Umsetzer, die je einem der beiden Digitalfilter zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen (Rest Merkmal M3).

Zwar werden bei den Digitalfiltern gemäß den Fig. 10, 12, 21 und 22 der D2 die Filtereigenschaften durch ein ROM festgelegt, das gemäß den Eingangsdaten angesteuert wird und gemäß diesen gefilterte Ausgangsdaten abgibt (vgl. D2 z. B. S. 27, Z. 1 bis S. 29, Z. 28), der Fachmann kennt aber wiederum aus der D2 auch den - üblichen - Aufbau gemäß Fig. 5 und S. 3, Z. 18 ff., wonach die wesentlichen Komponenten eines solchen Filters Speicherglieder 4 (Schieberegister), Multiplizierer 5 und einen Summierer 6 umfassen. Welchen Filteraufbau der Fachmann letztlich wählt, bleibt ihm überlassen, die Wahl eines Schieberegisters, von Multipliziergliedern und eines Addiergliedes gemäß den Merkmalen M4, M5 und M51 kann somit das Vorliegen einer erfinderischen Tätigkeit nicht stützen. Ergänzend wäre zum einschlägigen Fachwissen bzgl. des Aufbaus digitaler Filter zu verweisen auf das Fachbuch D1, vgl. bspw. S. 132, Fig. 5.18, oder auch auf die Entgeghaltung D3, Fig. 1. Die mit Patentanspruch 1 geforderten Größen n, m, G, B und A mit den entsprechenden Relationen gemäß den Merkmalen M2, M4 und M5 ergeben sich für den Fachmann zwangsläufig gemäß der Ordnung des für eine gewünschte Übertragungskapazität notwendigen QAM-Verfahrens (16 QAM oder

höher) und gemäß den Eigenschaften der zu übertragenden (Eingangs-) Daten (z. B. 8(=n)-Bit-Eingangsdatenströme, 3(=m) Datensignale mit 8(=G) Datensignalströmen für ein 64 QAM-Verfahren - Merkmale M2, M5), und weiter gemäß den Eigenschaften der für die Übertragung notwendigerweise vorzusehenden Filter (z. B. zur Multiplikation von 5 (=B) Datenströmen mit Wichtungskoeffizienten von jeweils ebenfalls 5 (=A) Bits - Merkmal M4).

Damit ist der Fachmann ohne erfinderische Überlegungen zum Gegenstand des Patentanspruchs 1 nach Hauptantrag gelangt, und zwar gemäß der „oder“- Alternative, dass die Digitalfilter u. a. ein Addierglied (ADD) um Addieren der Ausgangssignale der Multiplizierglieder (MX) zum Erzeugen von G Datensignalströmen aufweisen (Merkmal M51).

**c)** Die Beklagte hat argumentiert, dass die Modulationseinrichtung gemäß Streitpatent ein System mit hoher Flexibilität darstelle, welches insbesondere wegen der Wählbarkeit verschiedener System-Parameter  $n$ ,  $m$ ,  $G$ ,  $A$  und  $B$  und der Verarbeitung paralleler  $n$ -Bit-Eingangsdatenströme höherwertige QAM-Verfahren ermögliche und außerdem ein Umschalten zwischen verschiedenen Modi während des Betriebs gestatte. Zu einer derartigen Modulationseinrichtung sei dem Stand der Technik kein Hinweis zu entnehmen, so weise insbesondere die aus der Druckschrift D2 als bekannt entnehmbare Modulationseinrichtung keine mehrstufigen Eingangssignale auf. Der Beklagten mag zwar durchaus darin beizupflichten sein, dass die Auslegung der Digitalfilter zur digitalen Verarbeitung paralleler  $n$ -Bit-Eingangsdatenströme, die  $m$  Datensignale einschließen, eine breite Verwendbarkeit der patentierten Modulationseinrichtung insbesondere hinsichtlich des Einsatzes verschiedener höherwertiger QAM-Verfahren ermöglicht. Eine solche breite Verwendbarkeit strebt der Fachmann aber durchaus an, um bspw. die gegebene Modulationseinrichtung auch dann nutzen zu können, wenn höhere Übertragungskapazitäten gefordert sind, die Wahl der Systemparameter und mit ihnen die Auslegung der Systemteile, darunter insbesondere der Digitalfilter, ergibt sich dann letztlich aufgrund des vorgegebenen Anforderungsprofils, wie vorstehend unter Abschnitt **4b)** abgehandelt.

Auch die des weiteren gegen den Stand der Technik gemäß Druckschrift D2 erhobenen Einwände der Beklagten greifen nicht durch. Zwar mag das in D2 gemäß den Fig. 21 und 22 beschriebene Digitalfilter zur digitalen Verarbeitung paralleler n-Bit-Eingangsdatenströme für einen Demodulator und nicht für eine Modulationseinrichtung vorgesehen sein, das hält den Fachmann aber nicht davon ab, den daraus als bekannt entnehmbaren Filteraufbau auch bei einem Digitalfilter einer Modulationseinrichtung in Anschlag zu bringen, wenn es darum geht, parallele n-Bit-Eingangsdatenströme zu verarbeiten. Auch der Einwand der Beklagten, bei der gemäß der D2 zur Anwendung gelangenden Modulationseinrichtung handle es sich um einen QPSK-Modulator und nicht um einen QAM-Modulator, mag zwar als eine Möglichkeit durch den Inhalt der D2 gestützt werden, vgl. dort die S. 24, Z. 8-10, jedoch steht über dem die in Rede stehende Modulationseinrichtung betreffenden Beschreibungsabschnitt der D2 die Aussage, dass das dort zur Anwendung kommende Modulationsverfahren ein QAM-Verfahren ist, vgl. D2, S. 23, Z. 1-8.

**Zum Hilfsantrag:**

**5.** Die Klägerin konnte den Senat nicht davon überzeugen, dass die gemäß den Patentansprüchen 1 bis 3 in der Fassung nach dem Hilfsantrag beanspruchten Gegenstände nicht patentfähig sind. Der Hilfsantrag umfasst zwei nebengeordnete Patentansprüche 1 und 3.

**6.** Der Gegenstand des Patentanspruchs 1 nach Hilfsantrag ist neu, beruht auf einer erfinderischen Tätigkeit und ist gewerblich anwendbar.

**a)** Der Patentanspruch 1 nach Hilfsantrag unterscheidet sich vom Patentanspruch 1 nach Hauptantrag (vgl. unter Punkt **4a**) dadurch, dass in Merkmal M5 die erste Oder-Alternative M51 gestrichen ist. Patentanspruch 1 gemäß Hilfsantrag hat somit die folgende Fassung (Änderungen gegenüber Hauptantrag: gestrichen):



1. M1 Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasenumtastungs-Modulator (16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale P und Q;  
dadurch gekennzeichnet dass,
  - M2 sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler n-Bit-Eingangsdatenströme zusammensetzt, die m Datensignale einschließen (wobei m eine ganze Zahl kleiner oder gleich n ist), um dadurch G (mit  $G > m$ ) Datensignalströme zu erzeugen;
  - M3 die beiden Digital-Analog-Umsetzer (12a, 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen; und dass
  - M4 die Digitalfilter (22a, 22b) jeweils n-Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von B Datenströmen (mit B größer oder gleich m) mit einem Wichtungskoeffizienten von jeweils A Bits (A größer m) dienen, und
  - M5 ein Addierglied (ADD) zum Addieren
    - ~~M51 der Ausgangssignale der Multiplizierglieder (MX)~~
    - oder
    - M52 der Ausgangssignale der Schieberegister (SR) zum Erzeugen von G Datensignalströmen aufweisen.

**b)** Der Patentanspruch 1 nach Hilfsantrag ist durch Streichung der ersten Oder-Alternative (Merkmal M51) in Merkmal M5 des erteilten Patentanspruchs 1 zulässig beschränkt worden. Zu dem Gegenstand des Patentanspruchs 1 nach Hilfs-

antrag gelten bzgl. der Merkmale M1 bis M4 die zu Anspruch 1 nach Hauptantrag unter den Abschnitten **4a)** bis **4c)** dargelegten Ausführungen in gleicher Weise.

**c)** Der Gegenstand des Patentanspruchs 1 nach Hilfsantrag ist neu, denn keiner der Entgegenhaltungen ist zu entnehmen, dass die Digitalfilter u. a. ein Addierglied (ADD) zum Addieren der Ausgangssignale der Schieberegister (SR) zum Erzeugen von G Datensignalströmen aufweisen (Merkmal M52 i. V. m. den Merkmalen M4 und M5). Einzelheiten ergeben sich aus den nachfolgenden Ausführungen zur erfinderischen Tätigkeit.

**d)** Der Gegenstand des Patentanspruchs 1 nach Hilfsantrag beruht auf Grund des genannten Merkmals M52 auch auf erfinderischer Tätigkeit. Die Klägerin hat den Senat nicht zu überzeugen vermocht, dass der Durchschnittsfachmann aus dem Stand der Technik hinreichende Anregung erhalten hätte, die Digitalfilter mit einem Addierglied zu versehen zum Addieren der Ausgangssignale der Schieberegister, um so Datensignalströme zu erzeugen.

Das Lehrbuch D1 beschreibt insbesondere digitale FIR-Filter und deren Verwendung in Modulationseinrichtungen, vgl. die S.111-113, 131-133 und 363-365. Den Aufbau von Digitalfiltern zeigen vor allem die Fig. 5.18 und 5.19 auf den S. 132-133. Das in der Fig. 5.18 a dargestellte Filter weist einen Aufbau gemäß den Merkmalen M4, M5 und dem gemäß Patentanspruch 1 nach Hilfsantrag gestrichenen Merkmal M51 auf, vgl. die diesbzgl. Ausführungen zum Patentanspruch 1 nach Hauptantrag unter Abschnitt **4a)** und **4b)**. Die transponierte Filterstruktur gemäß der Fig. 5.18 b auf S. 132 weist zwar - mehrere - Addierer (+) auf, die Ausgangssignale von Schieberegister-Speicherzellen (T) addieren, weiter ist auch aus Fig. 5.19 eine Schaltungsanordnung von - mehreren - Addierern (+) als bekannt entnehmbar, die Ausgangssignale von parallel geschalteten Schieberegister-Speicherzellen (T) addieren, dabei werden jedoch die Ausgangssignale jeweils weiter verarbeitet, sei es mittels Schieberegister-Speicherzellen (Fig. 5.18 b) oder mittels Multipliziergliedern (Fig. 5.19). Somit entnimmt der Fachmann den vorgeannten Schaltungsanordnungen keinerlei Hinweise darauf, ein (einziges) Addier-

glied zum Addieren der Ausgangssignale der Schieberegister (i. S. d. Gegenstands des Patentanspruchs 1 nach Hilfsantrag: Signale der Schieberegister-Ausgänge) vorzusehen, um daraus Datensignalströme zu erzeugen.

Die aus der Druckschrift D2 als bekannt entnehmbaren Digitalfilter weisen alleamt einen Aufbau gemäß den Merkmalen M4, M5 und dem gemäß Patentanspruch 1 nach Hilfsantrag gestrichenen Merkmal M51 auf, vgl. auch hier die Ausführungen zum Patentanspruch 1 nach Hauptantrag unter Abschnitt **4a)** und **4b)**. Ein Hinweis für den Fachmann, ein Addierglied zum Addieren der Ausgangssignale der Schieberegister vorzusehen, ist jedoch nicht ersichtlich. Dasselbe gilt für die Digitalfilter gemäß der Druckschrift D3, vgl. die Fig. 1, 4 und 5 und die zugehörigen Beschreibungsteile.

Weitere Druckschriften, die über den durch die genannten Druckschriften D1 bis D3 belegten Stand der Technik hinausgehen könnten, sind von der Klägerin nicht aufgegriffen worden.

**7.** Der Gegenstand des Patentanspruchs 3 nach Hilfsantrag ist neu, beruht auf einer erfinderischen Tätigkeit und ist gewerblich anwendbar.

**a)** Der Patentanspruch 3 nach Hilfsantrag unterscheidet sich vom Patentanspruch 1 nach Hauptantrag (vgl. unter Punkt **4a)**) dadurch, dass in Merkmal M5 die zweite Oder-Alternative M52 gestrichen ist und am Ende die Merkmale des erteilten Patentanspruchs 2 hinzugefügt sind. Patentanspruch 3 gemäß Hilfsantrag hat somit die folgende Fassung (Änderungen gegenüber Hauptantrag: gestrichen resp. in *Kursiv*, Gliederungszeichen M6 hinzugefügt):

1. M1 Modulationseinrichtung mit zwei Digital-Analog-Umsetzern (12a, 12b), zwei Filtern (22a, 22b) und einem Vierphasenumtastungs-Modulator (16) zur Erzeugung einer quadratur-amplitudenmodulierten Welle als Antwort auf die mehrstufigen Signale P und Q;

dadurch gekennzeichnet dass,

- M2 sich jedes der beiden Filter aus Digitalfiltern (22a, 22b) zur digitalen Verarbeitung paralleler n-Bit-Eingangssignalströme zusammensetzt, die m Datensignale einschließen (wobei m eine ganze Zahl kleiner oder gleich n ist), um dadurch G (mit  $G > m$ ) Datensignalströme zu erzeugen;
- M3 die beiden Digital-Analog-Umsetzer (12a, 12b) je einem der beiden Digitalfilter (22a, 22b) zugeordnet sind und als Antwort auf Ausgangssignale der zugeordneten Digitalfilter individuell mehrstufige Signale P und Q erzeugen; und dass
- M4 die Digitalfilter (22a, 22b) jeweils n-Bit-Schieberegister (SR), eine Gruppe von Multipliziergliedern (MX), die jeweils zur Multiplikation von B Datenströmen (mit B größer oder gleich m) mit einem Wichtungskoeffizienten von jeweils A Bits (A größer m) dienen, und
- M5 ein Addierglied (ADD) zum Addieren
- M51 der Ausgangssignale der Multiplizierglieder (MX)  
oder  
~~M52 der Ausgangssignale der Schieberegister (SR)~~ zum Erzeugen von G Datensignalströmen aufweisen, und
- M6 dass ferner eine Logikschaltung (32) zum Empfang der m Eingangssignalströme und zum Einspeisen paralleler n-Bit-Datenströme (mit n größer m) in jedes der beiden Digitalfilter (22a, 22b) durch Anwendung einer vorgegebenen logischen Verarbeitung auf n parallele Bits der Eingangssignalströme vorgesehen ist.

**b)** Der Patentanspruch 3 nach Hilfsantrag ist durch Streichung der zweiten Oder-Alternative (Merkmal M52) in Merkmal M5 des erteilten Patentanspruchs 1 und durch Aufnahme der Merkmale des erteilten Patentanspruchs 2 (Merkmal M6)

zulässig beschränkt worden. Zu dem Gegenstand des Patentanspruchs 3 nach Hilfsantrag gelten bzgl. der Merkmale M1 bis M5 und M51 die zu Anspruch 1 nach Hauptantrag unter den Abschnitten **4a)** bis **4c)** dargelegten Ausführungen in entsprechender Weise.

**c)** Der Gegenstand des Patentanspruchs 3 nach Hilfsantrag ist neu, denn keiner der Entgegenhaltungen ist zu entnehmen, dass eine Logikschaltung zum Empfang der  $m$  Eingangssignalströme und zum Einspeisen paralleler  $n$ -Bit-Datenströme (mit  $n$  größer  $m$ ) in jedes der beiden Digitalfilter durch Anwendung einer vorgegebenen logischen Verarbeitung auf  $n$  parallele Bits der Eingangssignalströme vorgesehen ist (Merkmal M6). Einzelheiten ergeben sich aus den nachfolgenden Ausführungen zur erfinderischen Tätigkeit.

**d)** Der Gegenstand des Patentanspruchs 3 nach Hilfsantrag beruht auf Grund des genannten Merkmals M6 auch auf erfinderischer Tätigkeit. Die Klägerin hat den Senat nicht zu überzeugen vermocht, dass der Durchschnittsfachmann aus dem Stand der Technik hinreichende Anregung erhalten hätte, eine Logikschaltung vorzusehen zum Empfang der  $m$  Eingangssignalströme und zum Einspeisen paralleler  $n$ -Bit-Datenströme (mit  $n$  größer  $m$ ) in jedes der beiden Digitalfilter durch Anwendung einer vorgegebenen logischen Verarbeitung auf  $n$  parallele Bits der Eingangssignalströme.

Zwar ist, wie auch die Klägerin geltend gemacht hat, aus der Druckschrift D2 ein Eingangs-Demultiplexer (Fig. 6: DEMUX 10, i. V. m. S. 23, Z. 9-23) als bekannt entnehmbar, der ausweislich der zugehörigen Beschreibung einen binären Eingangssignalstrom  $B$  in zwei Unter-Datenströme  $B1$  und  $B2$  aufteilt zum Einspeisen dieser parallelen 1-Bit-Datenströme in jedes der beiden (nachgeordneten) Digitalfilter 11, so dass der Fachmann daraus Teile des Merkmals M6 dahingehend entnehmen kann, dass die in D2 beschriebene Schaltung zum Empfang eines Eingangssignalstroms und zum Einspeisen paralleler 1-Bit-Datenströme in jedes der beiden Digitalfilter eingerichtet ist, darüber hinausgehend sind aber für den Fachmann keine weiteren Hinweise ersichtlich, insbesondere bzgl. des Emp-

fangs von  $m$  Eingangssignalströmen statt eines einzigen Eingangssignalstroms, oder zum Einspeisen von parallelen  $n$ -Bit-Datenströmen (mit  $n$  größer  $m$ ) in jedes der beiden Digitalfilter anstelle von 1-Bit-Datenströmen, und vor allem ergeben sich keinerlei Hinweise darauf, dass diese Bearbeitung der Daten mittels einer Logikschaltung erfolgt durch Anwendung einer vorgegebenen logischen Verarbeitung auf  $n$  parallele Bits der Eingangssignalströme. Auch ist a priori keine Veranlassung für den Fachmann ersichtlich, für die aus der D2 als bekannt entnehmbare Schaltungsanordnung gemäß der Fig. 6  $m$  Eingangssignalströme und insbesondere parallele  $n$ -Bit-Datenströme anstelle von 1-Bit-Datenströmen in Betracht zu ziehen. Selbst wenn der Fachmann jedoch bei höheren Anforderungen an die Übertragungskapazität in Betracht zöge, höherwertige QAM-Verfahren, bspw. 16 QAM oder 64 QAM, und infolgedessen auch  $m$  Eingangssignalströme und parallele  $n$ -Bit-Datenströme zu nutzen (vgl. dazu die Ausführungen zu Anspruch 1 nach Hauptantrag unter den Abschnitten **4a)** bis **4c)**), blieben als weitere Schritte das Vorsehen einer Logikschaltung und die Anwendung einer vorgegebenen logischen Verarbeitung auf die  $n$  parallelen Bits der Eingangssignalströme, für die es in der Entgegenhaltung D2, wie bereits vorstehend dargelegt, aber auch im Stand der Technik nach der D1 oder D3, keine Hinweise gibt.

Der Gegenstand des Anspruchs 3 nach Hilfsantrag ergab sich somit am Prioritätstag nicht in naheliegender Weise aus dem Stand der Technik. Er verlangte dem Fachmann eine Reihe von Gedankenschritten ab, die in ihrer Gesamtheit sein Durchschnittskönnen und -wissen überstiegen. Ob ihm der eine oder andere Schritt, für sich genommen, erfinderisches Zutun nicht abverlangte, darauf ist - losgelöst von den übrigen Maßnahmen - bei der Beurteilung der erfinderischen Tätigkeit des insgesamt Beanspruchten nicht abzustellen, sondern darauf, ob er die entsprechenden Maßnahmen aus dem Stand der Technik heraus in naheliegender Weise gemeinsam gemäß der beanspruchten Merkmalsgesamtheit in Betracht zieht (BPatG in GRUR 2000, 408 - Gegensprechanlage, nachfolgend BGH in Mitt. 2002, 176-179 - Gegensprechanlage).

**8.** Der Unteranspruch 2 entspricht dem erteilten Patentanspruch 2 und betrifft vorteilhafte Ausgestaltungen des Gegenstands des Patentanspruchs 1 nach Hilfsantrag und wird von dem Patentanspruch 1 getragen, vgl. dazu auch die Ausführungen unter Punkt **7a)** bis **7b)**.

**9.** Die Kostenentscheidung beruht auf § 84 Abs. 2 PatG i. V. m. § 92 Abs. 1 ZPO, die Entscheidung über die vorläufige Vollstreckbarkeit auf § 99 Abs. 1 PatG i. V. m. § 709 ZPO.

Winkler

Dr. Hartung

Voit

Bernhart

Kleinschmidt

Pr