



BUNDESPATENTGERICHT

17 W (pat) 82/08

(Aktenzeichen)

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 196 81 745.5 - 53

...

hat der 17. Senat (Technischer Beschwerdesenat) des Bundespatentgericht am 14. September 2009 unter Mitwirkung des Vorsitzenden Richters Dipl.-Phys. Dr. Fritsch sowie der Richterin Eder, des Richters Dipl.-Ing. Baumgardt und der Richterin Dipl.-Ing. Wickborn

beschlossen:

Auf die Beschwerde der Anmelderin wird der Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 6. Mai 2008 aufgehoben. Die Sache wird unter Zugrundelegung der folgenden Unterlagen zur weiteren Prüfung an das Deutsche Patent- und Markenamt zurückverwiesen:

- Patentansprüche 1 - 9 eingeg. 26. Juni 2009,
- Beschreibung Seiten 1 - 15 eingeg. 26. Juni 2009,
- 5 Blatt Zeichnungen mit Figuren 1 - 6 eingeg. 11. August 1998.

Die Rückzahlung der Beschwerdegebühr wird angeordnet.

Gründe

I.

Die vorliegende Patentanmeldung ist eine PCT-Anmeldung in nationaler Phase, welche die Priorität einer Voranmeldung in den USA vom 12. Februar 1996 in Anspruch nimmt und als WO 97 / 29 430 A1 in englischer Sprache veröffentlicht wurde. Ihr Anmeldetag ist der 18. Juli 1996. Sie trägt in der deutschen Übersetzung (DE 196 81 745 T1) die Bezeichnung:

"Schneller Zugriff auf eine geteilte Ressource an einem Computerbus".

Von der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts wurde sie durch Beschluss vom 6. Mai 2008 mit der Begründung zurückgewiesen, dass der Patentanspruch 1 mangels Erfindungshöhe seines Verfahrens nicht

gewährbar sei, denn er enthalte nichts, was über den Rahmen fachmännischen Handelns und Wissens hinausgehe.

Gegen diesen Beschluss wendet sich die Beschwerde der Anmelderin.

Sie hat zuletzt mit Eingabe vom 24. Juni 2009, im Original eingeg. am 26. Juni 2009, neue Patentansprüche und eine angepasste Beschreibung eingereicht und beantragt:

1. unter Aufhebung des Beschlusses der Prüfungsstelle für Klasse G 06 F vom 6. Mai 2008 das Patent auf der Grundlage der geänderten Patentansprüche und Beschreibung vom 24. Juni 2009 sowie der ursprünglichen Zeichnungen zu erteilen und
2. die Beschwerdegebühr zurückzuerstatten.

Zur Begründung des Letzteren hat sie schriftlich ausgeführt, das Verfahren vor der Prüfungsstelle leide an schwerwiegenden Verfahrensmängeln. Insbesondere hätte es die Prüfungsstelle unterlassen, zu der beantragten und sachdienlichen Anhörung zu laden. Ein weiterer schwerwiegender Mangel bestehe in der völlig unbegründeten Verfahrensverzögerung aufgrund einer Vielzahl von Prüfungsbescheiden, die zu einem Prüfungsverfahren von nahezu zehn Jahren Dauer geführt hätten.

Das nunmehr geltende Patentbegehren lautet:

- „1. Verfahren zum schnellen Übergeben der Kontrolle des Zugriffs auf einen Hauptspeicher (13) über einen Speicherbus von einer die Kontrolle innehabenden Speichersteuereinrichtung (25) auf eine die Kontrolle wünschende, mit dem Speicherbus gekoppelte weitere Steuereinrichtung (26), wobei:

- a) eine Zugriffsanforderung (MREQ#) von der weiteren Steuereinrichtung (26) an die Speichersteuereinrichtung (25) übermittelt wird (Fig. 4, 5; a),
- b) von der Speichersteuereinrichtung (25) bestimmt wird, ob ein Zeilenadress-Strobe-Signal (RAS#) angelegt ist (Fig. 4, 5; b),
und
 - b1) sofern das Zeilenadress-Strobe-Signal (RAS#) nicht angelegt ist (Fig. 4; b), von der Speichersteuereinrichtung (25) ein Gewährungssignal (MGNT#) an die weitere Steuereinrichtung (26) innerhalb eines vorgegebenen Zeitintervalls nach dem Übermitteln der Zugriffsanforderung (MREQ#) angelegt wird (Fig. 4; c),
 - b2) sofern das Zeilenadress-Strobe-Signal (RAS#) angelegt ist (Fig. 5; b), am Ende des laufenden Speicherzugriffs das Zeilenadress-Strobe-Signal (RAS#) durch die Speichersteuereinrichtung (25) weggenommen wird (Fig. 5; e), so dass ein Voraufladen beginnt, und das Gewährungssignal (MGNT#) an die weitere Steuereinrichtung angelegt wird (Fig. 5; c), wodurch das Gewährungssignal (MGNT#) nicht innerhalb des vorgegebenen Zeitintervalls nach dem Übermitteln der Zugriffsanforderung (MREQ#) angelegt wird,
- c) die weitere Steuereinrichtung (26) auf das Gewährungssignal (MGNT#) hin die Kontrolle über den Bus übernimmt (Fig. 4: Takte 1-2; Fig. 5: Takte 3-4), und
- d) das Voraufladen nach dem Übernehmen der Kontrolle durch die weitere Steuereinrichtung (26) fortgesetzt (Fig. 4: g-h;

Fig. 5: g-h) wird, indem diese das Zeilenadress-Strobe-Signal (RAS#) erst nach Ablauf einer Voraufladeperiode (Fig. 4: e-h, Takte 0-3; Fig. 5: e-h, Takte 3-6) anlegt, wobei die Voraufladeperiode

d1) vom Übermitteln der Zugriffsanforderung (MREQ#) an gerechnet wird, sofern das Gewährungssignal (MGNT#) von der weiteren Steuereinrichtung (26) innerhalb des vorgegebenen Zeitintervalls nach dem Übermitteln der Zugriffsanforderung (MREQ#) empfangen wurde, oder

d2) vom Empfang des Gewährungssignals (MGNT#) an gerechnet wird, sofern das Gewährungssignal (MGNT#) von der weiteren Steuereinrichtung (26) nicht innerhalb des vorgegebenen Zeitintervalls nach dem Übermitteln der Zugriffsanforderung (MREQ#) empfangen wurde.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass das vorgegebene Zeitintervall eine Taktperiode beträgt.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet,

dass im Schritt b1) bei Anlegen des Gewährungssignals (MGNT#) die das Zeilenadress-Strobe-Signal (RAS#) führenden Busleitungen von der Speichersteuereinrichtung (25) tri-state-entkoppelt werden (Fig. 4: f), und

dass im Schritt d) das Voraufladen fortgesetzt wird, indem von der weiteren Steuereinrichtung (26) ein dem Nicht-Anliegen des Zeilenadress-Strobe-Signals (RAS#) entsprechender Pegel an die tri-state-entkoppelten Busleitungen angelegt wird (Fig. 4: g).

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass das Zeilenadress-Strobe-Signal (RAS#) ein low-aktives Signal ist und dass nach dem Tri-State-Entkoppeln (Fig. 4: f) durch die Speichersteuereinrichtung (25) bis zum Anlegen (Fig. 4: g) eines High-Pegels durch die weitere Steuereinrichtung (26) die das Zeilenadress-Strobe-Signal (RAS#) führenden Busleitungen von einem Pull-Up-Widerstand (28) auf dem hohen Pegel gehalten werden.

5. Verfahren nach einem der Ansprüche 1-4, dadurch gekennzeichnet, dass die weitere Steuereinrichtung eine Grafiksteuereinrichtung (26) ist, wobei von der Grafiksteuereinrichtung (26) auf Einzelbildpuffer bildende Abschnitte des Hauptspeichers (13) zugegriffen wird.

6. Computersystem mit
einer CPU (11),

einem Hauptspeicher (13),

einer mit der CPU (11) und – über einen Speicherbus – mit dem Hauptspeicher (13) gekoppelten Speichersteuereinrichtung (25) und

einer mit dem Speicherbus gekoppelten weiteren Steuereinrichtung (26),

wobei die Speichersteuereinrichtung (25) und die weitere Steuereinrichtung (26) derart mit dem Speicherbus gekoppelt sind, dass entweder die Speichersteuereinrichtung (25) oder die weitere Steuereinrichtung (26) die Kontrolle über den Speicherbus inne hat und auf den Hauptspeicher (13) zugreifen kann,

wobei die weitere Steuereinrichtung (26) dann, wenn sie die Kontrolle über den Speicherbus wünscht, um auf den Hauptspeicher (13) zugreifen zu können, ein Zugriffsanforderungssignal (MREQ#) an die Speichersteuereinrichtung (25) anlegt, wobei die Speichersteuereinrichtung (25) bei Empfang des Zugriffsanforderungssignals (MREQ#) bestimmt, ob ein Zeilenadress-Strobe-Signal (RAS#) angelegt ist (Fig. 4, 5; b), und

- sofern das Zeilenadress-Strobe-Signal (RAS#) nicht angelegt ist (Fig. 4; b), ein Gewährungssignal (MGNT#) an die weitere Steuereinrichtung (26) innerhalb eines vorgegebenen Zeitintervalls nach dem Übermitteln der Zugriffsanforderung (MREQ#) anlegt (Fig. 4; c) und die Kontrolle über den Speicherbus freigibt, und
- sofern das Zeilenadress-Strobe-Signal (RAS#) angelegt ist (Fig. 5; b), am Ende des laufenden Speicherzugriffs das Zeilenadress-Strobe-Signal (RAS#) wegnimmt (Fig. 5; e), so dass ein Voraufladen beginnt, das Gewährungssignal (MGNT#) an die weitere Steuereinrichtung (26) anlegt (Fig. 5; c) und die Kontrolle über den Speicherbus freigibt, wodurch das Gewährungssignal (MGNT#) nicht innerhalb des vorgegebenen Zeitintervalls nach dem Übermitteln der Zugriffsanforderung (MREQ#) angelegt wird,

wobei die weitere Steuereinrichtung (26) eine Zeitgateschaltung (27) enthält, welche bestimmt, ob das Gewährungssignal (MGNT#) innerhalb des vorgegebenen Zeitintervalls nach dem Anlegen der Zugriffsanforderung (MREQ#) angelegt worden ist, wobei die weitere Steuereinrichtung (26) nach Empfang des Gewährungssignals (MGNT#) die Kontrolle über den Speicherbus übernimmt und das Voraufladen fortsetzt (Fig. 4: g-h;

Fig. 5: g-h), indem sie das Zeilenadress-Strobe-Signal (RAS#) erst nach Ablauf einer Vorauffladeperiode (Fig. 4: e-h, Takte 0-3; Fig. 5: e-h, Takte 3-6) anlegt,

wobei die Vorauffladeperiode vom Anlegen der Zugriffsanforderung (MREQ#) an gerechnet wird, sofern das Gewährungssignal (MGNT#) innerhalb des vorgegebenen Zeitintervalls empfangen wurde, anderenfalls vom Empfang des Gewährungssignals (MGNT#) an gerechnet wird.

7. Computersystem nach Anspruch 6, dadurch gekennzeichnet, dass die weitere Steuereinrichtung eine Grafiksteuereinrichtung (26) ist und der Hauptspeichers (13) Einzelbildpuffer-Abschnitte enthält.

8. Computersystem nach Anspruch 6 oder 7, dadurch gekennzeichnet,

dass die Speichersteuereinrichtung (25) beim Freigeben des Speicherbusses die das Zeilenadress-Strobe-Signal (RAS#) führenden Busleitungen tri-state-entkoppelt (Fig. 4 und 5: f), und

dass die weitere Steuereinrichtung (26) das Vorauffladen fortsetzt, indem sie einen dem Nicht-Anliegen des Zeilenadress-Strobe-Signals (RAS#) entsprechenden Pegel an die tri-state-entkoppelten Busleitungen anlegt (Fig. 4 und 5: g).

9. Computersystem nach Anspruch 8, dadurch gekennzeichnet, dass das Zeilenadress-Strobe-Signal (RAS#) ein low-aktives Signal ist und dass die das Zeilenadress-Strobe-Signal (RAS#) füh-

renden Busleitungen mit einem Pull-Up-Widerstand (28) verbunden sind, der sie während der Tri-State-Entkopplung auf dem hohen Pegel hält.“

II.

Die Beschwerde führt zur Aufhebung des angefochtenen Beschlusses und zur Zurückverweisung der Sache an das Deutsche Patent- und Markenamt gemäß § 79 Abs. 3 Satz 1 Nr. 1 PatG.

1. Die Anmeldung betrifft nach dem geltenden Patentbegehren die möglichst schnelle Übergabe des Zugriffs auf einen Hauptspeicher, auf den von zwei unterschiedlichen Steuereinrichtungen (insbesondere CPU und Grafiksteuereinrichtung – siehe Figur 2) zugegriffen werden kann, wobei eine die Kontrolle wünschende Steuereinrichtung ihren Zugriffsbedarf anmeldet und die momentan die Kontrolle innehabende Steuereinrichtung ihre Kontrolle so schnell wie möglich abgibt.

Dem Fachmann (s. u.) ist bekannt, dass übliche Speichermodule matrixartig adressiert werden, d. h. dass die Adresse einer Speicherzelle sich aus einer Zeilenadresse (row address) und einer Spaltenadresse (column address) zusammensetzt, die nacheinander an das Speichermodul angelegt werden; ein Zeilenadress-Strobe-Signal (RAS) gibt den Zeitpunkt an, wann die Zeilenadresse gültig anliegt, und ein (i.d.R. späteres) Spaltenadress-Strobe-Signal (CAS) den Zeitpunkt der gültig anliegenden Spaltenadresse.

Wenn nach einem Speicherzugriff eine andere Speicheradresse aufgerufen werden soll, brauchen die Speicherschaltungen und -leitungen eine gewisse „Erholzeit“, bis ein Ruhezustand wiederhergestellt ist und z. B. parasitäre Kapazitäten sicher umgeladen sind. Dabei stellt die sogenannte „RAS precharge time“ („Zeilenadress-Voraufladeperiode“) als fest einzuhaltende Mindestzeit vor der Auswahl

einer neuen Zeilenadresse einen für die jeweilige Speicherschaltung typischen, fixen Betriebsparameter dar.

Zur Minimierung der Gesamt-Zugriffszeit wird in der Anmeldung nun vorgeschlagen, dass die Speichersteuereinrichtung bei einem Zugriffswunsch der weiteren, insbesondere Grafik-Steuereinrichtung durch Auswertung des RAS-Signals prüfen soll, ob der Speicherbus gerade benutzt wird; wenn ja, muss der laufende Zugriff abgewartet werden und eine Beschleunigung ist nicht möglich (Schritte **(b2)**, **(d2)**) – falls der Bus aber nicht benutzt wird, also das RAS-Signal nicht aktiv ist, dann kann ein Taktzyklus der nötigen Zeilenadress-Voraufladeperiode als bereits abgelaufen betrachtet werden, so dass nur noch die Differenz-Zeit abgewartet zu werden braucht (Schritte **(b1)**, **(d1)**) – vgl. dazu den Zeitabstand vom Abgeben des Zugriffs-Gewährungssignals MGNT# (Flanke c) bis zur Aktivierung des RAS#-Signals durch die weitere Steuereinrichtung (Flanke h) in Figur 4 gegenüber Figur 5). Dafür muss die weitere Steuereinrichtung allerdings unterscheiden können, ob sie einen „langsamen“ oder „schnellen“ Speicherzugriff durchführen soll. Als wesentliches Lösungsmerkmal kann hier verstanden werden, dass die weitere Steuereinrichtung (mittels einer Zeitgabeschaltung) überprüft, wie schnell sie auf ihre Zugriffsanforderung hin ein Gewährungssignal erhält: wenn dies innerhalb eines vorgegebenen Zeitintervalls nach dem Übermitteln der Zugriffsanforderung erfolgt, dann ist ein „schneller“ Speicherzugriff (durch Berücksichtigung bereits laufender Voraufladezeit) möglich; wenn sie das Gewährungssignal erst nach Ablauf des vorgegebenen Zeitintervalls erhält, muss sie hingegen einen „langsamen“ Speicherzugriff durchführen. So kann die weitere Steuereinrichtung erfindungsgemäß ohne zusätzliche Signalleitungen die erforderliche Art des Speicherzugriffs erkennen (vgl. Beschreibung insbesondere Seite 14 Zeile 9 – 29).

Als **Fachmann** hierfür sieht der Senat einen Entwicklungsingenieur für Datenverarbeitungs-Schaltungen mit Hochschul- oder Fachhochschulausbildung und mehrjähriger Berufserfahrung an, der gute Kenntnisse in der Organisation von Speicherzugriffen besitzt.

2. Dem Zurückweisungsbeschluss lag ein anderer Patentanspruch 1 zugrunde, der allgemeiner auf den Zugriff „auf eine geteilte Ressource“ gerichtet war und insbesondere das Merkmal des Vergleichs nicht enthielt, ob das Gewährungssignal innerhalb eines vorgegebenen Zeitintervalls eintrifft oder nicht. Dieser Anspruch und seine Neben- und Unteransprüche werden mit dem geltenden Patentbegehren nicht weiterverfolgt, der Zurückweisungsbeschluss ist insoweit hinfällig.

2.1 Das geltende Patentbegehren ist zulässig. Die nebengeordneten Patentansprüche 1 und 6 gehen aus von den ursprünglichen Ansprüchen 1 und 13, wobei eine Konkretisierung aufgrund der technischen Lehre der Figuren 4 und 5 in Verbindung insbesondere mit den Seiten 13 – 17 der Beschreibung erfolgte. Auch die Merkmale der Unteransprüche lassen sich in der Beschreibung wiederfinden, siehe z. B. zum Anspruch 2: Seite 14 Zeile 14 / 15; zu den Ansprüchen 3 und 8: Seite 15 Absatz 1, Seite 16; zu den Ansprüchen 4 und 9: Seite 14 unten, Seite 16; zu den Ansprüchen 5 und 7: Seite 9 Absatz 3. Die beanspruchte Lehre ist klar beschrieben und für den Fachmann jedenfalls bei Heranziehung der Figuren 4 und 5 mit zugehöriger Beschreibung nachvollziehbar.

2.2 Neuheit und erfinderische Tätigkeit des Verfahrens nach dem geltenden Anspruch 1 und des Computersystems nach dem geltenden Anspruch 6 werden durch die bisherigen bekanntgewordenen Druckschriften nicht in Frage gestellt. Als Stand der Technik wurden im Prüfungsverfahren genannt:

D1 Eichele, Hermann: Multiprozessorsysteme. Stuttgart: Teubner, 1990, Seite 128 – 132

D2 US 5 289 584 A

D1 ist ein Fachbuch, in dem auf den Seiten 128 – 132 verschiedene Verfahren zur Bus-Belegung und Vermeidung von Zugriffskonflikten beschrieben werden. U. a. wird das Prinzip der Arbitrierung erläutert, bei der eine Baugruppe als Arbitrer die Zugriffsanforderungen mehrerer Steuereinrichtungen entgegennimmt und jeweils

einer davon den Bus-Zugriff gewährt. Dabei muss geprüft und berücksichtigt werden, ob der Bus momentan benutzt wird. Von einer unterschiedlichen Berücksichtigung der Zeilenadress-Voraufladeperiode oder von verschiedenen schnellen Speicherzugriffen abhängig davon, ob ein Bus-Gewährungssignal innerhalb eines vorgegebenen Zeitintervalls empfangen wird, ist keine Rede.

In Druckschrift **D2** ist ein DRAM-Speichersystem und dessen Ansteuerung beschrieben. Eine „state machine“ ist für das Timing der einzelnen Steuersignale zuständig. U. a. werden „row address strobe“-Signale RAS1 – RAS4 erzeugt. Gemäß Spalte 13 Zeile 22 ff. war es allgemein bekannt, dass DRAMs bestimmte Voraufladeperioden benötigen, bevor ein (neues) RAS-Signal gegeben werden darf. Diese Voraufladung erfolgt im Ruhezustand, oder aber in einem WAIT-Zustand, wenn die nötige Voraufladezeit noch nicht erreicht wurde: die „state machine“ bleibt solange in diesem WAIT-Zustand, bis das Voraufladen abgeschlossen ist. Jedoch findet sich kein Hinweis, wie dieser Mechanismus beim Zugriff zweier Speichersteuereinrichtungen genutzt werden könnte, um die Zugriffszeit zu minimieren, oder auf verschiedenen schnelle Speicherzugriffe abhängig davon, ob ein Bus-Gewährungssignal innerhalb eines vorgegebenen Zeitintervalls empfangen wird.

Der Recherchebericht zur zugrundeliegenden PCT-Anmeldung (WO 97 / 29 430 A1) zitiert ein im Prioritätsintervall veröffentlichtes US-Dokument, zu dem es kein weiteres Familienmitglied gibt und das in der deutschen Prüfung, weil nachveröffentlicht, nicht verwendet werden kann, und ferner die US 5 448 703 A als „Y“-Dokument, welche einen gemultiplexten Adress- und Datenbus beschreibt, ohne jedoch der den geltenden Ansprüchen zugrundeliegenden technischen Lehre nahezukommen. Weiterer möglicherweise relevanter Stand der Technik, wie etwa der in der Anmeldung selbstgenannte (siehe Beschreibung Seite 1 / 2), liegt bislang nicht vor.

3. Insbesondere hinsichtlich des neu in die nebengeordneten Patentansprüche 1 und 6 aufgenommenen Merkmals, dass die weitere Steuereinrichtung abhängig davon, ob sie ein Bus-Gewährungssignal innerhalb eines vorgegebenen Zeitintervalls empfängt, entweder einen „schnellen“ oder einen „langsamen“ Speicherzugriff durchführt, enthält der bisher bekanntgewordene Stand der Technik keine Anregung.

Das neue Merkmal ist ersichtlich nicht Gegenstand des bisherigen Prüfungsverfahrens gewesen. In den Bescheiden der Prüfungsstelle findet sich keine Feststellung dazu.

Demnach hat das Deutsche Patent- und Markenamt für die geltende Fassung der Patentansprüche bisher nicht geprüft, ob die Voraussetzungen für die Erteilung eines Patents erfüllt sind. Weil es damit noch nicht in der Sache selbst entschieden hat, war die Anmeldung – auch um der Anmelderin keine Tatsacheninstanz zu nehmen – zurückzuverweisen.

III.

Die Rückzahlung der Beschwerdegebühr war gemäß § 80 Abs. 3 PatG anzuordnen, weil dies im vorliegenden Fall der Billigkeit entspricht. Maßgebend dafür sind alle Umstände des Falles. Die Billigkeit der Rückzahlung kann sich danach aus einem Verfahrensverstoß durch das Deutsche Patent- und Markenamt ergeben (vgl. Benkard, PatG, 10. Auflage (2006), § 80 Rdnr. 21; Schulte, PatG, 8. Auflage (2008), § 80 Rdnr. 110 ff. / § 73 Rdnr. 128 ff.).

Die Ablehnung der von der Anmelderin beantragten Anhörung stellt einen solchen Verfahrensverstoß dar. § 46 Abs. 1 Satz 2 PatG gibt vor, dass der Anmelder bis zum Beschluss über die Erteilung auf Antrag zu hören ist, wenn es sachdienlich ist. Sachdienlich ist eine Anhörung immer dann, wenn sie das Verfahren fördern kann, insbesondere wenn sie eine schnellere und bessere Klärung als eine schrift-

liche Auseinandersetzung verspricht. Eine Ablehnung eines Antrags auf Anhörung kommt deshalb nur ausnahmsweise in Betracht, nämlich wenn triftige Gründe dafür vorliegen, weil z. B. die Anhörung zu einer überflüssigen Verfahrensverzögerung führen würde (Schulte, a. a. O., § 46 Rdnr. 9) – etwa wenn die Anmelderin zu der Argumentation der Prüfungsstelle keinerlei sachliche Stellungnahme abgibt oder überhaupt keine Bereitschaft zeigt, eine notwendige Anpassung der Patentansprüche durchzuführen, oder wenn keine weitere Klärung entscheidungserheblicher Fragen oder kein neuer Antrag der Anmelderin mehr erwartet werden kann (vgl. Busse, PatG, 6. Auflage (2003), § 46 Rdnr. 19 / 20). Dem Prüfer ist bei der Anwendung des unbestimmten Rechtsbegriffs der „Sachdienlichkeit“ ein Beurteilungsspielraum zuzugestehen; bei der Nachprüfung der Sachdienlichkeit der Anhörung ist der Senat unter Ausschluss von Zweckmäßigkeitserwägungen auf eine Rechtskontrolle beschränkt (Benkard, a. a. O., § 46 Rdnr. 8; BPatGE 26, 44).

Im vorliegenden Fall ist der Beurteilungsspielraum des Prüfers jedoch überschritten worden, da die Ablehnung eines Antrags auf Anhörung rechtfertigende Gründe nicht ersichtlich sind:

Der Prüfer hat im Laufe des Prüfungsverfahrens insgesamt fünf Prüfungsbescheide erlassen, wobei in den späteren das zuvor gesagte im wesentlichen wiederholt wurde. Die Anmelderin hat jedesmal ausführlich geantwortet und zweimal durch Einreichung eines geänderten Hauptanspruchs versucht, der Argumentation der Prüfungsstelle Rechnung zu tragen. Offensichtlich bestanden noch Verständnisschwierigkeiten und Meinungsverschiedenheiten hinsichtlich der technischen Lehre der Anmeldung. Zwar kann man der Prüfungsstelle zugutehalten, dass entsprechend der Argumentation im letzten Bescheid vom 13. Dezember 2007 eine Anhörung zu diesem späten Zeitpunkt möglicherweise nur noch wenig sinnvoll gewesen sein könnte, weil sich inzwischen wirklich zwei unvereinbare Standpunkte fest gegenüberstanden. Dabei darf aber nicht vergessen werden, dass die Wiederholungen spätestens im dritten Bescheid einsetzten und die Anmelderin durchaus den Eindruck gewinnen konnte, dass hier Bescheide nur deshalb ge-

schrieben wurden, um eine Anhörung zu vermeiden. Eine solche Beschneidung des rechtlichen Gehörs – auch wenn sie vielleicht nicht beabsichtigt war – kann nicht hingegenommen werden. Die entstandene Verfahrensverzögerung ist der Prüfungsstelle zur Last zu legen und nicht der Anmelderin.

Im Übrigen entspricht es der Lebenserfahrung, dass scheinbar „harte“ Verhandlungspositionen im Rahmen eines Dialogs aufgegeben werden, wenn ihre Aussichtslosigkeit deutlich wird, aber gleichzeitig erkennbar ist, welche Einschränkungen Erfolg versprechen könnten. Es erscheint durchaus wahrscheinlich, dass im Rahmen einer Anhörung – so wie nunmehr im Verfahren vor dem Bundespatentgericht – Einvernehmen über die Sach- und Rechtslage erzielt und das Verfahren so weit hätte gefördert werden können, dass ein Zurückweisungsbeschluss und damit auch die darauf folgende Beschwerde der Anmelderin nicht nötig gewesen wären. Diese Möglichkeit ist der Anmelderin durch die Ablehnung des Antrags auf Anhörung auf unbillige Weise genommen worden.

Sonach war die Sachbehandlung der Anmeldung durch die Prüfungsstelle mangelbehaftet und ursächlich für die Beschwerdeerhebung, so dass die angeordnete Rückzahlung der Beschwerdegebühr der Billigkeit entspricht.

Dr. Fritsch

Eder

Baumgardt

Wickborn

Me