



BUNDESPATENTGERICHT

20 W (pat) 32/05

(AktENZEICHEN)

Verkündet am
18. Januar 2010

...

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 100 34 864.5-35

...

hat der 20. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 18. Januar 2010 durch den Vorsitzenden Richter Dipl.-Phys. Dr. Mayer, die Richterin Werner sowie die Richter Dipl.-Ing. Gottstein und Dipl.-Ing. Musiol

beschlossen:

Auf die Beschwerde der Anmelderin wird der Beschluss der Prüfungsstelle für Klasse H 03 F des Deutschen Patent- und Markenamts vom 9. Dezember 2004 aufgehoben und das Patent

mit der Bezeichnung „Verstärkerschaltung mit einer Schalterumgehung“

wird auf der Grundlage der folgenden Unterlagen erteilt:

- Patentansprüche 1 bis 3 gemäß neuem Hauptantrag vom 18. Januar 2010,
- geänderte Beschreibung vom 18. Januar 2010,
- Zeichnung Figur 1 wie Anmeldeunterlagen vom 18. Juli 2000.

Gründe

I.

Die Patentanmeldung 100 34 864.5-35 mit der Bezeichnung „Verstärkerschaltung mit einer Schalterumgehung“ wurde im Verfahren vor dem Deutschen Patent- und Markenamt von der Prüfungsstelle H 03 F mit Beschluss vom 9. Dezember 2004 zurückgewiesen, weil der Gegenstand des damals geltenden Patentanspruchs 1 für den Fachmann durch den Stand der Technik

D1 MORKNER, H.; FRANK, M.; YAJIMA, S.: A miniature PHEMT switched- LNA for 800 MHz to 8.0 GHz handset applications. In: IEEE Radio Frequency Integrated Circuits (RFIC) Symposium 1999, Seite 109-112

nahe gelegt und daher der Patentanspruch 1 mangels erfinderischer Tätigkeit nicht gewährbar sei. Bezüglich des Wortlauts dieses Anspruchs wird auf die Akte verwiesen.

Der geltende Patentanspruch 1 lautet (mit eingefügter Merkmalsgliederung):

- „1. Verstärker/Schalter-Schaltung mit folgenden Merkmalen:
- a) einem ersten Schaltungseingang (11);
 - b) einem zweiten Schaltungseingang (12);
 - c) einem Schaltungsausgang (13);
 - d) einem ersten Transistor (23) mit einem Gate-Anschluss, einem Source-Anschluss und einem Drain-Anschluss, wobei der Gate-Anschluss mit dem ersten Schaltungseingang (11) verbunden ist, der Source-Anschluss unmittelbar mit dem zweiten Schaltungseingang (12) verbunden ist, und der Drain-Anschluss mit dem Schaltungsausgang (13) unmittelbar verbunden ist;
 - e) einem zweiten Transistor (21) mit einem Gate-Anschluss, einem Source-Anschluss und einem Drain-Anschluss;
 - f) einem dritten Transistor (22) mit einem Gate-Anschluss, einem Source-Anschluss und einem Drain-Anschluss, wobei der Source-Anschluss des zweiten Transistors (21) mit dem Source-Anschluss des dritten Transistors (22) verbunden ist, und der Drain-Anschluss des dritten Transistors (22) mit dem Schaltungsausgang (13) verbunden ist;

- g) einen vierten Transistor (24) mit einem Gate-Anschluss, einem Source-Anschluss und einem Drain-Anschluss, wobei der Drain-Anschluss des vierten Transistors (24) mit dem zweiten Schaltungseingang (12) verbunden ist,
- h) einer ersten Kapazität (25), die zwischen dem Gate-Anschluss des ersten Transistors (23) und dem Drain-Anschluss des zweiten Transistors (21) geschaltet ist;
- i) einem ersten Widerstand (27), der unmittelbar zwischen dem Gate-Anschluss des zweiten Transistors (21) und dem zweiten Schaltungseingang (12) geschaltet ist;
- j) einen zweiten Widerstand (28), der unmittelbar zwischen dem Gate-Anschluss des dritten Transistors (22) und dem zweiten Schaltungseingang (12) geschaltet ist;
- k) einen dritten Widerstand (30), der zwischen dem Gate-Anschluss des ersten Transistors (23) und dem Gate-Anschluss des vierten Transistors (24) geschaltet ist; und
- l) einem vierten Widerstand (31), welcher unmittelbar sowohl mit dem zweiten Schaltungseingang (12) als auch mit dem Schaltungsausgang (13) verbunden ist; wobei
- m) der Gate-Anschluss des vierten Transistors (24) ausschließlich mit dem dritten Widerstand (30) verbunden ist,
- n) der dritte Widerstand (30) unmittelbar mit dem Gate-Anschluss des ersten Transistors (23) verbunden ist, und
- o) der zweite Transistor (21), der dritte Transistor (22) und der vierte Transistor (24) in einer Serien-Nebenschluss-Serienkonfiguration geschaltet sind.“

Wegen des Wortlauts der Unteransprüche 2 und 3 wird auf die Akte verwiesen.

Ausgehend von der aus dem Stand der Technik nach der D1 bekannten Schaltungsanordnung eines integrierten Schaltverstärkers, der eine zusätzlich integ-

rierte Gleichspannungs-Steuerschaltung für die Ansteuerung der Serien-Nebenschluss-Serienschaltung umfasst (vgl. Einschub in die geltende Beschreibung zwischen Zeilen 2 und 3 von Spalte 2, überreicht in der mündlichen Verhandlung), soll mit der Schaltung nach dem Patentanspruch 1 die Aufgabe gelöst werden, eine verbesserte Verstärker/Schalter-Schaltung zu schaffen (vgl. geltende Beschreibung Sp. 2, Z. 3 bis 4).

Die Anmelderin hält den Gegenstand des geltenden Patentanspruchs 1 für patentfähig. Sie führt aus, dass der entgegengehaltene Stand der Technik nach der D1 keinerlei Anregungen enthalte, den dort nicht näher beschriebenen Gleichstromsteuerkreis (vgl. Fig. 4, DC Control Circuitry) in Form der patentgemäßen Schaltungsausführung zu realisieren.

Die Anmelderin beantragt wie entschieden.

II

Die zulässige Beschwerde führt zum Erfolg. Der Gegenstand des Patentanspruchs 1 ist patentfähig.

1. Die Patentansprüche sind zulässig. Die Merkmale des Patentanspruchs 1 ergeben sich aus den ursprünglich eingereichten Patentansprüchen 1, 3, 4 und 6 und dem Ausführungsbeispiel in Figur 1.

Der geltende Patentanspruch 2 geht auf den ursprünglichen Patentanspruch 2 sowie das Ausführungsbeispiel in Figur 1 zurück.

Der geltende Patentanspruch 3 findet seine Stütze im ursprünglichen Patentanspruch 8.

2. Der zweifellos gewerblich anwendbare Gegenstand des Patentanspruchs 1 gilt als neu.

Die Druckschrift D1 offenbart dem Fachmann, einem Fachhochschulingenieur der elektrischen Schaltungstechnik, der mit dem Entwurf und dem Aufbau von HF-Verstärkerschaltungen vertraut ist, in ihrer „Figure 4.“ eine monolithisch integrierte Schaltverstärkerschaltung, die dafür ausgelegt ist, empfangene schwache Übertragungssignale zu verstärken, empfangene starke Übertragungssignale dagegen unverstärkt zu belassen. Das diesem Prozess zugrunde liegende Schaltverhalten wird in einfacher Weise dadurch realisiert, dass das am Schaltungseingang anliegende nicht zu verstärkende Übertragungssignal mittels einer Umgehungsschalt-einrichtung (vgl. jeweils DC Blk, Q1 Swt FET, Q2 Swt FET und Q3 Swt FET) am Verstärkungselement (vgl. Q4 Gain FET) vorbei dem Ausgang der Verstärker-schaltung (vgl. RF Output & DC Vd) zugeführt wird. Die Umgehungsschalteinrichtung ist, wie aus dem in der „Figure 4.“ dargestellten Schaltbild unmittelbar ersicht-lich, schaltungstechnisch mittels Feldeffekttransistoren (vgl. Q1 Swt FET, Q2 Swt FET und Q3 Swt FET) realisiert, die offensichtlich in einer Serien-Nebenschluss-Serienkonfiguration ausgeführt sind und deren Gates jeweils ein Widerstand vor-geschaltet ist. Um die gewünschten Schaltungszustände zu erreichen, ist eine Gleichspannungssteuerschaltung (vgl. DC Control Circuitry) implementiert, die zwischen den zweiten Schaltungseingang (vgl. RF GND & DC Vc) und die beiden Steuereingänge (vgl. Widerstand am Gate von Q3 Swt FET und Knotenpunkt der beiden Widerstände an dem Gate von Q1 Swt FET und Q2 Swt FET) der Umge-hungsschalteinrichtung sowie dem Schaltungsausgang (vgl. RF Output & DC Vd) geschaltet ist. Aus den angegebenen Betriebsdaten für einen Versorgungsspan-nungsbereich (vgl. S. 110, rechte Spalte, zweiter Absatz, „3V nominal, but the MMIC will work over 1.0V to 5.0V supply range“) und einen Spannungsbereich für den am Schaltungseingang (RF Input DC Vr) anliegenden Referenz-Gleichspan-nungspegel Vr (vgl. S. 110, rechte Spalte, zweiter Absatz, „Vr = 0.1 to 0.5 V“) schließt der Fachmann, dass der Gleichspannungssteuerschaltung (vgl. DC Control Circuitry) primär die Aufgabe einer Pegelanpassung zukommt, um aus den

eingehenden Steuersignalen die für den jeweiligen Versorgungs- und Referenz-Gleichspannungs-Zustand erforderlichen Spannungspegel für die Durchschaltung der Umgehungsschalteneinrichtung bereitzustellen.

Im Gegensatz dazu erfolgt nach dem geltenden Patentanspruch 1 die Ansteuerung der Umgehungsschalteneinrichtung unmittelbar durch die an den Schaltungseingängen (11) und (12) anliegenden Steuersignale (Merkmale i), j), k), m) und n)). Auch eine unmittelbare Verbindung des zweiten Schaltungseingangs mit dem Schaltungsausgang über einen Widerstand ist in der D1 nicht konkretisiert (Merkmal l)).

3. Die Verstärker/Schalter-Schaltung nach dem Patentanspruch 1 beruht auch auf einer erfinderischen Tätigkeit.

Ausgehend von seinem Fachwissen und getragen von dem permanenten Wunsch, jeden Schaltungsentwurf kostenmäßig noch weiter zu optimieren, liegt es im Bestreben des Fachmanns, auch den Bauelementebedarf bei der Verstärkerschaltung nach der D1, soweit wie möglich gering zu halten.

Im Zuge einer fachlichen Schaltungsanalyse des in der „Figure 4.“ dargestellten Schaltverstärkers und angeregt durch den Hinweis auf einen nominalen Spannungsversorgungswert (vgl. D1, S. 110, rechte Spalte, zweiter Absatz „3V nominal“), mag der Fachmann möglicherweise erkennen, dass, für den Fall einer Schaltungsauslegung auf einen festen Gleichspannungsversorgungswert und ausreichende Ansteuerpegel V_c vorausgesetzt, eine direkte Ansteuerung der beiden für die Durchschaltung des Umgehungsweges maßgebenden Transistoren Q1 Swt FET und Q2 Swt FET möglich ist.

Eine Umgehung der Gleichspannungssteuerschaltung mittels einer direkten Ansteuerung des Transistors Q3 Swt FET mit dem Eingangssignal über einen Widerstand wird der Fachmann dagegen nicht ins Auge fassen, da er damit zum einen

eine mögliche Beeinflussung der Schalteigenschaften des Schalttransistors Q3 Swt FET durch die vom ersten Schaltungseingang RF Input & DC Vr mitübertragenen HF-Signale berücksichtigen müsste, zum anderen infolge der am ersten Schaltungseingang anliegenden variierenden Gleichspannungspegel Vr (vgl. D1, S. 110, rechte Spalte, zweiter Absatz „Vr = 0,1 to 0,5V“) auf eine kompensierende Pegelanpassung für die Ansteuerung des Transistors Q3 Swt FET, wie sie durch die Gleichspannungssteuerschaltung offensichtlich sichergestellt ist, nicht ohne Weiteres verzichten wird.

Die Schaltungsmaßnahmen nach den Merkmalen k), m) und n) sind dem Fachmann nach Überzeugung des Senats durch die D1 folglich nicht nahe gelegt.

Bei dieser Sachlage kann dahingestellt bleiben, in wie weit sich die unmittelbare Verschaltung eines Widerstands zwischen den Schaltungsausgang und dem zweiten Schaltungseingang, wie sie im Merkmal l) des Patentanspruchs 1 angegeben ist, für den Fachmann in nahe liegender Weise aufgrund seiner Fachkenntnis aus dem Stand der Technik nach der D1 herleiten lässt.

4. Zusammen mit dem Patentanspruch 1 erweisen sich auch die auf diesen rückbezogenen Patentansprüche 2 und 3 als patentfähig.

5. Die Anmeldung genügt den Anforderungen des § 34 PatG.

Dr. Mayer

Werner

Gottstein

Musiol

prä