



BUNDESPATENTGERICHT

18 W (pat) 99/14

(AktENZEICHEN)

Verkündet am
3. Februar 2016

...

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 10 2005 019 631.4 - 53

...

hat der 18. Senat (Techn. Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 3. Februar 2016 durch die Vorsitzende Richterin Dipl.-Ing. Wickborn, die Richter Kruppa, Dipl.-Phys. Dr. Schwengelbeck und Dipl.-Ing. Altvater

beschlossen:

Auf die Beschwerde der Anmelderin wird der Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 17. Dezember 2010 aufgehoben und die Sache wird an das Deutsche Patent- und Markenamt zurückverwiesen.

Gründe

I.

Die am 26. April 2005 unter Inanspruchnahme einer US-amerikanischen Priorität vom 26. August 2004 beim Deutschen Patent- und Markenamt eingereichte Patentanmeldung 10 2005 019 631.4 mit der Bezeichnung

„Verfahren zur Prozesssteuerung und entsprechenden Geräten“

wurde durch Beschluss der Prüfungsstelle für Klasse G06F des Deutschen Patent- und Markenamts vom 17. Dezember 2010 zurückgewiesen, da die Anmeldung aufgrund von Änderungen in Figur 4 gemäß Haupt- und Hilfsantrag vom 28. Februar 2007 unzulässig erweitert sei und da im Hinblick auf den (weiteren) Hilfsantrag vom 18. Oktober 2007 – wonach der Anmeldung die ursprünglichen Zeichnungen zugrunde liegen sollen – die dem Anmeldegegenstand zugrunde liegende Lehre nicht so klar und deutlich offenbart sei, dass ein Fachmann sie ausführen könne (§34 Abs. 4 PatG).

Gegen diesen Beschluss richtet sich die Beschwerde der Anmelderin.

Die Anmelderin beantragt,

den Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 17. Dezember 2010 aufzuheben und das Patent auf der Grundlage der folgenden Unterlagen zu erteilen:

- Patentansprüche 1 bis 40, eingegangen am 2. Februar 2016,
hilfsweise gemäß Hilfsantrag 1
- Patentansprüche 1 bis 29, eingereicht in der mündlichen Verhandlung,
- Beschreibung Seiten 1 und 9, eingereicht in der mündlichen Verhandlung,
- Figuren 1 bis 11, eingegangen am 22. Juli 2005.

Im Prüfungsverfahren wurde die Druckschrift

D1 EP 0 275 157 A2

als Stand der Technik genannt.

Der seitens des Senats mit einer Gliederung versehenen **Patentanspruch 1** gemäß Hauptantrag lautet:

- M1** „Ein Verfahren zur Prozesssteuerung von Prozessen eines jeweils ersten Gerätes und eines zweiten Gerätes, das einen Bandbreiten-Limitierer aufweist, umfassend:
- M2** Bereitstellung einer Vielzahl von GBL (globalen Bandbreitenlimitierenden) Klassen;
- M3** Auswahl einer der GBL-Klassen basierend auf der Priorität eines ersten Prozesses des ersten Gerätes;
- M4** Auswählen einer System GBL-Klasse basierend auf der ausgewählten GBL-Klasse; und

- M5** Setzen des Bandbreiten-Limitierers des zweiten Gerätes gemäß der System GBL-Klasse, um einen Ausführungszyklus des zweiten Gerätes anzupassen,
- M5.1** wobei der Ausführungszyklus des zweiten Gerätes bestimmt, dass ein Buszyklus des zweiten Geräts nach einer bestimmten Anzahl von Buszyklen des ersten Gerätes gewährt wird.“

Wegen des Wortlauts der nebengeordneten Ansprüche 14, 20, 24, 27, 33 und 37 bis 40 sowie der Unteransprüche 2 bis 13, 15 bis 19, 21 bis 23, 25, 26, 28 bis 32 und 34 bis 36 gemäß Hauptantrag wird auf den Akteninhalt verwiesen.

Der seitens des Senats mit einer Gliederung versehenen **Patentanspruch 1** gemäß Hilfsantrag 1 lautet (Änderungen gegenüber Anspruch 1 nach Hauptantrag hervorgehoben):

- M1*** „Ein Verfahren zur Prozesssteuerung von Prozessen eines jeweils ersten Gerätes, das eine MCU (Micro-Controller-Unit) ist, und eines zweiten Gerätes, das eine DMA (Direct Memory Access)-Einheit und das einen Bandbreiten-Limitierer aufweist, umfassend:
- M2** Bereitstellung einer Vielzahl von GBL (globalen Bandbreitenlimitierenden) Klassen;
- M3** Auswahl einer der GBL-Klassen basierend auf der Priorität eines ersten Prozesses des ersten Gerätes;
- M4** Auswählen einer System GBL-Klasse basierend auf der ausgewählten GBL-Klasse; und
- M5** Setzen des Bandbreiten-Limitierers des zweiten Gerätes gemäß der System GBL-Klasse, um einen Ausführungszyklus des zweiten Gerätes anzupassen,

- M5.1** wobei der Ausführungszyklus des zweiten Gerätes bestimmt, dass ein Buszyklus des zweiten Geräts nach einer bestimmten Anzahl von Buszyklen des ersten Gerätes gewährt wird;
- M6** Aktivieren des ersten Prozesses des ersten Gerätes; und
- M7** Feststellen, ob der erste Prozess beendet wurde;
- M8** Bereitstellen eines zweiten Prozesses vom zweiten Gerät; und
- M9** Anpassen des Bandbreiten-Limitierers des zweiten Gerätes gemäß der Priorität des zweiten Prozesses und der System GBL-Klasse, falls der erste Prozess nicht abgeschlossen ist.“

Der seitens des Senats mit einer Gliederung versehenen **Patentanspruch 10** gemäß Hilfsantrag 1 lautet:

„Ein Verfahren zur Prozesssteuerung, umfassend:

- N1** Bereitstellen einer Vielzahl von GBL (Globale Bandbreitenlimitierende-) Klassen;
- N2** Auswahl einer der GBL-Klassen basierend auf der Priorität des ersten Prozesses, wobei der erste Prozess von einer MCU (Mikro-Kontroller-Einheit) ist;
- N3** Aufzeichnen der ausgewählten GBL-Klasse in einem Register;
- N4** Durchführen der Schritte Auswahl einer GBL-Klasse und Aufzeichnens der ausgewählten GBL-Klasse für andere zeitkritische Prozesse der MCU;
- N5** Auswählen der höchsten GBL-Klasse unter den aufgezeichneten GBL-Klassen als eine System GBL-Klasse; und
- N6** Setzen eines Bandbreiten-Limitierers einer DMA (Direct Memory Access) Einheit gemäß der System GBL-Klasse,
- N6.1** wobei ein Ausführungszyklus der DMA-Einheit in Bezug auf die MCU gemäß dem Bandbreiten-Limitierer bestimmt wird,
- N6.2** wobei der Ausführungszyklus bestimmt, dass ein DMA-Bus-Zyklus nach einer bestimmten Anzahl von MCU-Bus-Zyklen, die von dem MCU-Bus-system stammen gewährt wird.“

Der seitens des Senats mit einer Gliederung versehenen **Patentanspruch 16** gemäß Hilfsantrag 1 lautet:

- „Ein Verfahren zur Prozesssteuerung
- O1** zur Verwendung in einem System, umfassend eine MCU (Micro Controller Unit) und mindestens eine DMA (Direct Memory Access)-Einheit,
 - O2** jede DMA-Einheit weist einen Bandbreiten-Limitierer zur Bestimmung eines Ausführungszyklus der DMA-Einheit in Bezug zu der MCU auf,
 - O2.1** wobei der Ausführungszyklus bestimmt, dass ein DMA-Buszyklus nach einer bestimmten Anzahl von MCU-Buszyklen gewährt wird, umfassend:
 - O3** Bereitstellen eines ersten Prozesses für die MCU;
 - O4** Auswahl einer System-GBL-Klasse gemäß der Priorität des ersten Prozesses;
 - O5** Setzen jedes Bandbreiten-Limitierers gemäß der System-GBL-Klasse, um den Ausführungszyklus zu bestimmen;
 - O6** Bereitstellen eines zweiten Prozesses für die DMA-Einheit; und
 - O7** Anpassen des Bandbreiten-Limitierers der DMA-Einheit, gemäß der Priorität des zweiten Prozesses, der die DMA-Einheit aktiviert, und der System-GBL-Klasse.“

Der seitens des Senats mit einer Gliederung versehenen **Patentanspruch 19** gemäß Hilfsantrag 1 lautet:

- P1** „Ein Prozesssteuerungssystem, umfassend:
- P2** ein erstes Gerät, das eine MCU ist, das einen ersten Prozess bereitstellt;
- P3** ein zweites Gerät, das eine DMA-Einheit ist, das einen Bandbreiten-Limitierer aufweist;
- P4** ein Kontrollgerät, das mit dem ersten Gerät und dem zweiten Gerät verbunden ist,
- P4.1** wobei das Kontrollgerät eine Vielzahl von GBL-Klassen zur Verfügung stellt,

- P4.2** eine der GBL-Klassen basierend auf der Priorität des ersten Prozesses auswählt,
- P4.3** eine System-GBL-Klasse basierend auf der ausgewählten GBL-Klasse auswählt, und
- P4.4** den Bandbreiten-Limitierers gemäß der System-GBL-Klasse setzt, um den Ausführungszyklus des zweiten Gerätes anzupassen,
- P4.5** wobei der Ausführungszyklus des zweiten Gerätes bestimmt, dass ein Bus-Zyklus des zweiten Gerätes nach einer bestimmten Anzahl von Bus-Zyklen des ersten Gerätes gewährt wird.“

Der seitens des Senats mit einer Gliederung versehenen **Patentanspruch 23** gemäß Hilfsantrag 1 lautet:

- Q0** „Ein Prozessmanagement-System umfassend:
- Q1** eine MCU, die einen ersten Prozess bereitstellt;
- Q2** ein Register;
- Q3** eine DMA-Einheit, die einen Bandbreiten-Limitierer aufweist; und
- Q4** ein Kontrollgerät, das mit der MCU und der DMA-Einheit verbunden ist,
- Q4.1** wobei das Kontrollgerät eine Vielzahl von GBL-Klassen bereitstellt,
- Q4.2** eine der GBL-Klassen basierend auf der Priorität des ersten Prozesses auswählt, die ausgewählte GBL-Klasse im Register aufzeichnet,
- Q4.3** die GBL-Klassen für andere zeitkritische Prozesse auswählt und die ausgewählten GBL-Klassen von der MCU aufzeichnet,
- Q4.4** die höchste GBL-Klasse unter den aufgezeichneten GBL-Klassen als System-GBL-Klasse auswählt,
- Q4.5** den Bandbreiten Limitierer der DMA-Einheit gemäß der System-GBL-Klasse setzt,
- Q4.6** wobei ein Ausführungszyklus der DMA-Einheit in Bezug auf die MCU gemäß dem Bandbreiten-Limitierer bestimmt wird, und

Q4.7 wobei der Ausführungszyklus des zweiten Gerätes bestimmt, dass ein DMA-Bus-Zyklus des zweiten Gerätes nach einer bestimmten Anzahl von MCU-Bus-Zyklen gewährt wird.“

Anspruch 27 gemäß Hilfsantrag 1 lautet:

„Ein maschinenlesbares Speichermedium umfassend ein Computerprogramm, das, wenn es ausgeführt wird, eine Vorrichtung dazu veranlasst, ein Prozesssteuerungsverfahren nach einem der Ansprüche 1 bis 9 auszuführen.“

Anspruch 28 gemäß Hilfsantrag 1 lautet:

„Ein maschinenlesbares Speichermedium umfassend ein Computerprogramm, das, wenn es ausgeführt wird, eine Vorrichtung dazu veranlasst, ein Prozesssteuerungsverfahren nach einem der Ansprüche 10 bis 15 auszuführen.“

Anspruch 29 gemäß Hilfsantrag 1 lautet:

„Ein maschinenlesbares Speichermedium umfassend ein Computerprogramm, das, wenn es ausgeführt wird, eine Vorrichtung dazu veranlasst, ein Prozesssteuerungsverfahren nach einem der Ansprüche 16 bis 18 auszuführen“

Wegen des Wortlauts der Unteransprüche 2 bis 9, 11 bis 15, 17, 18, 20 bis 22 und 24 bis 26 gemäß Hilfsantrag 1 wird auf den Akteninhalt verwiesen.

Die Beschwerdeführerin führt aus, dass die geltenden Anspruchssätze zulässig, die Gegenstände der geltenden Ansprüche dem Patentschutz zugänglich und im Lichte des im Verfahren befindlichen Standes der Technik patentfähig seien.

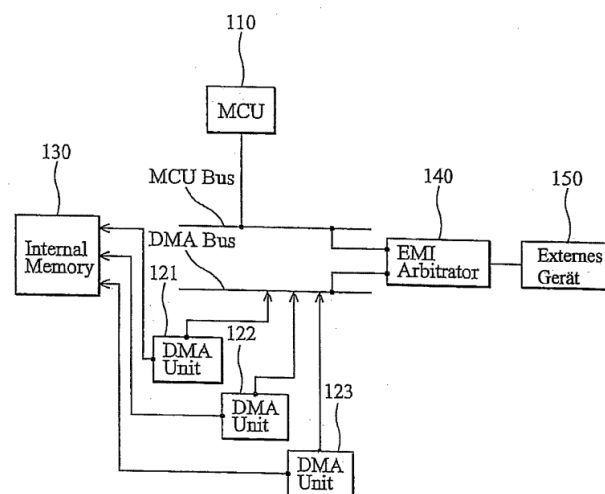
Wegen der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

II.

Die zulässige Beschwerde führt zur Aufhebung des angefochtenen Beschlusses und zur Zurückverweisung der Sache an das Deutsche Patent- und Markenamt gemäß § 79 Abs. 3 Satz 1 Nr. 1 und 3 PatG.

1. Die Anmeldung betrifft Verfahren zur Prozesssteuerung, ein Prozesssteuersystem, ein Prozessmanagement-System sowie jeweils Computerprogramme umfassende maschinenlesbare Speichermedien zur Verwaltung von Prozessprioritäten in einem Echtzeit-System.

Die Anmeldung geht davon aus, dass im Allgemeinen zur effektiven Nutzung von Systemressourcen eines Echtzeit-Systems ein Prozess, der eine höhere Priorität hat, in der Lage ist, die Ausführung eines Prozesses mit einer geringeren Priorität zu unterbrechen. Auf einer Plattform, die einen Speicherdirektzugriff (Direct Memory Access, DMA) zur Entlastung des Prozessors (CPU) vorsehe, könne das so genannte „Prozessprioritätinverse“-Problem („Priority Inversion“) die Prioritäten der Prozesse in Unordnung bringen. Die Anmeldung erläutert dies am Beispiel der Figur 1. Diese zeige eine Hardware-Architektur eines Embedded System mit Speicherdirektzugriff (DMA):



Eine Micro-Controller-Einheit 110 (Micro-Controller-Unit, MCU) gebe Busanforderungen an einen EMI-Arbitrator 140 aus, um auf ein externes Gerät 150 über den MCU-Bus zuzugreifen. Zusätzlich könnten DMA-Einheiten (121, 122, 123) Busanforderungen an den EMI-Arbitrator 140 ausgeben, um auf das externe Gerät 150 über den DMA-Bus zuzugreifen. Wenn mehrere Anfragen von der MCU und dem DMA-Bus empfangen würden, ordne der EMI-Arbitrator 140 die Reihenfolge der Anfragen nach dem Round-Robin-Verfahren und führe die Anforderungen von der MCU und den DMA-Einheiten somit nacheinander aus. Hieraus ergebe sich, dass bspw. MCU-Prozesse des Echtzeit-Systems, die eine hohe Priorität aufwiesen, die Ressourcen zum Zugriff auf ein externes Gerät nicht vollständig beanspruchen könnten. Das Teilen der Ressourcen mit den Zugriffen der DMA-Einheiten führe dazu, dass die Ressourcen zwischen Prozessen mit höherer und niedriger Priorität geteilt würden. Dieses Problem der „Prozessprioritätsinverse“ verletze die Basiskonzepte eines Echtzeit-Systems (vgl. geltende Beschreibung, S. 1, Z. 17 bis S. 2, Z. 12).

In der Anmeldung wird als Aufgabe genannt, ein Prozessteuerungssystem bereitzustellen, das die „Prozessprioritätsinverse“ vermeide (vgl. geltende Beschreibung, S. 2, Z. 20-21).

Diese Aufgabe richtet sich an einen Fachmann, der eine abgeschlossene Hochschulausbildung auf dem Gebiet der Elektrotechnik oder Informationstechnik aufweist und Erfahrung auf dem Gebiet des Taskmanagements bzw. der Prozessteuerung in Echtzeit-Systemen besitzt sowie über vertiefte Kenntnisse über die Zugriffssteuerung von Prozessen verschiedener Geräte auf einen gemeinsamen Bus verfügt.

Die vorstehend genannte Aufgabe soll durch die nebengeordneten Ansprüche 1, 14, 20, 24, 27, 33 und 37 bis 40 gemäß Hauptantrag bzw. durch

die nebengeordneten Ansprüche 1, 10, 16, 19, 23 und 27 bis 29 gemäß Hilfsantrag 1 gelöst werden.

Gemäß Anspruch 1 nach Hauptantrag ist ein Verfahren zur Steuerung von Prozessen eines jeweils ersten Gerätes und eines zweiten, einen Bandbreiten-Limitierer aufweisenden Gerätes vorgesehen. Das Verfahren umfasst das Bereitstellen einer Vielzahl von GBL-(Globale Bandbreitenlimitierende) Klassen, aus denen eine GBL-Klasse basierend auf der Priorität eines ersten Prozesses des ersten Gerätes ausgewählt wird und eine System-GBL-Klasse basierend auf der ausgewählten Klasse ausgewählt wird. Der Bandbreiten-Limitierer des zweiten Gerätes wird gemäß der System-GBL-Klasse gesetzt, um einen Ausführungszyklus des zweiten Gerätes anzupassen, wobei dieser bestimmt, dass ein Buszyklus des zweiten Geräts nach einer bestimmten Anzahl von Buszyklen des ersten Gerätes gewährt wird.

Anspruch 1 gemäß Hilfsantrag 1 schränkt gegenüber Anspruch 1 gemäß Hauptantrag die beiden Geräte auf eine MCU (Micro-Controller-Unit) als erstes Gerät und eine DMA (Direct Memory Access)-Einheit als zweites Gerät ein und sieht vor, dass der Bandbreiten-Limitierer des zweiten Gerätes gemäß der Priorität eines Prozesses des zweiten Geräts und der System-GBL-Klasse angepasst wird, wenn der erste Prozess des ersten Geräts nicht abgeschlossen ist.

Ein entsprechendes Prozesssteuerungssystem und ein maschinenlesbares Speichermedium sind in den nebengeordneten Ansprüchen 19 bzw. 27 gemäß Hilfsantrag 1 vorgesehen.

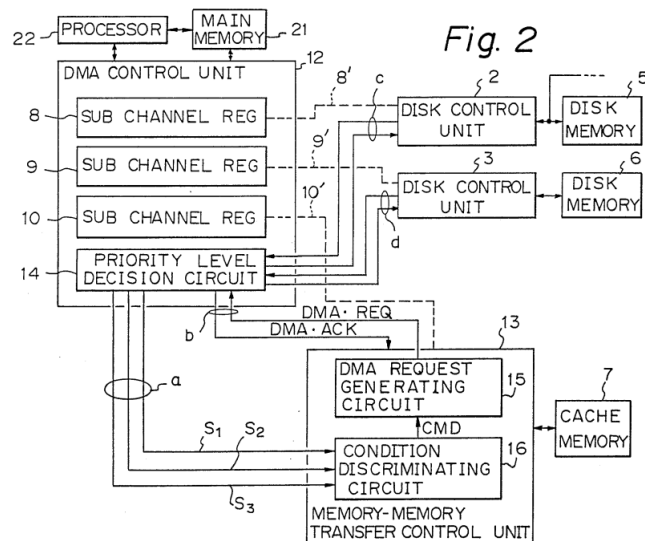
Eine weitere Anspruchsgruppe, bestehend aus den nebengeordneten Ansprüchen 10, 23 und 28 gemäß Hilfsantrag 1 sieht zusätzlich eine Auswahl und ein Aufzeichnen von GBL-Klassen für weitere zeitkritische Prozesse der MCU vor, wobei die höchste GBL-Klasse als System-GBL-Klasse ausgewählt wird.

Eine dritte Anspruchsgruppe, bestehend aus den Ansprüchen 16 und 29 gemäß Hilfsantrag 1 sieht eine Auswahl einer System-GBL-Klasse gemäß der Priorität eines ersten Prozesses der MCU, ein Setzen des Bandbreiten-Limitierers der DMA Einheit und ein Anpassen des Bandbreiten-Limitierers der DMA-Einheit bei Bereitstellen eines zweiten Prozesses für die DMA-Einheit gemäß der Priorität dieses Prozesses und der System-GBL-Klasse vor.

2. Der Hauptantrag ist nicht patentfähig.

2.1. Der Gegenstand des Anspruchs 1 nach Hauptantrag beruht ausgehend von Druckschrift D1 nicht auf einer erfinderischen Tätigkeit (§ 4PatG).

Druckschrift D1 ist ein Verfahren zur Prozesssteuerung von Datenübertragungsprozessen („Data Transfer“) eines ersten Gerätes („Disk control unit“, Bezugszeichen 2 bzw. 3) und eines zweiten Gerätes („Memory-to-memory transfer control unit“, Bezugszeichen 13) zu entnehmen, wobei ein enthaltener DMA-Schaltkreis („DMA request generating circuit“, Bezugszeichen 15) die Datenübertragungsgeschwindigkeit des Geräts anpasst (vgl. S. 3, Z. 57-59 und S. 3, Z. 64 bis S. 4, Z. 2) und damit einen Bandbreiten-Limitierer darstellt (vgl. Fig. 2 mit Beschreibung, S. 3, Z. 35 bis S. 4, Z. 18 / **Merkmal M1**).



Um eine solche Bandbreitenlimitierung zu erreichen, erfolgt ein Bereitstellen einer Mehrzahl von Signalen (Signal S1...S3, Bezugszeichen a, vgl. Fig. 2 / **teilweise Merkmal M2**, ohne Nennung von „Klassen“). Hierzu wird im „Priority Level Decision Circuit“ (Bezugszeichen 14) eine Auswahl basierend auf der Priorität eines ersten Prozesses („Data Transfer“) des ersten Gerätes („Disk Control Unit“) getroffen und ein entsprechendes Signal (Signal S1...S3, Bezugszeichen a) basierend auf den „Sub Channel Registern“ (Bezugszeichen 8-10) erzeugt. Dieses Signal spiegelt auch die Priorität der Geräte wieder, da es die Information umfasst, dass Prozesse mit hoher Priorität laufen, wenn DMA-Prozesse der Disk Control Units aktiv sind (vgl. S. 3, Zn. 44-56 und S. 4, Zn. 6-11 / **Merkmal M3**). Aus dieser signalisierten Information wählt der „Condition Diskriminating Circuit“ (Bezugszeichen 16) einen Befehl („Command“, Bezugszeichen CMD) aus (vgl. Fig. 2 i. V. m. Fig 3 mit Beschreibung, S. 4, Zn. 19-25 / **teilweise Merkmal M4**, ohne Nennung von „Klassen“). Durch diesen erfolgt das Setzen eines Bandbreiten-Limitierers des zweiten Gerätes („Memory-to-Memory Transfer Control Unit“) gemäß des ausgewählten Befehls („Command“), um einen Ausführungszyklus des zweiten Gerätes im Hinblick auf die Datenübertragungsgeschwindigkeit anzupassen („[...] adjusts the data transfer speed“, vgl. Fig. 2 mit Beschreibung S. 3, Zn. 57-59; S. 3, Z. 64 bis S. 4, Z. 2; S. 4, Zn. 6-11; Fig. 3 und 4 mit Beschreibung, S. 4, Zn. 19-43 / **Merkmal M5**).

In Druckschrift D1 wird das Vorliegen höher priorisierter Prozesse in Form der Signale S1 bis S3 codiert und daraus ein Befehl („Command“) abgeleitet (vgl. Merkmale M2, M4). Obwohl die beanspruchte zweistufige Zuordnung von Prioritäts-Informationen mittels „GBL-Klassen“ und einer daraus ausgewählten „System-GBL-Klasse“ nicht explizit benannt ist, findet sich unabhängig von deren Benennung diese inhaltliche Bedeutung der Daten in der zweistufigen Verarbeitung der Signale gemäß Druckschrift D1 wieder.

Den Ausführungen der Anmelderin, dass die Priorität des ersten Prozesses in Druckschrift D1 nicht berücksichtigt werde, kann nicht gefolgt werden, da die

Information, dass ein oder mehrere höher priorisierte Prozesse vorliegen, bei der Festlegung des Bandbreiten-Limitierers unter Verwendung des „Priority Level Decision Circuit“ Berücksichtigung findet. Hierbei wird eine Bewertung der Priorität der anstehenden Busprozesse – mithin also eine Klassifikation der Priorität – vorgenommen und diese Bewertung zum Setzen des Bandbreiten-Limitierers an das zweite Gerät weitergegeben (vgl. S. 3, Zn. 44-56 und S. 4, Zn. 6-11 / **Merkmal M2, Merkmal M4** i. V. m. M3).

Eine Anpassung eines Ausführungszyklus des zweiten Geräts im Sinne einer Festlegung des Verhältnisses von Buszyklen für das erste und das zweite Gerät (vgl. Merkmal M5.1 i. V. m. Merkmal M5) ist in Druckschrift D1 ebenfalls nicht explizit genannt, sondern es wird nur ausgeführt, dass die Datenübertragungsgeschwindigkeit angepasst wird („adjusts [...] the data transfer speed“, vgl. Fig. 2 mit Beschreibung, insbes. S.4 Zn. 9-11).

Die Begrenzung der Datenübertragungsgeschwindigkeit erfolgt für das zweite Gerät dann, wenn zumindest ein höher priorisierter Prozess des ersten Geräts (d. h. einer „Disk Control Unit“) einen Bustransfer durchführen will (vgl. S. 3, Zn. 53-59 und S. 4, Zn. 6-11). Hierzu ist eine Anpassung der Zeitintervalle für die jeweiligen Busanforderungen vorgesehen (vgl. S. 4, Zn. 6-11), was eine Anpassung des Ausführungszyklus im Sinne des vorliegenden Anspruchs zur Folge hat. Eine Anpassung der „Übertragungsgeschwindigkeit“ des zweiten Geräts ist für den Fachmann somit naheliegend mit Hilfe der den Geräten zugewiesenen Buszyklen zu erreichen, da die Datenübertragungsgeschwindigkeit bzw. die übermittelbare Datenmenge – für den Fachmann offensichtlich – vom Zyklus der jeweiligen Busanforderungen und der Dauer der jeweiligen Zuteilung des Busses abhängen, während es sich bei den Buseigenschaften (Busbreite, Taktung) fachüblicher Weise um fest vorgegebene Größen handelt (**Merkmal M5.1** i. V. m. Merkmal M5).

Die Argumentation der Anmelderin, dass das Druckschrift D1 entnehmbare Verfahren nicht der Lösung des Prozessprioritätinverse-Problems dienen kön-

ne, ändert nichts an der Beurteilung des beanspruchten Gegenstandes. Denn Anspruch 1 gemäß Hauptantrag stellt keinen Bezug zu Prozessprioritäten eines Mikrocontrollers (MCU) oder eines anderen Prozessors her. Eine Konkurrenzsituation zwischen den von einem Prozessor ausgehenden Buszyklen und DMA-Buszyklen anderer Busteilnehmer findet im Anspruch 1 keinen Niederschlag, da Anspruch 1 ganz allgemein beliebige Geräte als Busteilnehmer eines nicht weiter charakterisierten Bussystems umfasst.

Der Gegenstand des geltenden Patentanspruchs 1 gemäß Hauptantrag ergibt sich für den Fachmann daher in naheliegender Weise aus Druckschrift D1 und ist daher nicht patentfähig.

2.2. Mit dem nicht patentfähigen Anspruch 1 gemäß Hauptantrag sind auch die weiteren unabhängigen Ansprüche des Hauptantrags und die auf diese Ansprüche direkt oder indirekt rückbezogenen Unteransprüche nicht schutzfähig, da auf diese Ansprüche jeweils kein eigenständiges Patentbegehren gerichtet ist und über einen Antrag nur einheitlich entschieden werden kann (vgl. BGH, Beschluss X ZB 6/05 vom 27. Juni 2007, GRUR 2007, 862, Abs. III. 3. aa – Informationsübermittlungsverfahren II).

3. Die Sache war gemäß § 79 Abs. 3 Satz 1 Nr. 1 und Abs. 3 Nr. 3 PatG an das Deutschen Patent- und Markenamt zurückzuverweisen, da bislang keine Sachentscheidung des Deutschen Patent- und Markenamts zu den mit dem Hilfsantrag 1 beanspruchten Gegenständen erfolgt ist und mit diesem Hilfsantrag auch neue Tatsachen vorliegen.

3.1. Die Ansprüche 1 bis 29 gemäß Hilfsantrag 1 sowie die Änderungen der Beschreibung sind zulässig (§ 38 PatG).

Anspruch 1 gemäß Hilfsantrag 1 basiert auf den ursprünglich in englischer Sprache eingereichten Ansprüchen 1, 2, 3, 12 und 13, sowie der Definition des Begriffs „Ausführungszyklus“ gemäß Seite 4, Zeile 26 bis Seite 5, Zeile 12 der englischsprachigen Fassung der ursprünglichen Anmeldeunterlagen.

Anspruch 10 gemäß Hilfsantrag 1 basiert auf dem ursprünglich in englischer Sprache eingereichten Anspruch 14, den Figuren 6 und 11 mit Beschreibung (engl. Fassung, S. 6, Z. 25-28 bzw. S. 7, Z. 27-29) sowie Seite 4, Zeile 26 bis Seite 5, Zeile 12 der englischsprachigen Fassung der Anmeldeunterlagen.

Anspruch 16 basiert auf dem ursprünglich in englischer Sprache eingereichten Anspruch 24, sowie Seite 2, Zeilen 20 bis 23 und Seite 4, Zeile 26 bis Seite 5, Zeile 12 der englischsprachigen Fassung der Anmeldeunterlagen.

Anspruch 19 basiert auf den ursprünglich in englischer Sprache eingereichten Ansprüchen 27, 30 und 31, sowie Seite 4, Zeile 26 bis Seite 5, Zeile 12 der englischsprachigen Fassung der Anmeldeunterlagen.

Anspruch 23 basiert auf dem ursprünglich in englischer Sprache eingereichten Anspruch 33, den Figuren 6 und 11 mit Beschreibung (engl. Fassung, S. 6, Z. 25-28 bzw. S. 7, Z. 27-29) sowie Seite 4, Zeile 26 bis Seite 5, Zeile 12 der englischsprachigen Fassung der ursprünglichen Anmeldeunterlagen.

Die jeweils auf ein maschinenlesbares Speichermedium gerichteten Ansprüche 27 bis 29 basieren auf Seite 10, zweiter Absatz, der englischsprachigen Fassung der ursprünglichen Anmeldeunterlagen.

In den Unteransprüchen wurden die Rückbezüge angepasst und redaktionelle Änderungen vorgenommen. Die Unteransprüche 2 bis 4 und 6 bis 9 gemäß Hilfsantrag 1 basieren auf den ursprünglichen Ansprüchen 4 bis 6 und 8 bis 11. Anspruch 5 basiert auf dem ursprünglichen Anspruch 7 und den Figuren 6 und 11 mit Beschreibung (engl. Fassung, S. 6, Z. 25-28 bzw. S. 7, Z. 27-29). Die Unteransprüche 11 bis 15, 17, 18, 20 bis 22, sowie 24 bis 26 basieren auf den ursprünglichen Ansprüchen 15 bis 19, 25, 26, 28, 29 und 32 sowie 34 bis 36. Die Ansprüche 12, 21 und 25 wurden dabei an den Wortlaut der deutschen Übersetzung des ursprünglichen Anspruchs 3 angepasst.

Die Beschreibung wurde um eine Aufgabe und die Würdigung des Standes der Technik ergänzt. Es wurden zudem auf Basis der ursprünglich eingereichten englischsprachigen Fassung sprachliche Anpassungen und redaktionelle Änderungen vorgenommen.

3.2. Die jeweiligen Gegenstände der Ansprüche gemäß Hilfsantrag 1 sind ausführbar (§34 Abs. 4 PatG), da diese anhand der Angaben in der Beschreibung für den Fachmann unter Einsatz seines Fachwissens ohne Schwierigkeiten zu verwirklichen sind (vgl. Schulte/Moufang, PatG, 9. Auflage, § 34, Rn. 349-352). Dem steht auch nicht entgegen, dass nach der im Beschluss vom 17. Dezember 2010 dargelegten Auffassung der Prüfungsstelle durch die ursprüngliche Figur 4 nebst Beschreibung kein Zusammenhang zwischen der durch das erste Gerät ausgewählten GBL-Klasse und der Einstellung eines Bandbreiten-Limitierers herstellbar sei. Dass mit den Abbildungsregeln gemäß Figur 4 möglicherweise ein untaugliches Beispiel für eine Zuordnung von Prozessprioritäten und GBL-Klassen zum Ermitteln des Bandbreiten-Limitierers dargestellt ist, stellt die Ausführbarkeit der beanspruchten Lehre nicht in Frage, da die beanspruchte allgemeine Vorgehensweise zum Setzen des Bandbreiten-Limitierers für den Fachmann aus der weiteren Beschreibung hinreichend klar entnehmbar ist (vgl. Offenlegungsschrift, Abs. [0005], [0006] sowie Abs. [0028] bis [0030]).

Damit trägt auch der im Zurückweisungsbeschluss zum damaligen weiteren Hilfsantrag genannte Grund nicht.

3.3. Die jeweiligen Gegenstände der nebengeordneten Ansprüche 1, 10, 16, 19, 23 und 27 bis 29 gemäß Hilfsantrag 1 sind unter Berücksichtigung des im Verfahren befindlichen Standes der Technik neu (§ 3 PatG).

a) Der Gegenstand des geltenden Anspruchs 1 gemäß Hilfsantrag 1 ist neu, da Druckschrift D1 nicht sämtliche Merkmale des Anspruchs offenbart.

Die gegenüber dem Hauptantrag unveränderten Merkmale M2 bis M5.1 sind – wie vorstehend zu Anspruch 1 des Hauptantrags gezeigt (vgl. Abschnitt II. 2.1) – aus der Entgegenhaltung D1 zu entnehmen.

Anspruch 1 gemäß Hilfsantrag 1 unterscheidet sich von der Fassung gemäß Hauptantrag darin, dass gegenüber dem Hauptantrag die beiden im Verfahren vorgesehenen Geräte auf eine MCU (Micro-Controller-Unit) als erstes Gerät und eine DMA (Direct Memory Access)-Einheit als zweites Gerät eingeschränkt sind (vgl. Merkmal M1*). Zudem ist vorgesehen, dass der Bandbreiten-Limitierer des zweiten Geräts gemäß der Priorität eines Prozesses dieses Geräts und der System GBL-Klasse angepasst wird, falls der aktivierte Prozess des ersten Geräts nicht abgeschlossen ist, wenn ein zweiter Prozess vom zweiten Gerät bereitgestellt wird (vgl. Merkmale M6 bis M9).

Druckschrift D1 sieht zwar vor, dass es sich bei dem zweiten Gerät (d. h. der „Memory-to-Memory Transfer Control Unit“, Bezugszeichen 13, vgl. Fig. 2) um eine DMA-Einheit handelt. Bei den jeweils ersten Geräten handelt es sich jedoch um Speicherplatten-Controller („Disk Control Unit“, Bezugszeichen 2 und 3, vgl. Fig. 2) und damit nicht um eine MCU bzw. einen Prozessor des Systems (teilweise Merkmal M1*).

Dabei ist bei dem aus Druckschrift D1 bekannten Verfahren kein Bereitstellen eines zweiten Prozesses vom zweiten Gerät, d. h. von der Memory-Memory Transfer Control Unit vorgesehen (Merkmal M8 fehlt). Zwar erfolgt ein (weiteres) Anpassen des Bandbreiten-Limitierers des zweiten Geräts („Memory-to-Memory Transfer Control Unit“), wenn ein weiterer Plattenprozess gestartet wird. Hierbei handelt es sich aber nicht um einen Prozess des zweiten Geräts, dessen Priorität berücksichtigt werden soll, sondern um einen Prozess, der

von einem ersten Gerät oder einem zusätzlichen DMA-Gerät ausgeht (Merkmal M9 fehlt).

Eine alternative Betrachtung der Zuordnung der in Druckschrift D1 vorgesehenen Geräte zu den vorliegenden Anspruchsmerkmalen, bei der man die Disk Control Unit als „zweites Gerät“ ansieht, steht nicht im Einklang mit Anspruch 1, da das Vorhandensein und damit ein Setzen und Anpassen des Bandbreiten-Limitierers eines zweiten Geräts im Sinne des Anspruchs 1 dort nur für die Memory-to-Memory Transfer Control Unit vorgesehen ist.

b) Der Gegenstand des nebengeordneten Anspruchs 10 gemäß Hilfsantrag 1 ist ebenfalls neu gegenüber Druckschrift D1.

Das beanspruchte Verfahren unterscheidet sich von dem Druckschrift D1 entnehmbaren Ablauf darin, dass das Setzen eines Bandbreiten-Limitierers einer DMA-Einheit in Druckschrift 1 nicht auf Basis der Klassifizierung zeitkritischer Prozesse einer MCU (bzw. eines Prozessors) erfolgt (Merkmal N6 i. V. m. Merkmalen N2 bis N5 fehlt). Auch die Bestimmung einer höchsten Klasse (System GBL-Klasse, Merkmal N5 fehlt) auf Basis der Klassifizierung und der Aufzeichnung der einzelnen ermittelten Klassen in einem Register (Merkmal N3 fehlt) ist Druckschrift D1 nicht zu entnehmen. Zwar sieht Druckschrift D1 das Setzen eines Bandbreiten-Limitierers eines DMA-Geräts („Memory-to-Memory Transfer Control Unit“) auf Basis der Priorität von Prozessen zweier Speicherplatten-Controller (erste und zweite „Disk Control Unit“) vor (vgl. S. 3, Z. 50-59). Jedoch selbst wenn die Prozesse der Controller als durch Prozesse eines Prozessors (bzw. einer MCU) veranlasst angesehen werden, wird hierbei nicht die Priorität der Prozesse des Prozessors selbst berücksichtigt, sondern nur die Priorität der DMA-Prozesse der Speicherplatten-Controller. Die Lehre der Druckschrift D1 sieht ein Register zur jeweiligen Speicherung von DMA-Busanforderungen vor („sub channel register“, vgl. Fig. 1 und S. 3, Z. 28-28). Das Register dient aber nicht der Auswahl der höchsten Prozess-Priorität

zum Setzen des Bandbreiten-Limitierers. Vielmehr werden beide DMA-Prozesse beider Speicherplatten-Controller hier gleich behandelt und der Bandbreiten-Limitierer entsprechend der Anzahl der DMA-Anforderungen der Speicherplatten-Controller angepasst (Merkmal N6 i. V. m. Merkmalen N4 und N5 fehlt).

c) Der Gegenstand des nebengeordneten Anspruchs 16 gemäß Hilfsantrag 1 ist gegenüber Druckschrift D1 ebenfalls neu.

Anspruch 16 ist ebenfalls auf ein Prozesssteuerungsverfahren gerichtet. Bei dem ersten Gerät gemäß Druckschrift D1 handelt es sich um einen Speicherplatten-Controller („Disk Control Unit“, Bezugszeichen 2 und 3, vgl. Fig. 2) und damit nicht um eine MCU bzw. einen Prozessor des Systems (teilweise Merkmal O1). Es wird daher auch kein erster Prozess für diese MCU bereitgestellt (Merkmal O3 fehlt), auch wenn die (DMA-)Prozesse des jeweiligen Speicherplatten-Controllers („Disk Control Unit“) implizit durch Plattenzugriffe durch Prozesse der MCU bzw. des Prozessors bestimmt sein können. Ein mögliches Setzen von Bandbreiten-Limitierern mehrerer DMA-Einheiten ist nicht vorgesehen (Merkmale O2 und O5 fehlen), da nur die Übertragungsgeschwindigkeit einer der DMA-Einheiten des Systems – der „Memory-to-Memory Transfer Control Unit“ – angepasst wird und damit nur diese einen solchen Limitierer aufweist (vgl. S. 3, Z. 57 bis S. 4, Z. 11). Das Verfahren nach Anspruch 16 unterscheidet sich von dem Druckschrift D1 entnehmbaren Verfahrensablauf außerdem darin, dass in Druckschrift 1 kein Bereitstellen eines zweiten Prozesses dieser DMA-Einheit („Memory-to-Memory Transfer Control Unit“) vorgesehen ist (Merkmal O6 fehlt) und keine Anpassung des Bandbreiten-Limitierers dieser DMA-Einheit gemäß der Priorität dieses zweiten Prozesses und der System-GBL-Klasse erfolgt. Zwar sieht Druckschrift D1 ein (weiteres) Anpassen des Bandbreiten-Limitierers der DMA-Einheit vor, wenn ein DMA-Prozess eines weiteren Speicherplatten-Controllers gestartet wird. Hierbei handelt

es sich aber nicht um einen Prozess der DMA-Einheit, dessen Priorität gemäß Merkmal O7 berücksichtigt werden soll (Merkmal O7 fehlt).

d) Der Gegenstand des nebengeordneten Anspruchs 19 gemäß Hilfsantrag 1 ist gegenüber Druckschrift D1 ebenfalls neu.

Anspruch 19 ist auf ein Prozesssteuerungssystem gerichtet. Der Gegenstand der Druckschrift D1 unterscheidet sich von diesem System darin, dass in Druckschrift D1 kein Bereitstellen eines ersten Prozesses durch die MCU (bzw. den Prozessor) explizit genannt ist (Merkmal P2 fehlt). Es erfolgt daher gemäß Druckschrift D1 auch kein Setzen des Bandbreiten-Limitierers eines DMA-Geräts basierend auf der Priorität eines von der MCU selbst bereitgestellten Prozesses (Merkmal P4.4 i. V. m. Merkmalen P4.1 bis P4.3 fehlen).

e) Der Gegenstand des nebengeordneten Anspruchs 23 gemäß Hilfsantrag 1 ist gegenüber Druckschrift D1 ebenfalls neu.

Anspruch 23 ist auf ein Prozessmanagement-System gerichtet. Wie auch das inhaltlich entsprechende Prozesssteuerungsverfahren nach Anspruch 10 unterscheidet sich das beanspruchte System von der aus Druckschrift D1 entnehmbaren Anordnung darin, dass das Setzen eines Bandbreiten-Limitierers einer DMA-Einheit nicht auf Basis der Klassifizierung zeitkritischer Prozesse einer MCU erfolgt (Merkmal Q4.5 i. V. m. Merkmalen Q4.2 bis Q4.4 fehlt). Auch die hierzu erfolgende Bestimmung einer höchsten Klasse (System GBL-Klasse, Merkmal Q4.4 fehlt) auf Basis der Klassifizierung und die Aufzeichnung der einzelnen ermittelten Klassen in einem Register (Merkmal Q4.2 fehlt) ist Druckschrift D1 nicht zu entnehmen. Selbst wenn die Prozesse der Speicherplatten-Controller als durch Prozesse einer MCU veranlasst angesehen werden können (d. h. ihnen Zugriffe von Programmen der MCU auf dort gespeicherte Daten zugrunde liegen), wird nicht die Priorität der in der MCU ab-

laufenden Prozesse selbst berücksichtigt, sondern vielmehr die Priorität der DMA-Prozesse der Speicherplatten-Controller.

f) Die Gegenstände der jeweils auf ein maschinenlesbares Speichermedium umfassend ein Computerprogramm gerichteten Ansprüche 27 bis 29 nach Hilfsantrag 1, die u. a. auf die nebengeordneten Ansprüche 1 bzw. 10 und 16 rückbezogen sind, sind gegenüber Druckschrift D1 ebenfalls neu.

Die vorstehend gemachten Ausführungen zu den jeweils zugrunde liegenden Verfahrensansprüchen nach Anspruch 1, Anspruch 10 bzw. Anspruch 16 gelten in gleicher Weise auch für den jeweils auf eines dieser Verfahren rückbezogenen Ansprüche 27 bis 29.

3.4. Die jeweiligen Gegenstände der nebengeordneten Ansprüche 1, 10, 16, 19, 23 und 27 bis 29 gemäß Hilfsantrag 1 sind dem Fachmann ausgehend vom im Verfahren befindlichen Stand der Technik gemäß Druckschrift D1 auch nicht unter Einbeziehung seines Fachwissens nahegelegt (§ 4 PatG).

a) Druckschrift D1 ist nicht geeignet, dem Fachmann das Verfahren nach Anspruch 1 gemäß Hilfsantrag 1 naheulegen.

Gemäß Druckschrift D1 ist eine Anpassung der Übertragungsgeschwindigkeit eines (ersten) DMA-Geräts („Memory-to-Memory Transfer Control Unit“) an einem DMA-Bus mittels eines Bandbreiten-Limitierers vorgesehen, wenn andere Geräte („Disk Control Unit“) die Nutzung dieses Busses anfordern, wobei diese DMA-Prozesse als höher priorisiert als die Busnutzung durch das erste DMA-Gerät bestimmt sind (vgl. Ausführungen zum Hauptantrag, Abschnitt II. 2.1). Zwar lassen sich die Prozesse der Speicherplatten-Controller indirekt Prozessen einer MCU bzw. eines Prozessors zuordnen, da ihnen in der Regel Zugriffe von Programmen des Prozessors auf die auf den Plattenlaufwerken gespeicherte Daten zugrunde liegen. Die DMA-Prozesse der Speicherplatten-

Controller haben in Druckschrift D1 jedoch eine fest vorgegebene Priorität (vgl. Anpassungen der Übertragungsgeschwindigkeit im Beispiel zu Fig. 2, S. 3, Z. 35 bis S. 4, Z. 18). Ein Hinweis auf die Berücksichtigung der Priorität von Prozessen der MCU selbst bei der Festlegung des Bandbreiten-Limitierers einer (weiteren) DMA-Einheit lässt sich hieraus nicht ableiten (vgl. Merkmal M5 i. V. m. Merkmal M1*).

Außerdem ist Druckschrift D1 kein Prozess einer mit einem Bandbreiten-Limitierer versehenen DMA-Einheit selbst zu entnehmen, aufgrund dessen eine Anpassung dieses Bandbreiten-Limitierers vorgenommen wird (vgl. Merkmal M8). Die Anpassung des Bandbreiten-Limitierers erfolgt gemäß Druckschrift D1 allein aufgrund der Prozesse anderer DMA-Geräte (Speicherplatten-Controller), die keine Bandbreiten-Limitierer aufweisen (vgl. Beispiel zu Fig. 2, a. a. O.). Hieraus ergibt sich somit kein Hinweis, den Bandbreiten-Limitierer der DMA-Einheit entsprechend Merkmal M9 gemäß der Priorität des zweiten Prozesses (d. h. eines Prozesses dieser DMA-Einheit mit Bandbreiten-Limitierer selbst) und der System GBL-Klasse (welche die Priorität eines Prozesses der MCU repräsentiert) anzupassen.

Druckschrift D1 stellt eine abgeschlossene Lösung für eine spezielle Beschaltung eines DMA-Busses mit Berücksichtigung fest vorgegebener Prioritäten bestimmter Busteilnehmer (d. h. der Speicherplatten-Controller) dar. Dem Fachmann hat daher – auch unter Einbeziehung seines Fachwissens – keine Veranlassung, das aus Druckschrift D1 bekannte Verfahren mit den Merkmalen M1* und M9 auszugestalten.

b) Druckschrift D1 ist ebenfalls nicht geeignet, dem Fachmann das Verfahren nach Anspruch 10 gemäß Hilfsantrag 1 naheulegen.

Druckschrift D1 ist kein Setzen eines Bandbreiten-Limitierers einer DMA-Einheit zu entnehmen, das darauf beruht, die Prioritäten zeitkritischer Prozesse der MCU zu ermitteln, diese zu klassifizieren und den Bandbreiten-Limitierers

basierend auf der höchsten bestimmten Klasse zu setzen (vgl. Merkmale N4 bis N6). Ein Bewerten und Berücksichtigen der Prioritäten von MCU-Prozessen beim Setzen des Bandbreiten-Limitierers einer DMA-Einheit ist dem Fachmann auch nicht unter Einbeziehung seines Fachwissens nahegelegt, selbst wenn man von einem Zusammenhang zwischen DMA-Prozessen der Speicherplatten-Controller und Zugriffen auf dort gespeicherte Daten durch die MCU bzw. den Prozessor ausgeht. Denn Druckschrift D1 sieht ausschließlich eine Anpassung des Bandbreiten-Limitierers einer DMA-Einheit auf Basis vorgegebener identischer Prioritäten zweier weiterer DMA-Einheiten (Speicherplatten-Controller) – also zweiter Busteilnehmer selbst – vor, so dass hierauf die Prioritäten der auf der MCU ablaufenden zeitkritischen Prozesse keinen Einfluss haben.

c) Druckschrift D1 ist ebenfalls nicht geeignet, dem Fachmann das Verfahren nach Anspruch 16 gemäß Hilfsantrag 1 nahezulegen.

Die Anpassung des Bandbreiten-Limitierers der DMA-Einheit gemäß Merkmal O7 des Anspruchs 16 entspricht der Anpassung nach Merkmal M9 des Anspruchs 1, wonach die Anpassung basierend auf der Priorität eines zweiten Prozesses der DMA-Einheit mit Bandbreiten-Limitierer und der System GBL-Klasse (welche die Priorität eines Prozesses der MCU repräsentiert) erfolgt. Es wird daher auf die vorstehenden Ausführungen zu Merkmal M9 des Anspruchs 1 gemäß Hilfsantrag 1 verwiesen, die für Anspruch 16 in gleicher Weise gelten.

d) Druckschrift D1 ist ebenfalls nicht geeignet, dem Fachmann das Prozesssteuerungssystem nach Anspruch 19 gemäß Hilfsantrag 1 nahezulegen.

Wie vorstehend zu Anspruch 1 dargelegt ergibt sich aus Druckschrift D1 kein Hinweis für den Fachmann zur Berücksichtigung der Priorität von Prozessen einer MCU bzw. eines Prozessors selbst bei der Festsetzung eines Bandbrei-

ten-Limitierers einer DMA-Einheit, da dort nur vorab festgelegte Prioritäten weiterer DMA-Einheiten (Speicherplatten-Controller) Berücksichtigung finden, wobei die Prioritäten alleine im Hinblick auf eine bestimmte Beschaltung eines DMA-Busses festgelegt sind, d. h. diese durch die vorgegebene Bewertung von Busanforderungen durch Speicherplatten-Controller und einem Speicher-zu-Speicher Transfer bestimmt sind. Dies gilt in gleicher Weise für das Prozesssteuerungssystem nach Anspruch 19, das in seinen funktionalen Merkmalen entsprechend dem Verfahren nach Anspruch 1 die Priorität eines ersten, von einer MCU bereitgestellten Prozesses bei der Ermittlung einer Klassifizierung der Priorität zum Bestimmen des Bandbreiten-Limitierers einer DMA-Einheit vornimmt (vgl. Merkmal P4.4 i. V. m. Merkmal P2 und den Merkmalen P4.2 und P4.3). Auf eine solche Klassifizierung findet sich in Druckschrift D1 kein Hinweis. Ergänzend sei hierzu auf die Ausführungen zu Merkmal M1* in Verbindung mit den Merkmalen M3 bis M5 nach Anspruch 1 gemäß Hilfsantrag 1 in Abschnitt II. 3.4. a) verwiesen, die für Anspruch 19 in gleicher Weise gelten.

e) Druckschrift D1 ist auch nicht geeignet, dem Fachmann das Prozessmanagement-System nach Anspruch 23 gemäß Hilfsantrag 1 naheulegen.

Anspruch 23 ist auf ein Prozessmanagement-System gerichtet, das in seinen funktionalen Merkmalen im Wesentlichen dem Verfahren nach Anspruch 10 entspricht. Insbesondere ist eine entsprechende Bewertung und Berücksichtigung einer Mehrzahl zeitkritischer Prozesse von der MCU vorgesehen (vgl. Merkmal Q4.3 i. V. m. Merkmalen Q4.4 und Q4.5). Auf eine solche Berücksichtigung findet sich in Druckschrift D1 kein Hinweis. Es sei hierzu ergänzend auf die Ausführungen zu Anspruch 19 in Abschnitt II. 3.4. d) verwiesen, die für Anspruch 23 in gleicher Weise gelten.

f) Die Gegenstände der jeweils auf ein maschinenlesbares Speichermedium umfassend ein Computerprogramm gerichteten Ansprüche 27 bis 29 gemäß

Hilfsantrag 1 sind dem Fachmann auch unter Einbeziehung seines Fachwissens ebenfalls nicht aus Druckschrift D1 nahegelegt.

Die vorstehenden Ausführungen zu den jeweils zugrunde liegenden Verfahrensansprüchen nach Anspruch 1, Anspruch 10 bzw. Anspruch 16 gelten in gleicher Weise auch für die jeweils auf eines dieser Verfahren rückbezogenen Ansprüche 27 bis 29.

3.5. Die Sache war an das Deutschen Patent- und Markenamt zurückzuverweisen, da bislang keine Sachentscheidung des Deutschen Patent- und Markenamts erfolgt ist und zudem neue Tatsachen vorliegen.

Das Fehlen einer Sachentscheidung ist dann gegeben, wenn die Entscheidung des DPMA auf Gründen beruht, die ein Eingehen auf die Frage der Patentfähigkeit der Erfindung entweder vollständig oder teilweise entbehrlich machen (vgl. Schulte/Püschel, PatG, 9. Auflage, § 79, Rn. 20, 21) und liegt unter anderem vor, wenn die Anmeldung aus formalen Gründen zurückgewiesen wurde oder das Patentbegehren in zulässiger Weise so geändert wurde, dass es nunmehr an einer Sachentscheidung des DPMA fehlt (ebd., Rn. 22, Nr. 1 und 5).

Das Patentbegehren wurde seitens der Prüfungsstelle wegen unzulässiger Erweiterung des Anmeldungsgegenstandes bzw. mangelnder Ausführbarkeit zurückgewiesen. Das nunmehr vorliegende Patentbegehren gemäß Hilfsantrag 1 genügt den formalen Anforderungen der §§ 34 und 38 PatG und erfüllt damit die Voraussetzungen für die Prüfung der Patentfähigkeit gemäß §§ 1 bis 5 PatG. Eine solche Prüfung ist bislang nicht erfolgt, so dass es an einer Sachentscheidung des DPMA fehlt.

Ein Zurückverweisungsgrund ergibt sich zudem aus dem Vorliegen neuer Tatsachen (§ 79 Abs. 3 Nr. 3 PatG), da das Patentbegehren gemäß Hilfsantrag 1

basierend auf der Beschreibung, insbesondere zu den Figuren 6 und 11 sowie der Seite 4, Zeile 26 bis Seite 5, Zeile 12 und Seite 2, Zeilen 20 bis 23, geändert wurde.

Zwar wurde von der Prüfungsstelle im Erstbescheid zum ursprünglichen Anspruch 1 die Entgegenhaltung D1 genannt. In den Folgebescheiden vom 5. Juli 2007, dem 10. Dezember 2007, dem 11. Juni 2008 und dem 22. Juli 2009 wurde jedoch nicht mehr auf diese Druckschrift eingegangen. Zum Gegenstand des nunmehr vorliegenden Hilfsantrags 1 erfolgte keine erstinstanzliche Prüfung.

Aus dem im Verfahren befindlichen Stand der Technik sind die nunmehr im Hilfsantrag 1 unter Aufnahme von Merkmalen aus der Beschreibung beanspruchten Verfahren zur Prozesssteuerung, Prozesssteuerungssysteme und maschinenlesbare Speichermedien – wie vorstehend unter Abschnitt II. 3.3 und 3.4 dargelegt – dem Fachmann nicht nahegelegt.

Es kann daher nicht ausgeschlossen werden, dass insbesondere unter dem Gesichtspunkt der §§ 3 und 4 PatG ein einer Patenterteilung möglicherweise entgegenstehender Stand der Technik existiert. Zu deren Ermittlung sind in erster Linie die Prüfungsstellen des Patentamts berufen, welche hierzu über geeignete Recherchemittel und Fachkenntnisse verfügen (ebd., § 79, Rn. 16, 27).

Da eine sachgerechte Entscheidung nur aufgrund einer vollständigen Recherche des relevanten Standes der Technik ergehen kann, war die Sache zur weiteren Prüfung und Entscheidung an das Deutsche Patent- und Markenamt zurückzuverweisen.

III.

Rechtsmittelbelehrung

Gegen diesen Beschluss steht der am Beschwerdeverfahren Beteiligten das Rechtsmittel der Rechtsbeschwerde zu. Da der Senat die Rechtsbeschwerde nicht zugelassen hat, ist sie nur statthaft, wenn gerügt wird, dass

1. das beschließende Gericht nicht vorschriftsmäßig besetzt war,
2. bei dem Beschluss ein Richter mitgewirkt hat, der von der Ausübung des Richteramtes kraft Gesetzes ausgeschlossen oder wegen Besorgnis der Befangenheit mit Erfolg abgelehnt war,
3. einem Beteiligten das rechtliche Gehör versagt war,
4. ein Beteiligter im Verfahren nicht nach Vorschrift des Gesetzes vertreten war, sofern er nicht der Führung des Verfahrens ausdrücklich oder stillschweigend zugestimmt hat,
5. der Beschluss aufgrund einer mündlichen Verhandlung ergangen ist, bei der die Vorschriften über die Öffentlichkeit des Verfahrens verletzt worden sind, oder
6. der Beschluss nicht mit Gründen versehen ist.

Die Rechtsbeschwerde ist innerhalb eines Monats nach Zustellung des Beschlusses beim Bundesgerichtshof, Herrenstr. 45 a, 76133 Karlsruhe, durch einen beim Bundesgerichtshof zugelassenen Rechtsanwalt als Bevollmächtigten schriftlich einzulegen.

Wickborn

Kruppa

Dr. Schwengelbeck

Altvater

Hu