



# BUNDESPATENTGERICHT

17 W (pat) 9/03

---

(AktENZEICHEN)

Verkündet am  
20. Januar 2004

...

## BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 101 16 328.2-53

...

hat der 17. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 20. Januar 2004 unter Mitwirkung des Richters Dipl.-Ing. Bertl als Vorsitzender sowie der Richter Dr. Schmitt, Dipl.-Ing. Prasch und Dipl.-Ing. Schuster

beschlossen:

Die Beschwerde wird zurückgewiesen.

## **Gründe**

### **I.**

Die vorliegende Patentanmeldung ist beim Deutschen Patent- und Markenamt unter der Bezeichnung:

"Verfahren zur Verifikation eines Layouts einer integrierten Schaltung mit Hilfe eines Rechners sowie dessen Anwendung zur Herstellung einer integrierten Schaltung"

eingereicht worden.

Sie wurde von der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts mit Beschluss vom 24. Oktober 2002 zurückgewiesen. In der Begründung ist ausgeführt, dass der Gegenstand des Patentanspruchs 1 nicht auf erfinderischer Tätigkeit beruhe.

Die Anmelderin hat Beschwerde eingelegt und stellt den Antrag,

den angefochtenen Beschluss aufzuheben und das nachgesuchte Patent zu erteilen auf der Grundlage folgender Unterlagen:

Patentansprüche 1 - 3, eingegangen am 29. Mai 2002,

Beschreibung S 1, 4 - 6a, 8, 9 und 13, eingegangen am 29. Mai 2002, S 2, 3, 7, 10 - 12 und 14, eingegangen am

2. April 2001 (AT),

2 Blatt Zeichnungen mit Figuren 1A - 3, eingegangen am 8. Juni 2001,

hilfsweise

Patentansprüche 1 und 2, eingegangen am 23. Dezember 2003,

Beschreibung S 1, 4, 5, 6a, 8, 9 und 13, eingegangen am 29. Mai 2002,

S 2, 3, 7, 10 - 12 und 14, eingegangen am 2. April 2001 (AT), S 6, eingegangen am 23. Dezember 2003, Zeichnungen wie oben.

Der Anspruch 1 nach Hauptantrag lautet:

"Verfahren zur Kapazitätsberechnung eines Layouts einer integrierten Schaltung mit mehreren Verdrahtungsebenen, wobei in mindestens einer Verdrahtungsebene eine Mehrzahl von floatenden Strukturen, insbesondere Füllstrukturen (1), in wenigstens einem Strukturgebiet (3) angeordnet sind, wobei in der Verdrahtungsebene das Strukturgebiet (3) von einem Verdrahtungsnetz (2) beabstandet angeordnet ist,

mit den Verfahrensschritten

Bestimmen eines Begrenzungspolygons (4) für das Strukturgebiet (3) mit den floatenden Strukturen (1), dessen Form entsprechend dem äußeren Rand des Strukturgebiets (3) modelliert wird,

Berechnen eines Kapazitätskoeffizienten für das Strukturgebiet mit den floatenden Strukturen auf der Grundlage eines Füllpolygons (5), das dem Begrenzungspolygon (4) entspricht, und

Verwenden des für das Strukturgebiet mit den floatenden Strukturen berechneten Kapazitätskoeffizienten zur Kapazitätsextraktion des Layouts."

Der Anspruch 1 gemäß dem Hilfsantrag lautet:

"Verfahren zur Kapazitätsberechnung eines Layouts einer integrierten Schaltung mit mehreren Verdrahtungsebenen (1, 2, 6, 7), wobei in mindestens einer Verdrahtungsebene, die zwischen zwei weiteren Verdrahtungsebenen (6, 7) angeordnet ist, eine Mehrzahl von floatenden Strukturen, insbesondere Füllstrukturen (1), in wenigstens einem Strukturgebiet (3) angeordnet sind, wobei in der Verdrahtungsebene das Strukturgebiet (3) von einem Verdrahtungsnetz (2) beabstandet angeordnet ist,

mit den Verfahrensschritten

Bestimmen eines Begrenzungspolygons (4) für das Strukturgebiet (3) mit den floatenden Strukturen (1), dessen Form entsprechend dem äußeren Rand des Strukturgebiets (3) modelliert wird,

Berechnen eines Kapazitätskoeffizienten für das Strukturgebiet mit den floatenden Strukturen auf der Grundlage eines Füllpolygons (5), das dem Begrenzungspolygon (4) entspricht, wobei das Füllpolygon (5) durch ein Isolatorpolygon mit einer hohen Dielektrizitätskonstante und gleichen Abmessungen modelliert wird und wobei der Kapazitätskoeffizient für das Strukturgebiet mit den floatenden Strukturen unter Verwendung eines Modells berechnet wird, bei dem das Isolatorpolygon vollständig entfernt ist, so dass als Kapazitätskoeffizient der beiden Verdrahtungsebenen (6, 7), zwischen den die Verdrahtungsebene mit den floatenden Strukturen angeordnet, im Bereich des Strukturgebietes (3) ein Standardisolator mit einer Dicke angesetzt wird, die um die Dicke des Isolatorpolygon vermindert ist, und

Verwenden des für das Strukturgebiet mit den floatenden Strukturen berechneten Kapazitätskoeffizienten zur Kapazitätsextraktion des Layouts."

Die Anmelderin führt aus, dass das beanspruchte Verfahren zur Berechnung der Kapazitäten zwischen den Strukturen des Layouts von integrierten Schaltungen diene. Diese Berechnungen würden durchgeführt, um Leiterstrukturen erkennen zu können, die das Schaltverhalten oder das Übersprechen zwischen den Strukturen ungünstig beeinflussten. Bei Erkennung ungünstiger Leiterstrukturen würden geeignete Abhilfemaßnahmen getroffen, beispielsweise die Leitungsführung verändert. Die Kapazitätsberechnungen würden mit Programmen auf einem Rechner durchgeführt. Bei der großen Anzahl von Strukturen einer integrierten Schaltung stoße aber auch eine rechnergestützte Berechnung an zeitliche Grenzen. Diese sei insbesondere dann überschritten, wenn bei der Kapazitätsberechnung Füllstrukturen berücksichtigt würden. Die durch eine Eigenart des Herstellungsprozesses bedingten Füllstrukturen bestünden aus einzelnen kleinen Leiterflecken, bei deren Berücksichtigung sich der Berechnungsaufwand drastisch erhöhe. Mit der Anmeldung werde ein bestimmtes Verfahren zur Kapazitätsberechnung vorgeschlagen, das den Berechnungsaufwand erheblich reduziere, ohne dass wesentliche Verfälschungen aufträten.

Dem vorgeschlagenen Verfahren sei auch technischer Charakter zuzubilligen. Denn der Bundesgerichtshof habe in der Entscheidung "Logikverifikation" festgestellt, dass einem Zwischenschritt in einem Prozess, der mit der Herstellung von (Silizium-) Chips ende, die technische Natur nicht abgesprochen werden könne, was auch für den vorliegenden Fall zutrefte. Das vorgeschlagene Verfahren sei darüber hinaus auch patentfähig. Denn der Fachmann, ein Physiker oder Elektroingenieur mit Berufserfahrung auf dem Gebiet der Herstellung von integrierten Schaltungen, werde durch die entgegengehaltenen Druckschriften nicht zu der beanspruchten Lösung angeregt. Es hätte einer Vielzahl von Schritten bedurft, um zu der vorgeschlagenen Lösung zu kommen.

Der Anspruch 1 gemäß dem Hilfsantrag umfasse noch einen weiteren Schritt, nämlich den, das Isolatorpolygon vollständig zu entfernen, in dem der Abstand um die Dicke dieses Polygons vermindert werde.

## II.

Die in rechter Frist und Form erhobene Beschwerde ist auch sonst zulässig. Sie ist jedoch nicht begründet, da der Gegenstand des nachgesuchten Patents weder in der Anspruchsfassung nach dem Hauptantrag noch nach dem Hilfsantrag auf erfinderischer Tätigkeit beruht (§§ 1, 4 PatG).

### **Zum Hauptantrag:**

1. Gegenstand des Patentanspruchs 1 ist ein Verfahren zur Kapazitätsberechnung zwischen den (Leiter-) Strukturen des Layouts einer integrierten Schaltung. Wie in der Beschreibungseinleitung ausgeführt, können solche Kapazitätsberechnungen aufgrund der großen Anzahl von zu berücksichtigenden Strukturen nur noch von Programmen, sogenannten Fieldsolvern, durchgeführt werden. Aber auch mit diesen Programmen können die Kapazitätskoeffizienten großer Layouts nur unter Vereinfachungen bei der Modellierung berechnet werden (vgl S 2, Z 21 – S 3, Z 16).

Der Anmeldung liegt hiervon ausgehend die Aufgabe zugrunde, ein Verfahren zur Kapazitätsberechnung eines Layouts mit Hilfe eines Rechners anzugeben, das auch die Berücksichtigung von in die Verdrahtung eingefügten floatenden Strukturen erlaubt (vgl S 5, Z 32 – S 6, Z 2). Floatenden Strukturen sind, wie in Fig 1A beispielsweise dargestellt, Füllstrukturgebiete 3, die aus einzelnen untereinander nicht verbundenen Leiterflecken 5 bestehen, deren Abmessungen  $1\ \mu\text{m}$  und deren Abstände  $0,7\ \mu\text{m}$  betragen können (vgl S 6, Z 33 – S 6a, Z 4), und die nicht mit einem festen Potential verbunden sind, also "floaten".

Diese Aufgabenstellung wird gemäß Anspruch 1 dadurch gelöst, dass für die im Layout vorhandenen Füllstrukturgebiete ein Begrenzungspolygon bestimmt wird, das von den leitenden Strukturen derselben Verdrahtungsebene (etwas) beabstandet ist (vgl Figur 1B). Die Kapazitäten bzw Kapazitätskoeffizienten der Layoutstrukturen werden sodann "auf der Grundlage", dh in üblicher Weise, unter Zugrundelegung dieses Begrenzungs- bzw Füllpolygons bestimmt.

Mit dem Patentanspruch 1 wird folglich vorgeschlagen, bei der Kapazitätsberechnung für die Füllstrukturen nicht die einzelnen Leiterflecken getrennt zu berücksichtigen, sondern das Füllstrukturgebiet vereinfacht als geschlossene Leiterfläche anzusetzen. Es ist glaubhaft, dass durch diese vereinfachende Annahme der Rechenaufwand für die Kapazitätsberechnung entscheidend verringert und eine (näherungsweise) Berechnung der Kapazitätskoeffizienten eines Layouts mit floatenden Füllstrukturen am Rechner mit geringerem Zeitaufwand ermöglicht wird.

**2.** Der Kapazitätsberechnung nach dem Anspruch 1 kommt zwar technischer Charakter zu.

Dabei tritt der Senat nicht der in den Aufsätzen von Krasser: "Erweiterung des patentrechtlichen Erfindungsbegriffs?" (GRUR 2001, 959, 961f) und Schölch: "Softwarepatente ohne Grenzen" (GRUR 2001, 16) vertretenen Ansicht bei, dass die vom Bundesgerichtshof in der Entscheidung "Logikverifikation" (BIPMZ 2000, 273) unter Verzicht auf das bisherige Erfordernis des "unmittelbaren Einsatzes von beherrschbaren Naturkräften" vorgenommene Fortschreibung des Technikbegriffes so weit gehe, dass auch bloße Überlegungen auf dem Gebiet der Statistik (Krasser aaO, 963) oder die Erkenntnis grundsätzlicher naturwissenschaftlicher oder physikalischer Zusammenhänge, wie bspw der Maxwell'schen Gleichungen (Schölch aaO, 16) dem Patentschutz zugänglich seien. Folgte man dieser Interpretation, so wäre die vorliegend beanspruchte Kapazitätsberechnung, die letztlich auf dem Zusammenhang von Leiterfläche, Abstand und Dielektrizitätskonstante  $\epsilon$  beruht, schon deshalb als technisch anzusehen, weil sich der genannte Zusammenhang auf körperliche bzw physikalische Gegebenheiten konzentriert (vgl BGH "Logikverifikation" aaO, 275).

Der Bundesgerichtshof hat jedoch in dieser (und nachfolgenden) Entscheidungen bekräftigt, dass die Technizität - neben den in § 1 Abs 1 PatG genannten weiteren Erfordernissen - (auch bei Programmen für Datenverarbeitungsanlagen) eine grundlegende Voraussetzung für die Patentfähigkeit der angemeldeten Lehre darstellt (vgl aaO, 274).

Diese Aussage des Bundesgerichtshofs versteht der Senat jedoch nicht in dem Sinne, dass auch naturwissenschaftliche oder physikalische Grundlagenerkenntnisse dem Bereich der Technik zuzuordnen und damit dem Patentschutz zugänglich wären. Denn das Gebiet der Technik umschließt nicht die Erkenntnisse grundsätzlicher naturgesetzlicher Zusammenhänge, sondern umfasst lediglich die Anwendungen oder Umsetzungen dieser Erkenntnisse zu einem konkreten Zweck, nämlich als Lehre zum Handeln (vgl. Busse, PatG, 6. Aufl., § 1 Rdn 17, 18). In der Entscheidung "Logikverifikation" spricht der Bundesgerichtshof ausdrücklich von technischer Problemstellung und technischen Überlegungen, also Problemstellungen und Überlegungen auf dem Gebiet der Technik, dh der Anwendung wissenschaftlicher Erkenntnisse zu einem konkreten Zweck. Hierunter fallen nicht die zweckfreien Erkenntnisse auf dem Gebiet der (theoretischen) Wissenschaft selbst, die im übrigen auch durch § 1 Abs 2 Nr 1 PatG vom Patentschutz ausgenommen wären. Ein Verfahren zur Kapazitätsberechnung, das lediglich den naturgesetzlichen Zusammenhang der die Kapazität bestimmenden Größen (Leiterfläche, Abstand, Dielektrizitätskonstante  $\epsilon$ ) zum Gegenstand hätte, wäre daher dem Patentschutz nicht zugänglich.

Die Kapazitätsberechnung nach dem vorliegenden Anspruch 1 hat jedoch eine konkrete Anwendung dieses naturgesetzlichen Zusammenhangs zum Gegenstand und liegt daher auf technischem Gebiet. Ausgehend von der Problemstellung, dass die rechnergestützte Berechnung der Kapazitätskoeffizienten eines Layouts unter Berücksichtigung von Füllstrukturen in einem zeitlich vertretbaren Rahmen erfolgen soll, lehrt der Anspruch, an Stelle der real vorhandenen Füllstruktur – bestehend aus einer großen Anzahl von einzelnen Leiterflecken - ein Füllpolygon zu setzen, mit dem die Kapazitätsberechnung bei vertretbarer Genauigkeitseinbuße mit erheblich geringerem Rechenaufwand erfolgen kann. Zu dieser Vereinfachung konnte der Fachmann, ein auf dem Gebiet der Herstellung von integrierten Schaltungen tätiger Physiker oder Elektroingenieur, nur unter Berücksichtigung der konkreten Randbedingungen des technischen Umfelds, also durch technische Überle-

gungen gelangen. Er musste ua abschätzen, ob eine solche Vereinfachung den tatsächlich auftretenden Verhältnissen ausreichend nahe kam.

**3.** Das Verfahren nach dem Patentanspruch 1 beruht jedoch nicht auf erfinderischer Tätigkeit.

In dem Aufsatz von Jason Cong ua "Analysis and Justification of a Simple, Practical 2 1/2-D Capacitance Extraction Methodology", veröffentlicht in DAC, 1997, S 627 - 632 wird der Fachmann darauf hingewiesen (vgl S 627 Abstract), dass die Kapazitätsberechnungen für die Strukturen des Layouts einer integrierten Schaltung nur unter vereinfachenden Annahmen mit vertretbarem Rechenaufwand durchgeführt werden können. Diese Auffassung stimmt mit der überein, die in der Beschreibungseinleitung (S 3, Z 18 - 22) von der Anmelderin als dem Fachmann bekannt dargelegt wird.

Dieser bekannte Umstand regte den Fachmann an, auch bei der Berechnung der Kapazitätskoeffizienten von floatenden Füllstrukturen eines Layouts nach Vereinfachungen zu suchen, mit denen sich der Rechenaufwand erheblich vermindern ließ, ohne die Genauigkeit der Berechnung in unvertretbarem Maße zu verschlechtern. Dabei ist davon auszugehen, dass dem Grundkenntnisstand des besagten Fachmanns sowohl die Kapazitätsberechnung aus dem Zusammenhang von Fläche, Abstand der Flächen und der Dielektrizitätskonstante  $\epsilon$  zuzurechnen war als auch die Benutzung von (Kapazitäts-) Ersatzschaltbildern, mit denen verschiedene räumliche Verhältnisse modellhaft nachgebildet werden können. Bei der Bestimmung eines Kapazitätersatzschaltbildes der Füllstruktur zu benachbarten Verdrahtungsebenen unterschied der Fachmann zwei Fälle, nämlich den einen, in dem die vorhandene Füllstruktur tatsächlich einen Leiterfleck aufwies, und den anderen, in dem ein Zwischenraum zwischen den Leiterflecken nachzubilden war. Da dem Fachmann vorgegeben war (vgl S 6a, Z 2 - 4 der Beschreibung), dass der Abstand zwischen den Leiterflecken der Füllstruktur wesentlich geringer anzusetzen ist als die Abmessungen der Leiterflecken selbst, konnte er ohne weiteres absehen, dass ein Ansatz für die Kapazitätsberechnung, bei dem die geringfügig abweichende Kapazität (je Flächeneinheit) der kleineren Zwischenräume mit

denen der größeren Leiterflecken gleichgesetzt wurde, nur in geringem Maße von den realen Kapazitätsverhältnissen abwich, aber den Vorteil einer erheblichen Vereinfachung bei der Berechnung mit sich brachte.

Es lag daher für den Fachmann nahe, bei der Berechnung der Kapazitätskoeffizienten eines Layouts die tatsächlich unterbrochene Füllstruktur als zusammenhängende Leiterfläche von der Form des Füllpolygons zu berücksichtigen, wie im Patentanspruch 1 angegeben.

### **Zum Hilfsantrag:**

1. Der Patentanspruch 1 in dieser Fassung unterscheidet sich vom Anspruch 1 nach dem Hauptantrag lediglich hinsichtlich einer Detaillierung der Angaben zur Berechnung der Kapazitätskoeffizienten.

Demnach wird auch hier zur Berechnung der Kapazitätskoeffizienten der Strukturen eines Layouts die tatsächlich unterbrochene Füllstruktur als zusammenhängende Leiterfläche mit der Form des Füllpolygons modelliert.

Darüber hinaus ist angegeben, welche Dicke für das Dielektrikum bei der konkreten Berechnung der Kapazität zwischen zwei Strukturen, zwischen denen eine Verdrahtungsebene mit einer floatenden Füllstruktur liegt, anzusetzen ist (vgl Fig 2). Als Dicke des Dielektrikums bzw als Abstand zwischen den beiden Strukturen wird im Bereich des Strukturgebiets ein Standardisolator angesetzt, dessen Dicke um die Dicke eines dem Füllpolygon entsprechenden Isolatorpolygons mit hoher Dielektrizitätskonstante vermindert ist.

Die im Anspruch gewählte Formulierung versteht der Fachmann so, dass für die Kapazitätsberechnung im Bereich der Füllstruktur, wie sie in Figur 2 dargestellt ist, als Dicke bzw Abstand zwischen den beiden Kondensatorplatten 6 und 7 näherungsweise ein Dielektrikum zugrundegelegt werden soll, dessen Dicke um die Dicke der metallisch leitenden Füllstruktur 1 reduziert ist, die also nur mehr die Dicke der beiden Standardisolatoren 8 und 9 berücksichtigt, wie in Figur 3 dargestellt.

2. Auch die mit dem Anspruch 1 gemäß Hilfsantrag vorgeschlagene Verfahrensweise für die Berechnung der Kapazität eines Layouts war für den Fachmann naheliegend.

Wie zum Hauptantrag erläutert, konnte der Fachmann ohne eigene erfinderische Tätigkeit erkennen, dass die Berechnung der Kapazitätskoeffizienten der Strukturen eines Layouts untereinander kaum verfälscht wurde, wenn an Stelle einer aus einzelnen Leiterflecken bestehenden floatenden Füllstruktur eine geschlossene Leiterfläche mit den äußeren Abmessungen der Füllstruktur angenommen wurde. Unter Zugrundelegung dieser Vereinfachung stellt sich für den Fachmann die mit dem Anspruch 1 gemäß dem Hilfsantrag zusätzlich vorgeschlagene Bemessung der Dicke bzw des Abstandes für eine Kapazitätsberechnung zwischen zwei Strukturen (bzw Kondensatorplatten), die sich in Verdrahtungsebenen oberhalb und unterhalb der Füllgebietsebene (genauer: Füllstruktur mit bestimmter Dicke) befinden, nicht als zusätzlicher erfinderischer Schritt dar, sondern lediglich als fachmännisches Handeln. Aus der Vorgabe, dass die Füllstruktur floatend ausgebildet sein sollte, dh mangels einer elektrischen Verbindung abhängig vom umgebenden Feld jedes beliebige elektrische Potential einnehmen konnte, schloß der Fachmann, dass die metallische Füllstruktur - im Gegensatz zu den Isolatorschichten - keinen Beitrag zur Kapazität lieferte, so dass die Dicke der Füllstruktur bei der Kapazitätsberechnung außer Ansatz bleiben konnte und nur die Dicke der beiden Isolatorschichten (Standardisolatoren) zu berücksichtigen war. Ein weiterer erfinderischer Schritt, wie ihn die Anmelderin sieht, kann deshalb auch in dieser Maßnahme nicht erkannt werden.

Bei dieser Sachlage war die Erteilung eines Patents weder nach dem Hauptantrag noch nach dem Hilfsantrag der Anmelderin möglich. Die Beschwerde gegen den Beschluss der Prüfungsstelle G 06 F war daher zurückzuweisen.

Bertl

Dr. Schmitt

Prasch

Schuster

Pü