



BUNDESPATENTGERICHT

20 W (pat) 67/03

(Aktenzeichen)

Verkündet am
4. Dezember 2006

...

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 197 56 085.7-35

...

hat der 20. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 4. Dezember 2006 durch ...

beschlossen:

Die Beschwerde wird zurückgewiesen.

Gründe

I

Die Patentanmeldung wurde von der Prüfungsstelle für Klasse H 03 M des Deutschen Patent- und Markenamts mit Beschluss vom 27. Februar 2003 mit der Begründung zurückgewiesen, dass der Gegenstand des am 10. Dezember 1998 beim DPMA eingegangenen Patentanspruchs 1 nicht auf erfinderischer Tätigkeit beruhe.

Die Anmelderin stellt den Antrag,

das Patent mit Hauptantrag, eingegangen am 10. Dezember 1998, hilfsweise mit Patentanspruch 1, eingegangen am 30. November 2006, und jeweils noch anzupassenden Unterlagen zu erteilen.

Der geltende Patentanspruch 1 nach Hauptantrag lautet (Nummerierung hinzugefügt):

- „1. Vorrichtung zur Verarbeitung und Kodeumwandlung von Binärcodes
 - a. mit einem Verarbeitungsbinärmultiplizierer (100) zur Verarbeitung der Binärkodes in einem Verarbeitungsmodus,
 - b. wobei Mittel zur Umwandlung eines Binärkodes (P) mit einem vorbestimmten Maximalwert (P_{max}) in einen wertgleichen Kode (Q) zu einer unterschiedlichen Basis (B) vorgesehen sind, dessen Koeffizienten (Q_2, Q_1, Q_0) binär kodiert werden,

- c. wobei die Stellenanzahl (s) des wertgleichen Codes (Q) dem vorbestimmten Maximalwert entspricht,

wobei die Mittel folgende Einrichtungen aufweisen:

- d. eine Einrichtung zum Anlegen des Binärkodes (P) an einen ersten Eingang (110) des Verarbeitungsbinärmultiplizierers (100) und Anlegen des Kehrwerts der Basis (B) in Binärdarstellung an einen zweiten Eingang (120) des Verarbeitungsbinärmultiplizierers (100) in einem Kodeumwandlungsbetriebsmodus zur Durchführung einer Binärmultiplikation,
- e. eine Einrichtung zum Aufteilen des Resultats der Binärmultiplikation in einen Vorkommateil (VKT) und einen Nachkommateil (NKT),
- f. eine Einrichtung zum Ermitteln des niedrigsten Koeffizienten (Q₀) des wertgleichen Codes (Q) anhand des Nachkommateils (NKT) und
- g. eine Einrichtung zum wiederholten Aktivieren der Einrichtungen zum Anlegen des Binärkodes, zum Aufteilen des Resultates der Binärmultiplikation bzw. zum Ermitteln des niedrigsten Koeffizienten, zur Ermittlung der weiteren Koeffizienten (Q₁, Q₂) des wertgleichen Codes (Q) anhand des jeweiligen Nachkommateils (NKT), bis die Stellenanzahl (s) erreicht ist, wobei an den ersten Eingang (110) des Verarbeitungsbinärmultiplizierers (100) jeweils der Vorkommateil (VKT) des vorherigen Resultats zur Binärmultiplikation mit dem an den zweiten Eingang (120) angelegten Kehrwert der Basis (B) in Binärdarstellung angelegt wird.“

Der geltende Patentanspruch 1 nach Hilfsantrag unterscheidet sich vom Gegenstand des weiter gefassten Patentanspruchs 1 nach Hauptantrag durch die

Präzisierung des Merkmals c), dass die Stellenanzahl (s) des wertgleichen Codes (Q) dem vorbestimmten Maximalwert **für MPEG-Signale** entspricht und durch das zusätzliche Merkmal h), dass der Kehrwert der gewählten Basis (B) in seiner Binärdarstellung im Voraus bezüglich seines niederwertigsten Bits LSB (least significant bit) erhöht wird.

Der Patentanspruch 1 nach Hilfsantrag lautet (Nummerierung hinzugefügt):

- „1. Vorrichtung zur Verarbeitung und Kodeumwandlung von Binärcodes
 - a. mit einem Verarbeitungsbinärmultiplizierer (100) zur Verarbeitung der Binärcodes in einem Verarbeitungsbetriebsmodus,
 - b. wobei Mittel zur Umwandlung eines Binärcodes (P) mit einem vorbestimmten Maximalwert (Pmax) in einen wertgleichen Code (Q) zu einer unterschiedlichen Basis (B) vorgesehen sind, dessen Koeffizienten (Q2, Q1, Q0) binär kodiert werden,
 - c. wobei die Stellenanzahl (s) des wertgleichen Codes (Q) dem vorbestimmten Maximalwert für MPEG-Signale entspricht,

wobei die Mittel folgende Einrichtungen aufweisen:

- d. eine Einrichtung zum Anlegen des Binärcodes (P) an einen ersten Eingang (110) des Verarbeitungsbinärmultiplizierers (100) und Anlegen des Kehrwerts der Basis (B) in Binärdarstellung an einen zweiten Eingang (120) des Verarbeitungsbinärmultiplizierers (100) in einem Kodeumwandlungsbetriebsmodus zur Durchführung einer Binärmultiplikation,

- e. eine Einrichtung zum Aufteilen des Resultats der Binärmultiplikation in einen Vorkommateil (VKT) und einen Nachkommateil (NKT),
- f. eine Einrichtung zum Ermitteln des niedrigsten Koeffizienten (Q0) des wertgleichen Codes (Q) anhand des Nachkommateils (NKT) und
- g. eine Einrichtung zum wiederholten Aktivieren der Einrichtungen zum Anlegen des Binärkodes, zum Aufteilen des Resultates der Binärmultiplikation bzw. zum Ermitteln des niedrigsten Koeffizienten, zur Ermittlung der weiteren Koeffizienten (Q1, Q2) des wertgleichen Codes (Q) anhand des jeweiligen Nachkommateils (NKT), bis die Stellenanzahl (s) erreicht ist, wobei an den ersten Eingang (110) des Verarbeitungsbinarymultiplizierers (100) jeweils der Vorkommateil (VKT) des vorherigen Resultats zur Binärmultiplikation mit dem an den zweiten Eingang (120) angelegten Kehrwert der Basis (B) in Binärdarstellung angelegt wird und wobei
- h. der Kehrwert der gewählten Basis (B) in seiner Binärdarstellung im voraus bezüglich seines niederwertigsten Bits LSB (least significant bit) erhöht wird.“

In der mündlichen Verhandlung wurden folgende Druckschriften diskutiert:

- (1) K. STEINBUCH, W. RUPPRECHT: Nachrichtentechnik, 2. Aufl., Berlin: Springer-Verlag, 1973, S. 328-332 und
- (2) US 40 11 439.

Die Anmelderin führt aus, dass bei der beanspruchten Vorrichtung ein Verarbeitungsbinarymultiplizierer sowohl zur Verarbeitung als auch zur Umwandlung der Binärkodes eingesetzt wird. Bei der Kodeumwandlung nach dem Stand der Technik sei dagegen ein Dividierer erforderlich, der ausschließlich für die Kodeumwand-

lung bereitgestellt werden müsse und bei einer anschließenden Verarbeitung der Binärkodes brach liegen würde. Dies sei mit einem hohen Chipflächenverbrauch verbunden. Durch die Erhöhung des Kehrwerts der Basis im Voraus bezüglich seines niederwertigsten Bits könnten bei der Vorrichtung nach Hilfsantrag zudem ohne Genauigkeitsverlust Stellen eingespart werden, was eine kleinere Chipfläche zulassen und außerdem eine schnellere Kodeumwandlung mit sich bringen würde. Der Stand der Technik würde kein Vorbild für diese Maßnahmen geben.

Die Druckschrift (2) befasse sich nicht mit der Kodeumwandlung von Binärkodes, der Fachmann würde daher die Druckschrift (2) nicht für seine Überlegungen heranziehen.

II

Die Beschwerde ist zulässig, sie führt jedoch nicht zum Erfolg. Die offensichtlich gewerblich anwendbaren Gegenstände der Patentansprüche 1 nach den beantragten Fassungen mögen zwar neu sein, sie beruhen jedoch nicht auf einer erfinderischen Tätigkeit.

Als Fachmann ist ein Diplomingenieur für Informatik mit Erfahrung in der Umrechnung zwischen Zahlensystemen mit unterschiedlicher Basis anzusetzen.

Das Lehrbuch (1) offenbart dem Fachmann ein allgemeines iteratives Verfahren zur Umwandlung von Zahlen zwischen Zahlensystemen mit unterschiedlicher Basis, S. 329 le. Abs. bis S. 330 Z. 3. Als Beispiel ist u. a. die Umwandlung einer binärkodierte Zahl in eine Dezimalzahl, oder anders ausgedrückt, in einen wertgleichen Kode zur Basis 10 angeführt, S. 330 Z. 15-18 (Merkmal b teilweise). Bei Anwendung des in (1) beschriebenen Verfahrens ist der Binärkode, dh die umzuwandelnde binärkodierte Zahl, offensichtlich durch die Basis 10 des neuen Zahlensystems zu dividieren. Für den Fachmann ist dabei klar, dass für diese Divisions-Rechenoperation die neue Basis 10 zwingend ebenfalls in Binärdarstellung vorliegen muss.

Anschließend wird das Resultat der Binärdivision in einen Vorkommateil und einen Nachkommateil („Rest“) aufgeteilt. Dabei repräsentiert der Nachkommateil den niedrigsten Koeffizienten a_0 des wertgleichen neuen (Dezimal-) Kodes zur Basis 10, S. 330 Z. 1-3 (Merkmale e, f teilweise).

In einem zweiten Schritt ist der Vorkommateil des Resultats der o. g. ersten Rechenoperation wiederum durch die Binärdarstellung der Basis 10 zu teilen, wodurch der weitere Koeffizient a_1 des wertgleichen (Dezimal-) Kodes anhand des nunmehr resultierenden Nachkommateils definiert ist (Merkmal g teilweise). Dieses Verfahren wird mit dem Vorkommateil des jeweiligen Resultats solange wiederholt, bis der Vorkommateil Null ist, vgl das Beispiel für die Umwandlung einer Dezimalzahl in eine Dualzahl in S. 330 Z. 6-10. Damit sind zwangsläufig auch die Koeffizienten höherwertigerer Stellen der Dezimalzahl gleich Null.

Bei Bedarf können die einzelnen Dezimalziffern, bzw die Koeffizienten der Dezimalzahl, binär kodiert werden, S. 332 le. Abs. (Merkmal b teilweise).

Die Druckschrift (2) beschreibt eine Divisionseinrichtung für binäre Zahlen, wobei der Dividend nicht durch den Divisor dividiert, sondern mit dem Kehrwert des Divisors multipliziert wird. Mit diesem Verfahren ist eine binäre Division so preisgünstig und so schnell wie eine binäre Multiplikation durchführbar, Sp. 1 Z. 23-34. Die Druckschrift (2) betrifft zwar kein Verfahren bzw. keine Vorrichtung zur Umwandlung von Binärkodes. Sie weist aber den Fachmann auf ein Divisionsverfahren für binäre Zahlen hin, das gegenüber dem allgemein bekannten Divisionsverfahren u. a. eine geringere Verarbeitungszeit erfordert.

Der Fachmann hatte daher Veranlassung, die Druckschrift (2) für eine optimale Ausgestaltung einer Vorrichtung zur Durchführung des Verfahrens nach Druckschrift (1) mit einzubeziehen.

Will der Fachmann das aus (1) bekannte Verfahren zur Kodeumwandlung unter Verwendung der vorteilhaften Kehrwertmultiplikation nach (2) ausführen, ist zur Realisierung der einzelnen Verfahrensschritte eine Vorrichtung mit den Mitteln

bzw. Einrichtungen des Patentanspruchs 1 nach Hilfsantrag unerlässlich (Merkmale d-g teilweise).

Die Vorrichtung zur Kodeumwandlung nach dem Verfahren gemäß Druckschrift (1) umfasst dazu zwingend auch einen Kodeumwandlungsbetriebsmodus (Merkmal d). Der Stand der Technik gibt allerdings keinen unmittelbaren Hinweis auf eine Ausbildung mit einem separaten Verarbeitungsbetriebsmodus. Ist jedoch im Bedarfsfalle neben einer Kodeumwandlung auch noch eine Verarbeitung der umgewandelten Codes gefordert, liegt es für den Fachmann auf der Hand, die Verarbeitung der umgewandelten Codes mit der selben Vorrichtung in einem Verarbeitungsbetriebsmodus durchzuführen (Merkmal a).

Da sich der Kehrwert der Basis-Zahl 10 in binärer Schreibweise lediglich als unendlicher Bruch darstellen lässt, ergibt sich in der Praxis eine Ungenauigkeit bzw. ein Fehler des Multiplikationsergebnisses, dessen Dimension von der Anzahl der für die Darstellung des Kehrwerts verfügbaren Stellen des entsprechenden Eingangs des Verarbeitungsbinarymultiplizierers abhängig ist. Um diesen Fehler klein zu halten kann der Fachmann zwar eine möglichst hohe Stellenanzahl für die Darstellung des Kehrwerts der Basis vorsehen, was jedoch die Umwandlungsgeschwindigkeit erniedrigt und den Platzbedarf des Verarbeitungsbinarymultiplizierers erhöht. Aus seinem Fachwissen heraus drängen sich ihm zwei weitere Maßnahmen zur Fehlerreduzierung auf, nämlich eine Ab- oder Aufrundung der niedrigsten Stelle des Kehrwerts der Basis 10 um die kleinste noch darstellbare Zahleneinheit. Da der Kehrwert der Basis 10 in Binärdarstellung vorliegen muss, bedeutet dies zwangsläufig eine Erhöhung (bzw. eine Addition) oder eine Erniedrigung (bzw. Subtraktion) der kleinsten darstellbaren Zahleneinheit, nämlich einer binären Zahl, die lediglich an ihrem niederwertigsten Bit LSB eine 1 aufweist. Ein routinemäßiger Multiplikationsversuch führt den Fachmann ohne weiteres zu der Maßnahme mit dem geringsten Fehler, d. h. zu einer Erhöhung des niederwertigsten Bits LSB (Merkmal h).

Um die Chipfläche der Vorrichtung möglichst klein zu halten und zudem eine hohe Verarbeitungsgeschwindigkeit zu erreichen, hat der Fachmann Veranlassung, die Stellenanzahl des wertgleichen Codes nur so hoch zu wählen, dass der Maximalwert des Binärkodes gerade noch darstellbar ist. Stellt sich dem Fachmann die Aufgabe MPEG-Signale umwandeln, so liegt es für ihn nahe, die Stellenanzahl so zu wählen, dass sie dem vorbestimmten Maximalwert für MPEG-Signale, entspricht (Merkmal c).

Der Gegenstand des Patentanspruchs 1 nach Haupt- bzw. Hilfsantrag ist daher nicht patentfähig.

Auch in den in dem Ausführungsbeispiel gewählten festen Bitbreiten für den Eingangswert (20 Bit) und den Basis-Kehrwert (18 Bit) kann der Senat keine erfinderische Leistung, sondern lediglich fachmännische Routinearbeit erkennen.

Ein darauf gerichtetes Anspruchsbegehren hätte somit auch nicht zum Erfolg geführt.

Bei diesem Sachverhalt kann die Frage, ob der beanspruchte Algorithmus einen technischen Beitrag liefert ebenso dahingestellt bleiben wie die Frage der Zulässigkeit der Patentansprüche.

gez.

Unterschriften