



# BUNDESPATENTGERICHT

17 W (pat) 22/08

---

(Aktenzeichen)

## BESCHLUSS

In der Beschwerdesache

**betreffend die Patentanmeldung 103 03 752.7-53**

...

hat der 17. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts am 13. Januar 2011 unter Mitwirkung des Vorsitzenden Richters Dipl.-Phys. Dr. Fritsch, der Richterin Eder sowie des Richters Dipl.-Ing. Baumgardt und der Richterin Dipl.-Ing. Wickborn

beschlossen:

Auf die Beschwerde der Anmelderin wird der Teilbeschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 16. November 2007 aufgehoben und das Patent mit folgenden Unterlagen erteilt:

Patentansprüche 1-10 vom 26. November 2010, eingegangen am 1. Dezember 2010, mit folgenden redaktionellen Änderungen: in Zeile 15 des Anspruchs 2 ist „vorgesehene Bus“ durch „vorgesehener Bus“ zu ersetzen, in Anspruch 3 auf Seite 2 Zeile 1 ist „dessen“ durch „deren“ zu ersetzen und in Zeile 2 „desselben“ durch „derselben“, in Anspruch 8 ist auf Seite 3 Zeile 2 das Komma zu streichen;

Beschreibung Seite 1, 1a vom 11. August 2006, eingegangen am 11. August 2006, Seite 3a, 3b vom 25. Oktober 2010, eingegangen am 27. Oktober 2010, Seite 2, 3, 4, 10 vom 4. September 2007, eingegangen am 4. September 2007, Seite 5-9 und 11-18 vom Anmeldetag;

3 Blatt Zeichnungen mit Figuren 1-3, jeweils vom 4. April 2003, eingegangen am 4. April 2003, mit folgenden redaktionellen Änderungen: in Figur 2 ist im Block 102 das Wort „Lache“ durch „Cache“ zu ersetzen, in Block 116 der Figur 2 „des“ durch „der“ und in Figur 3 im Block 204 „Anzahl“ durch „Auswahl“.

## **Gründe**

### **I.**

Die vorliegende Patentanmeldung 103 03 752.7-53 mit der Bezeichnung:

„Steuerung einer Cachespeicheranordnung mit zufälligen Zurückschreibevorgängen“

ist am 30. Januar 2003 beim Deutschen Patent- und Markenamt eingereicht worden.

Sie wurde durch Teilbeschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 16. November 2007 zurückgewiesen. Zur Begründung führte die Prüfungsstelle aus, eine Nebenordnung von Anspruch 1 und 8 gemäß Hauptantrag sei nicht zulässig, da das mit dem Patentanspruch 8 beanspruchte Arbeitsverfahren mit den angegebenen Verfahrensschritten lediglich die mit der (im Patentanspruch 1) beanspruchten Vorrichtung für deren Betrieb bzw. Inbetriebnahme durchgeführten bzw. durchzuführende Schritte wiederhole und damit nicht über den sachlichen Gehalt des Patentanspruchs 1 hinaus gehe. Durch die Entscheidung „Mikroprozessor“ habe der BGH seine Rechtsmeinung zur Entscheidung „Handhabungsgerät“ nicht geändert. Demnach seien derartige Verfahrensansprüche nicht zulässig, da es einer Anmelderin verwehrt sei, sich eine Vorrichtung patentieren zu lassen und sich gleichzeitig deren bestimmungsgemäße Verwendung (Betrieb bzw. Inbetriebnahme) mit patentrechtlichen Mitteln vorzubehalten. Nichts Anderes aber versuche sie mit dem nebengeordneten Patentanspruch 8 zu erreichen.

Da eine Entscheidung nur über den Hauptantrag mit Verweis auf die BGH-Entscheidung „Mikroprozessor“ zulässig sei, unterbleibe zunächst eine Stellungnahme zu den Hilfsanträgen.

Gegen diesen Beschluss ist die Beschwerde der Anmelderin gerichtet. Sie stellt unter Berücksichtigung der Eingabe vom 26. November 2010, eingegangen am 1. Dezember 2010, sinngemäß den Antrag,

den angefochtenen Beschluss aufzuheben und das nachgesuchte Patent mit folgenden Unterlagen zu erteilen:

Patentansprüche 1-10 vom 26. November 2010,  
Beschreibung Seite 1, 1a vom 11. August 2006, Seite 3a, 3b vom  
25. Oktober 2010, Seite 2, 3, 4, 10 vom 4. September 2007, Seite  
5-9 und 11-18 vom Anmeldetag,  
3 Blatt Zeichnungen mit Figuren 1-3, jeweils vom 4. April 2003.

Sie verweist in ihrem Beschwerdeschriftsatz darauf, dass die Nebenordnung von Vorrichtungs- und Verfahrensanspruch grundsätzlich zulässig sei, die in dem angefochtenen Beschluss zum Ausdruck gebrachte Auffassung nicht zutrefte und auch durch die angegebenen Entscheidungen des Bundesgerichtshofs nicht gestützt werden könne.

Im Verlauf des Beschwerdeverfahrens hat die Anmelderin zur weiteren Klarstellung der beanspruchten Lehre neue Patentansprüche 1-10 als einzigen Antrag eingereicht.

Die nunmehr geltenden nebengeordneten Patentansprüche 1 und 8 (mit einer unterstrichen markierten redaktionellen Änderung in Anspruch 8) lauten:

„1. Vorrichtung zur Steuerung einer Speicheranordnung mit einem Speicher (12) und einem dem Speicher (12) zugeordneten Cache-Speicher (14), mit einer Zurückschreibesteuerung (16c) zum Zurückschreiben von Daten aus dem Cache-Speicher (14) in den Speicher (12) zu mittels eines Zufallsgenerators (26) erzeugten Zeitpunkten unabhängig von einer Verdrängung (116) dieser Daten aus dem Cache-Speicher (14) durch eine Ersetzungssteuerung (16b).“

„8. Verfahren zur Steuerung einer Speicheranordnung mit einem Speicher und einem dem Speicher zugeordneten Cache-Speicher, wobei das Verfahren folgenden Schritt aufweist:

Zurückschreiben von Daten aus dem Cache-Speicher in den Speicher unabhängig von einer Verdrängung dieser Daten aus dem Cache-Speicher\_ zu mittels eines Zufallsgenerators (26) erzeugten Zeitpunkten.“

Die nunmehr geltenden nebengeordneten Patentansprüche 2 und 9 (mit einer markierten redaktionellen Änderung in Anspruch 2) lauten:

„2. Vorrichtung zur Steuerung einer Speicheranordnung mit einem Speicher (12) und einem dem Speicher (12) zugeordneten Cache-Speicher (14), wobei jedem Datum, für welches in dem Cache-Speicher (14) ein aktueller Wert gespeichert ist, ein Etikett (Dirty-Bit 24) zugeordnet ist, das anzeigt, ob der betreffende aktuelle Wert des Datums gegenüber einem Wert für dasselbe Datum in dem Speicher (12) modifiziert worden ist oder nicht, mit

einer Zurückschreibesteuerung (16c) zum Zurückschreiben von durch die Etiketten (Dirty-Bit 24) als modifiziert gekennzeichneten Daten aus dem Cache-Speicher (14) in den Speicher (12) unabhängig von einer Verdrängung (116) dieser Daten aus dem Cache-Speicher (14) durch eine Ersetzungssteuerung (16b),

wobei die Zurückschreibesteuerung (16c) ausgebildet ist, um zu bestimmen, ob ein zur Übertragung der unter den als modifiziert gekennzeichneten Daten ausgewählten zurückzuschreibenden Daten vom Cachespeicher (14) zum Speicher (12) vorgesehener Bus (18) einen freien Zeitschlitz hat, in welchem ansonsten kein Zugriff auf den Bus beantragt wird, um das Zurückschreiben der Daten nur in freien Zeitschlitz durchzuführen und die diesen Daten zugeordneten Etiketten (Dirty-Bit 24) auf einen keine

Modifikation gegenüber dem Wert für diese Daten in dem Speicher (12) anzeigenden Wert einzustellen.“

„9. Verfahren zur Steuerung einer Speicheranordnung mit einem Speicher und einem dem Speicher zugeordneten Cache-Speicher unabhängig von einer Datumsverdrängung aus dem Cache-Speicher, wobei jedem Datum, für welches in dem Cache-Speicher (14) ein aktueller Wert gespeichert ist, ein Etikett (Dirty-Bit 24) zugeordnet ist, das anzeigt, ob der betreffende aktuelle Wert des Datums gegenüber einem Wert für dasselbe Datum in dem Speicher (12) modifiziert worden ist oder nicht, und wobei das Verfahren folgende Schritte aufweist:

Bestimmen, ob ein zwischen dem Cachespeicher (14) und dem Speicher (12) vorhandener Bus, über den das Zurückschreiben der Daten durch die Zurückschreibesteuerung (16c) durchzuführen ist, einen freien Zeitschlitz hat, in welchem ansonsten kein Zugriff auf den Bus beantragt wird;

Zurückschreiben von durch die Etiketten (24) als modifiziert gekennzeichneten Daten aus dem Cache-Speicher (14) in den Speicher (12) zu einem Zeitpunkt, zu dem auf dem Bus ein freier Zeitschlitz vorliegt; und

Einstellen des zugeordneten Etiketts des Datums auf einen keine Modifikation gegenüber dem Wert für diese Daten in dem Speicher (12) anzeigenden Wert.“

Bezüglich der Unteransprüche 3-7 und des Anspruchs 10 wird auf die Akte verwiesen.

Der Anmeldung liegt die Aufgabe zugrunde, eine Vorrichtung und ein Verfahren zur Steuerung einer Speicheranordnung mit Cache und einem Speicher zu schaffen, die bei vergleichbarer Leistungsfähigkeit höhere Sicherheit gegen DPA-Angriffe ermöglichen (S. 3b Abs. 3 der Beschreibung, eingegangen am 27. Oktober 2010).

## II.

Die Beschwerde ist frist- und formgerecht eingereicht worden und auch im Übrigen zulässig. Sie hat auch Erfolg, da das geltende Patentbegehren zulässig ist, der im Verfahren zitierte Stand der Technik nicht entgegensteht und auch sonst die Kriterien zur Patenterteilung erfüllt sind (PatG §§ 1 bis 5).

1. Die Anmeldung bezieht sich auf die Steuerung von Zurückschreibevorgängen bei einer Speicheranordnungen mit einem Cache (Speicher einer hohen Hierarchieebene) und einem Speicher einer niedrigeren Hierarchieebene, wie z. B. einem weiteren Cache und oder einem Hauptspeicher, bei der die Sicherheit von Sicherheitscontrollern, wie z. B. in Chipkarten, gegen DPA (differential power analysis) - Attacken gewährleistet werden soll.

Heutige Prozessorsysteme enthielten in der Regel einen Cache (d. h. einen Speicher der höheren Hierarchieebene) für Daten. Bei Verwendung von Performance-Vorteile bietenden Writeback-Architekturen würden die Daten in dem Cache, die von der CPU modifiziert wurden, nicht unmittelbar nach der Modifikation auch in den Speicher der niedrigeren Hierarchieebene aktualisiert, sondern im Cache als dirty (manipuliert) markiert. Erst wenn ein anderer Datenblock an dieser Position für eine Lese- oder Schreiboperation in dem Cache eingelagert werden sollte, werde eine Verdrängung eines als dirty markierten Datenblocks erzwungen und der als dirty markierte Datenblock in den Speicher der niedrigeren

Hierarchieebene zurückgeschrieben, um diesen zu aktualisieren und damit einen Abgleich der Daten zu erreichen.

Durch Anwendung der Writeback-Strategie bei Sicherheitscontrollern z. B. in Chips von Chipkarten werde die Anfälligkeit der Sicherheitscontroller für DPA (differential power analysis) - Angriffe erhöht. Bei DPA-Angriffen würden Stromprofile des Controllers gemessen und statistisch ausgewertet, wodurch Rückschlüsse auf die verarbeitete geheime bzw. sensible Information gezogen werden könnten. Dies sei auch bei einem Writeback-Cache trotz der komplexen Vorgänge möglich, da sich ein direkter Zugriff auf den Speicher der niedrigeren Hierarchieebene (bei einem Cachefehlertreffer bzw. Cache-Miss) von einem direkten Cache-Zugriff (Cachetreffer bzw. Cache-Hit) im Stromverbrauch unterscheide. Insbesondere bei systematischer Korrelation der Writebackvorgänge mit den verarbeiteten Dateninhalten könne beim DPA-Angriff sicherheitsrelevante Information, wie z. B. geheime Schlüssel, eruiert werden, so dass eine Kollision mit einem als dirty markierten Datenblock zu einem erfolgreichen DPA-Angriff führen könne. Damit bestehe ein Bedarf nach Steuerungsschemata für hierarchisch strukturierte Speicheranordnungen, die bei vergleichbarer Performance ein höheres Maß an Sicherheit gegen DPA-Angriffe ermöglichen würden (Abs. [0001] -[0004] der Offenlegungsschrift).

Die der vorliegenden Anmeldung zugrunde liegende objektive Aufgabenstellung sieht der Senat darin, bei einer Vorrichtung und einem Verfahren zur Steuerung einer Speicheranordnung mit Cache und einem Speicher niedrigerer Hierarchieebene, welche die Writeback-Strategie benutzen, bei vergleichbarer Leistungsfähigkeit höhere Sicherheit gegen DPA-Angriffe, insbesondere bei Sicherheitscontrollern, wie z. B. in Chipkarten, zu erreichen.

Als Fachmann zur Lösung einer derartigen Aufgabenstellung wird ein auf dem Gebiet des schnellen Datentransfers beim Speicherzugriff im Rahmen der Befehlsabarbeitung in einem Prozessor tätiger Entwicklungsingenieur (Universität)

der Fachrichtung Elektronik angesehen, der mehrjährige Berufserfahrung im Bereich des Sicherheitsmanagements von Controllern aufweist.

Gelöst wird die Aufgabenstellung durch eine Modifikation der Steuerung der Zurückschreibevorgänge von dem Cache (Speicher höherer Hierarchieebene) in den Speicher niedrigerer Hierarchieebene. Die nebengeordneten Ansprüche 1 und 8 schlagen vor, unabhängig von den ermittelten aus dem Cache zu verdrängenden Daten zu zufälligen Zeitpunkten (als modifiziert oder nicht modifiziert markierte) Daten in den Speicher niedrigerer Hierarchieebene zurück zu schreiben.

Mit den nebengeordneten Ansprüche 2 und 9 wird vorgeschlagen, unabhängig von den ermittelten aus dem Cache zu verdrängenden Daten als modifiziert markierte Daten (Dirty-Bit gesetzt) in den Speicher niedrigerer Hierarchieebene in Phasen, in denen der zur Übertragung verwendete Bus einen freien Zeitschlitz (time slot) hat, unmotiviert zurückzuschreiben.

**2. Der Erteilungsantrag liegt im Rahmen der ursprünglichen Offenbarung.**

**2.1 Die geltenden Patentansprüche sind zulässig.**

Anspruch 1 beruht auf dem ursprünglichen Anspruch 1 unter Aufnahme von im ursprünglichen Anspruch 9 offenbarten Merkmalen.

Der Gegenstand des Anspruchs 2 ergibt sich aus den in den ursprünglichen Ansprüchen 2-4 und 8 in Verbindung mit S. 17 Z. 18-20 der Anmeldeunterlagen entnehmbaren Merkmalen.

Ansprüche 3 bis 7 und 10 entsprechen den ursprünglichen Ansprüchen 3 bis 7 und 11.

Die Merkmale des Anspruchs 8 ergeben sich aus den in den ursprünglichen Ansprüchen 9 und 10 entnehmbaren Merkmalen.

Der Gegenstand des Anspruchs 9 ergibt sich aus den in den ursprünglichen Ansprüchen 2-4 und 8 in Verbindung mit S. 17 Z. 18-20 der Anmeldeunterlagen entnehmbaren Merkmalen.

Anspruch 10 beruht auf S. 17 Z. 35 - S. 18 Z. 2 der Anmeldeunterlagen.

**2.2.** Die Änderungen in der Beschreibung stellen redaktionelle Anpassungen dar bzw. sind durch die ursprüngliche Offenbarung gedeckt. Der im Prüfungsverfahren genannte relevante Stand der Technik wurde gewürdigt.

**2.3.** Ferner ist die Lehre der Patentansprüche in der vorliegenden Fassung in der Anmeldung deutlich und vollständig offenbart, dass ein Fachmann sie ausführen kann.

**3.** Es kann dahingestellt bleiben, inwieweit die im Zurückweisungsbeschluss geltend gemachten Mängel die Zurückweisung der Anmeldung grundsätzlich überhaupt tragen könnten. In der vorliegenden, geänderten Fassung unterscheidet sich der auf eine Vorrichtung gerichtete Anspruch 1 jedenfalls vom auf ein Verfahren gerichteten Anspruch 8. Denn der geltende Anspruch 1 beinhaltet die Ausgestaltung der Vorrichtung zur Steuerung einer Speicheranordnung, wobei das Zurückschreiben mit einer Zurückschreibesteuerung unabhängig von der Verdrängung durch eine Ersetzungssteuerung erfolgt. Der nebengeordnete geltende Anspruch 8 bezieht sich allgemein auf ein „Verfahren zur Steuerung einer Speicheranordnung“ ohne Angabe von konkreten Vorrichtungsbestandteilen. Darin liegt ein unterschiedlicher sachlicher Gehalt. Der Verfahrensanspruch 8 gibt somit zusätzlich zu dem durch die Kategorie bereits geänderten Schutzzumfang einen weitergehenden und damit anderen Schutz als der Vorrichtungsanspruch 1, so dass ein schutzwürdiges Interesse der Anmelderin zweifelsfrei vorliegt. Der nebengeordnete Verfahrensanspruch 8 enthält damit auch nicht die bestimmungsgemäße Verwendung der mit dem Vorrichtungsanspruch 1 beanspruchten Lehre nach Art einer „Bedienungsanleitung“ für die Vorrichtung, so dass die der

Entscheidung des BGH GRUR 1998, 130 - Handhabungsgerät zugrunde liegende Voraussetzung nicht vorliegt.

Dem Zurückweisungsbeschluss fehlt somit jetzt die Grundlage, er war daher aufzuheben.

4. Die Gegenstände der nunmehr geltenden nebengeordneten Patentansprüche 1, 2, 8, 9 sind patentfähig, da sie neu gegenüber dem im bisherigen Prüfungsverfahren genannten Stand der Technik sind und auch auf erfinderischer Tätigkeit beruhen.

Hinsichtlich der Beurteilung der im Prüfungsverfahren genannten Druckschriften US 5 974 507 (D1), WO 01/52069 A2 (D2) sowie Messmer, Hans-Peter: PC-Hardwarebuch. 5. Auflage 1997, Addison-Wesley, S. 344-345 (D3) folgt der Senat der Beurteilung der Prüfungsstelle, denn aus keiner der Druckschriften ist weder eine Anregung zu entnehmen, unabhängig von den ermittelten aus dem Cache zu verdrängenden Daten zu zufälligen Zeitpunkten Daten in den Speicher niedrigerer Hierarchieebene zurückzuschreiben noch in Phasen, in denen der zur Übertragung verwendete Bus einen freien Zeitschlitz (time slot) hat, Daten unabhängig von den aus dem Cache zu verdrängenden Daten zurückzuschreiben.

Weiterer relevanter Stand der Technik ist nicht bekannt geworden.

Die geltenden nebengeordneten Patentansprüche 1, 2 und 8, 9 sind daher gewährbar.

Die abhängigen Ansprüche 3 bis 7 beinhalten zweckmäßige Weiterbildungen der Vorrichtungen nach Patentanspruch 1 und 2 und sind ebenfalls gewährbar.

Der Anspruch 10 wird durch seine Rückbeziehung auf Anspruch 8 oder 9 getragen (BGH GRUR 2002, 143 - Suche fehlerhafter Zeichenketten).

**III.**

Bei dieser Sachlage war der Beschwerde stattzugeben und das Patent wie beantragt zu erteilen.

Dr. Fritsch

Eder

Baumgardt

Wickborn

Me