



BUNDESPATENTGERICHT

23 W (pat) 23/09

(Aktenzeichen)

Verkündet am
27. November 2012

...

BESCHLUSS

In der Beschwerdesache

...

betreffend die Patentanmeldung 199 35 444.8-55

hat der 23. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 27. November 2012 unter Mitwirkung des Vorsitzenden Richters Dr. Strößner und der Richter Brandt, Metternich und Dr. Friedrich

beschlossen:

Der Beschluss der Prüfungsstelle für Klasse G 11 C des Deutschen Patent- und Markenamts vom 14. Januar 2008 wird aufgehoben. Die Sache wird zur weiteren Prüfung an das Deutsche Patent- und Markenamt zurückverwiesen.

Gründe

I.

Die Anmeldung 199 35 444 wurde am 28. Juli 1999 mit der Bezeichnung „Speicher zum Speichern von Daten und Verfahren zum Betreiben desselben“ beim Deutschen Patent- und Markenamt eingereicht.

Die Prüfungsstelle für Klasse G 11 C hat Unklarheiten in den ursprünglich eingereichten Patentansprüchen bemängelt und darüber hinaus im Hinblick auf den Stand der Technik gemäß der Druckschrift

D1 US 5 912 838

geltend gemacht, dass der Anmeldungsgegenstand nicht patentfähig sei, da er nicht auf einer erfinderischen Tätigkeit des Fachmanns beruhe. Mit Beschluss vom 14. Januar 2008 hat sie die Anmeldung mit der Begründung zurückgewiesen, der Speicher nach dem geringfügig modifizierten Anspruch 1 sei gegenüber dem Stand der Technik gemäß der Druckschrift D1 nicht neu.

Gegen den am 31. Januar 2008 zugestellten Beschluss hat die Anmelderin mit Schriftsatz vom 29. Februar 2008, eingegangen per Telefax am selben Tag, fristgerecht Beschwerde erhoben.

In der mündlichen Verhandlung stellte die Anmelderin den Antrag,

1. den Beschluss der Prüfungsstelle für Klasse G 11 C des Deutschen Patent- und Markenamts vom 14. Januar 2008 aufzuheben;
2. ein Patent mit der Bezeichnung „Speicher zum Speichern von Daten und Verfahren zum Betreiben desselben“ und dem Anmeldetag 28. Juli 1999 auf der Grundlage folgender Unterlagen zu erteilen:

Patentansprüche 1 - 4, eingegangen am 27. November 2012, sowie noch anzupassende Beschreibungsseiten 1 - 10, Bezugszeichenliste Seite 14 und 1 Blatt Zeichnungen mit Figuren 1 und 2, jeweils eingegangen am Anmeldetag.

Der auf einen Speicher gerichtete geltende Anspruch 1 lautet:

„Speicher zum Speichern von Daten, mit einer unter Berücksichtigung eines Margin-Wertes arbeitenden Lesevorrichtung zum Auslesen der im Speicher gespeicherten Daten, dadurch gekennzeichnet, dass der Margin-Wert in vorbestimmten Speicherelementen des Speichers gespeichert ist, und dass der Speicher dazu ausgelegt ist, die den Margin-Wert speichernden Speicherelemente wiederholt unter Verwendung von verschiedenen, durch einen Zähler erzeugten Margin-Werten auszulesen, und zu entscheiden, dass die betreffenden Speicherelemente richtig ausgelesen wurden, wenn der Margin-Wert, unter Verwendung dessen das Auslesen erfolgte, und die ausgelesenen Daten übereinstimmen.“

Der auf ein Verfahren zum Auslesen von in einem Speicher gespeicherten Daten gerichtete, um Rechtschreibfehler bereinigte selbständige Anspruch 3 lautet:

„Verfahren zum Auslesen von in einem Speicher gespeicherten Daten, wobei das Auslesen der im Speicher gespeicherten Daten durch eine unter Berücksichtigung eines Margin-Wertes arbeitende Lesevorrichtung erfolgt, dadurch gekennzeichnet, dass der Margin-Wert wenigstens nach jeder Inbetriebnahme des Speichers aus vorbestimmten Speicherelementen des Speichers ausgelesen wird, und dass die den Margin-Wert speichernden Speicherelemente wiederholt unter Verwendung von verschiedenen, durch einen Zähler erzeugten Margin-Werten ausgelesen werden, und dass entschieden wird, dass die betreffenden Speicherelemente richtig ausgelesen wurden, wenn der Margin-Wert, unter Verwendung dessen das Auslesen erfolgte, und die ausgelesenen Daten übereinstimmen.“

Hinsichtlich der Unteransprüche 2 und 4 sowie hinsichtlich der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

II.

Die zulässige Beschwerde hat insofern Erfolg, als der Beschluss der Prüfungsstelle aufgehoben und die Sache zur weiteren Prüfung an das Deutsche Patent- und Markenamt zurückverwiesen wird (§ 79, Abs. 3 Satz 1 Nr. 3 PatG).

1. Die Anmeldung betrifft einen Speicher zum Speichern von Daten und ein Verfahren zum Betreiben des Speichers, wobei die im Speicher gespeicherten Daten unter Verwendung eines Margin-Werts ausgelesen werden.

Beim Auslesen der in einer Speicherzelle eines Halbleiterspeichers abgelegten Information wird der ausgelesene Wert mit einem vorbestimmten Schwellwert, nämlich einem vorbestimmten Strom- oder Spannungspegel verglichen, der als „Margin-Wert“ bezeichnet wird. Liegt der ausgelesene Wert unter diesem Schwellwert, wird der Speicherinhalt mit „0“ bestimmt, liegt er darüber, so ist in der Speicherzelle eine „1“ gespeichert. Um den Speicherinhalt zutreffend bestimmen zu können, muss der Margin-Wert zwischen den Strömen bzw. Spannungen liegen, die sich beim Auslesen einer „0“ und einer „1“ einstellen, wobei er einen ausreichenden Abstand von den jeweils detektierten Strömen bzw. Spannungen aufweisen muss, da deren Werte wegen prozessbedingter Schwankungen bei der Herstellung der Speicherchips sowohl von Speicherzelle zu Speicherzelle als auch von Speicherchip zu Speicherchip unterschiedlich sein können. Der Margin-Wert muss daher individuell an den jeweiligen Speicherbaustein angepasst werden. Hierfür sind bei herkömmlichen Speicherchips optisch, nämlich mit Hilfe eines Lasers, oder elektrisch durchtrennbare Fuses vorgesehen, mit deren Hilfe hardwaremäßig ein geeigneter Signalpegel für den Schwellwert eingestellt werden kann. Das Durchtrennen dieser Fuses ist mit prozesstechnischem Aufwand verbunden, wobei zu berücksichtigen ist, dass das Auftrennen für jeden Speicherbaustein individuell erfolgen muss, vgl. in der geltenden Beschreibung S. 1, Zeile 6 bis S. 3, Zeile 4.

Der Anmeldung liegt daher als technisches Problem die Aufgabe zugrunde, einen Speicher der angegebenen Art und ein Verfahren zum Betreiben eines solchen Speichers derart weiterzubilden, dass der Aufwand, der getrieben werden muss, um die in einem Speicher gespeicherten Daten zuverlässig richtig auslesen zu können, auf ein Minimum reduzierbar ist, vgl. S. 3, 2. Abs. der geltenden Beschreibung.

Hinsichtlich des Speichers wird diese Aufgabe gemäß dem geltenden Anspruch 1 durch einen Speicher mit einer unter Berücksichtigung eines Margin-Wertes arbeitenden Lesevorrichtung zum Auslesen der im Speicher gespeicherten Daten

gelöst, bei dem der Margin-Wert in vorbestimmten Speicherelementen des Speichers gespeichert ist und die den Margin-Wert speichernden Speicherelemente wiederholt unter Verwendung von verschiedenen, durch einen Zähler erzeugten Margin-Werten ausgelesen werden, wobei entschieden wird, dass die betreffenden Speicherelemente richtig ausgelesen wurden, wenn der Margin-Wert, unter Verwendung dessen das Auslesen erfolgte, und die ausgelesenen Daten übereinstimmen.

Hinsichtlich des Verfahrens zum Betreiben eines Speichers wird die Aufgabe gemäß dem geltenden Anspruch 3 gelöst durch ein Verfahren zum Auslesen von in einem Speicher gespeicherten Daten, bei dem das Auslesen der im Speicher gespeicherten Daten durch eine unter Berücksichtigung eines Margin-Wertes arbeitende Lesevorrichtung erfolgt und bei dem der Margin-Wert wenigstens nach jeder Inbetriebnahme des Speichers aus vorbestimmten Speicherelementen des Speichers ausgelesen wird. Dabei werden die den Margin-Wert speichernden Speicherelemente wiederholt unter Verwendung von verschiedenen, durch einen Zähler erzeugten Margin-Werten ausgelesen, wobei entschieden wird, dass die betreffenden Speicherelemente richtig ausgelesen wurden, wenn der Margin-Wert, unter Verwendung dessen das Auslesen erfolgte, und die ausgelesenen Daten übereinstimmen.

Für die anmeldungsgemäße Lösung ist somit wesentlich, dass der Margin-Wert in Speicherelementen des Speichers selbst abgelegt ist und dass zum Auslesen dieser Speicherelemente verschiedene von einem Zähler erzeugte Margin-Werte verwendet werden, wobei entschieden wird, dass die Speicherelemente richtig ausgelesen wurden, wenn die ausgelesenen Daten und derjenige Margin-Wert, mit dem das Auslesen erfolgt ist, übereinstimmen.

2. Die geltenden Ansprüche sind zulässig.

Der geltende Anspruch 1 geht auf die ursprünglichen Ansprüche 1, 4 und 5 i. V. m. S. 6, 3. Abs. bis S. 9, 3. Abs. der ursprünglichen Beschreibung zurück. In gleicher Weise geht der selbständige Anspruch 3 auf die ursprünglichen Ansprüche 2, 4 und 5 i. V. m. S. 6, 3. Abs. bis S. 9, 3. Abs. der ursprünglichen Beschreibung zurück.

Die Unteransprüche 2 und 4 sind durch die ursprüngliche Beschreibung S. 9, Zeilen 23 bis 26 gedeckt.

3. Die geltenden Ansprüche 1 und 3 vermitteln auch eine klare Lehre. Denn die ursprünglichen Ansprüche wurden dahingehend klargestellt, dass die Lesevorrichtung des Speichers unter Berücksichtigung eines Margin-Wertes arbeitet, wobei dieser Wert in vorbestimmten Speicherelementen des Speichers gespeichert ist, die wiederholt unter Verwendung von verschiedenen durch einen Zähler erzeugten Margin-Werten ausgelesen werden. Dabei wird entschieden, dass die betreffenden Speicherelemente richtig ausgelesen wurden, wenn der Margin-Wert, mit dem das Auslesen erfolgt ist, und die ausgelesenen Daten übereinstimmen. Anspruch 3 gibt zusätzlich an, dass das Auslesen der den Margin-Wert speichernden Speicherelemente nach jeder Inbetriebnahme des Speichers erfolgt.

4. Die zum Stand der Technik ermittelte Druckschrift D1 steht dem Speicher nach dem geltenden Anspruch 1 und dem Verfahren zum Betreiben eines solchen Speichers nach dem geltenden Anspruch 3 nicht patenthindernd entgegen.

In Übereinstimmung mit der Lehre des Anspruchs 1 offenbart die Druckschrift D1 einen Speicher (*memory system 20 mit multistate memory cells / Fig. 1*) zum Speichern von Daten, die zum Auslesen der im Speicher gespeicherten Daten eine unter Berücksichtigung von Margin-Werten (*threshold voltage levels V_t*) arbeitende Lesevorrichtung (*sense amplifiers 52 / Fig. 1*) aufweist. Die Lesevorrichtung ermittelt die in der jeweiligen Speicherzelle gespeicherte Multibit-Information nämlich dadurch, dass sie den vom Programmierzustand der auszulesenden Speicherzelle bestimmten Spannungspegel mit einem von mehreren Margin-

Werten, nämlich unterschiedlichen Schwellspannungen vergleicht, deren Pegel so eingestellt sind, dass jeder der Multibit-Zustände der Zelle zuverlässig erkannt werden kann. Diese Schwellspannungen werden der Lesevorrichtung durch drei ihr vorgeschaltete Referenz-Speicherzellen (*reference cells 54 bzw. 102*) zur Verfügung gestellt, die von einer Steuereinrichtung (*reference cell control block 56 / Fig. 1*) angesteuert werden, die den Stromfluss durch die Referenzzelle und damit den Schwellspannungs-, d. h. Margin-Wert bestimmt (*Fig. 1 is a block diagram showing the primary functional units of a memory system 20 incorporating the memory cell read circuitry of the present invention. The central component of memory system 20 is memory array 30 which consists of a plurality of memory cells arranged in rows and columns / Sp. 3, Zeilen 49 bis 54 // As shown in the table, a multistate cell in which two bits are used to define each state will have four possible states or threshold voltage levels. [...] To ensure, that a memory cell has a threshold voltage level within a specified range of V_t values, it is necessary that the circuitry check that the cells's V_t be above a certain value and below a second value, with the two values defining the V_t range depending upon the memory system operation being implemented / Sp. 5, Zeilen 9 bis 23 // During a read operation, three sense amplifiers 52 are used in conjunction with the reference voltage supplied by three reference cells 54 to determine the state of the memory cell contained in memory array 30. Reference cells 54 are typically implemented in the form of memory cells of the type found in array 30. Reference cell control block 56 contains circuitry used to control the reference voltage supplied by cells 54 and input to each of the sense amplifiers. This enables the reference voltage to be varied in accordance with the requirements of the memory system operation being implemented. The output of sense amplifiers 52 is supplied to sense amplifier logic block 58 (labelled "bit set" in the figure) which determines the bit values corresponding to the sensed state of the memory cell, and allows the values read out of the sense amplifiers to be encoded into a set of two bits of data / Sp. 4, Zeilen 34 bis 49 // The present invention uses three sense amplifiers and three reference cells to implement the memory cell read [...] operations for a four state multistate memory cell. The reference cells are initialized to a predetermined*

V_t value. The gate of each reference cell is controlled to alter the amount of current flowing through the cell, thus modifying the effective V_t of the reference cell. Reference cell control block 56 of Fig. 1 contains the circuitry which controls the voltage applied to the reference cell gate electrodes to select the desired V_t trip points. [...] The memory cell sensing (reading or state determination) method of the present invention uses a standard current sensing method. The memory cell is rendered conductive [...] and current will flow from the drain to the source. This current is drawn from a resistor connected to V_{cc} , the system power supply (see block 42 of Fig. 1). As will be explained, the voltage value on the node of a resistor opposite to V_{cc} indicates the current flowing through the memory cell. Similar biasing conditions are applied to the reference cell(s). Another current to voltage converter circuit is used to apply the drain bias on the reference cell to produce an output voltage indicative of the current flowing through the reference cell. [...] The two output voltages from the current converters, one from the memory cell and a second from the reference cell, are compared using a differential amplifier. This forms the sense amplifier circuit / Sp. 7, Zeilen 3 bis 37).

Dabei werden die Referenzzellen zum Einstellen der von ihnen in Form der unterschiedlichen Schwellspannungen zur Verfügung gestellten Margin-Werte mit Hilfe der ihnen vorgeschalteten Steuereinrichtung programmiert, indem die Steuereinrichtung die Gatespannung an den Referenzzellen entsprechend den vorgegebenen Steuerparametern einstellt, die in Speicherzellen des Speichers abgespeichert sind (Gate control block(s) 106 are used to control the gate voltages of reference cells 102. The output of each reference cell 102 is put through load circuitry 108 and a current-to-voltage converter 110 to produce the three reference voltages 112 (labelled „Sref0, Sref 1 and Sref2“ in the figure). Gate control block(s) 106 and load control circuitry 108 are used to program the reference cells to a desired V_t level. Thus, by using, a combination of a global erase of the reference cells and selective programming of each individual reference cell, the V_t level of the reference cells can be adjusted independently / Sp. 8, Zeile 66 bis Sp. 9, Zeile 10 // Fig. 6 is a schematic for reference cell gate control circuit 106

shown in Figs. 2 - 4. This circuit permits the gate voltage, and hence threshold voltages of the reference cells to be adjusted as needed to set the trip points used for the various memory system operations. [...] The circuit of Fig. 6 acts to vary V_{in} in accordance with the value of control bits 224 (labelled "trim < 3:0 >" in the figure) to produce the various values of V_{out} 216 / Sp. 10, Zeilen 43 bis 53 // The trim values used to implement the various embodiments of reference cell gate control circuit 106 can be stored on the memory system chip in non-volatile memory elements, hard-wired, or loaded into a register by the system controller at the appropriate time. Assertion of the desired trim values 224 causes V_{out} 216 to vary, thus providing a means for changing the gate voltage applied to the reference cells / Sp. 11, Zeilen 26 bis 33).

Wie diese Zitatstelle zum Ausdruck bringt, werden die Referenzzellen durch Vorgabe der Steuerparameter auf die gewünschten Schwellspannungsniveaus, d. h. Margin-Werte programmiert. Wie bereits das Wort „programmiert“ zum Ausdruck bringt, werden die verschiedenen Marginwerte damit - zumindest zeitweilig - in den Referenzzellen und damit in vorbestimmten Speicherelementen des Speichers gespeichert. Damit entnimmt der Fachmann der Druckschrift D1 über die oben angegebenen Maßnahmen auch die im ersten Teilmerkmal des geltenden Anspruchs 1 gegebene Lehre, wonach der Margin-Wert in vorbestimmten Speicherelementen des Speichers gespeichert ist.

Damit erschöpft sich allerdings der Offenbarungsgehalt der Druckschrift D1, soweit er für die Prüfung des Speichers nach Anspruch 1 auf Patentfähigkeit von Bedeutung ist. Denn die Druckschrift offenbart keinerlei Maßnahmen dahingehend, den Margin-Wert aus den sie speichernden Speicherelementen mehrfach unter Verwendung von verschiedenen, von einem Zähler erzeugten Margin-Werten auszulesen und die genannten Speicherelemente als richtig ausgelesen zu beurteilen, wenn der Margin-Wert, mit dem das Auslesen erfolgt ist, und die ausgelesenen Daten übereinstimmen.

Diese Vorgehensweise ist insofern für die anmeldungsgemäße Lehre wesentlich, als die für das richtige Auslesen des im Speicher gespeicherten Margin-Wertes benötigte Information, nämlich der richtige Margin-Wert, zunächst nicht bekannt ist und erst ermittelt werden muss. Hierzu werden von einem Zähler erzeugte verschiedene Margin-Werte jeweils mit dem aus dem Speicher ausgelesenen Margin-Wert verglichen, bis der zum Auslesen verwendete Margin-Wert und der ausgelesene Margin-Wert übereinstimmen. Dieser Wert wird dann als der korrekte Margin-Wert zum Auslesen des Speichers festgelegt. Für derartige Maßnahmen gibt es in der Druckschrift D1 keinen Hinweis.

5. Die obigen Darlegungen gelten in analoger Weise auch für den auf ein Verfahren zum Betreiben eines Speichers gerichteten Anspruch 3.

6. Die neu in den Anspruch aufgenommenen, die Beurteilung der Richtigkeit der ausgelesenen Daten betreffenden Merkmale waren allerdings noch nicht Gegenstand des Prüfungsverfahrens, da der darauf gerichtete ursprüngliche Unteranspruch - wie die Prüfungsstelle zutreffend bemängelt hat - unklar war und der geltende, nunmehr anhand der Angaben in der Beschreibung klargestellte Anspruch erst im Verlauf der mündlichen Verhandlung formuliert worden ist.

Das im Laufe des Beschwerdeverfahrens geänderte Patentbegehren stellt eine neue Tatsache dar, die eine Zurückverweisung grundsätzlich möglich macht (vgl. Schulte, Patentgesetz, 8. Auflage, § 79 Rdn. 27). Es handelt sich auch um eine für die Beurteilung der Patentfähigkeit wesentliche Änderung, so dass der ange-

fochtene Beschluss der Prüfungsstelle aufzuheben und die Sache gemäß § 79 Abs. 3 Satz 1 Nr. 3 PatG an das Deutsche Patent- und Markenamt zurückzuweisen war.

Dr. Strößner

Brandt

Metternich

Dr. Friedrich

CI