



BUNDESPATENTGERICHT

23 W (pat) 34/07

(Aktenzeichen)

Verkündet am
7. Februar 2012

...

BESCHLUSS

In der Beschwerdesache

...

betreffend die Patentanmeldung 103 00 038.0-33

hat der 23. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 7. Februar 2012 unter Mitwirkung des Vorsitzenden Richters Dr. Strößner sowie der Richter Metternich, Brandt und Dr. Zebisch

beschlossen:

Die Beschwerde der Anmelderin wird zurückgewiesen.

Gründe

I.

Die vorliegende Patentanmeldung mit dem Aktenzeichen 103 00 038.0-33 ist am 3. Januar 2003 mit der Bezeichnung "Anordnungen für CMOS-SRAM-Zellen und -Vorrichtungen" beim Deutschen Patent- und Markenamt in englischer Sprache eingereicht worden. Mit Schriftsatz vom 3. April 2003, am selben Tag beim Deutschen Patent- und Markenamt eingegangen, wurde eine deutsche Übersetzung der Unterlagen fristgerecht eingereicht. Die Anmelderin nimmt eine koreanische Priorität vom 7. Januar 2002 mit dem Aktenzeichen KR 2002-0000677 in Anspruch.

Die Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts hat im Prüfungsverfahren auf den Stand der Technik gemäß den Druckschriften

D1 US 2001/0 030 372 A1

D2 US 2001/0 042 926 A1

D3 US 2002/0 001 899 A1

D4 DE 100 06 643 A1

D5 US 5 654 572 A

hingewiesen und dargelegt, dass eine Patenterteilung wegen fehlender Patentfähigkeit des Gegenstandes des zum jeweiligen Zeitpunkt geltenden Anspruchs 1 nicht möglich sei. Mit Beschluss vom 8. März 2007 hat sie die Anmeldung in einer Anhörung zurückgewiesen, da sowohl der Gegenstand des Anspruchs 1 des zu

diesem Zeitpunkt geltenden Hauptantrags als auch der Gegenstand des Anspruchs 1 des zu diesem Zeitpunkt geltenden Hilfsantrags auf Grund fehlender erfinderischer Tätigkeit nicht patentfähig seien.

Gegen diesen Beschluss, dem Vertreter der Anmelderin zugestellt am 1. Juni 2007, richtet sich die fristgemäß am 25. Juni 2007 beim Deutschen Patent- und Markenamt eingegangene und mit Schriftsatz vom 31. Juli 2007 begründete Beschwerde.

Mit der Ladung zur mündlichen Verhandlung vom 9. November 2011 hat der Senat noch auf die Druckschrift

D6 DE 689 18 619 T2

hingewiesen.

Zur mündlichen Verhandlung am 7. Februar 2012 erschien seitens der ordnungsgemäß geladenen Anmelderin, wie vorab schriftlich angekündigt, niemand.

Da im Schriftsatz vom 30. Januar 2012 um Entscheidung nach Aktenlage gebeten wurde, bleiben somit die mit Schriftsatz vom 31. Juli 2007 eingereichten Anträge weiterhin gültig, so dass die Anmelderin sinngemäß den Antrag stellt,

1. den Beschluss der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 8. März 2007 aufzuheben;
2. ein Patent mit der Bezeichnung "Anordnungen für CMOS-SRAM-Zellen und -Vorrichtungen", dem Anmeldetag 3. Januar 2003 und der ausländischen Priorität 7. Januar 2002 auf der Grundlage folgender Unterlagen zu erteilen:

Geänderte Patentansprüche 1 bis 18, eingegangen am 1. August 2007, sowie geänderte Beschreibungsseiten 1, 1a, 3, 3a, eingegangen am 1. August 2007, und Beschreibungsseiten 2, 4 bis 32 der deutschen Übersetzung der am 3. Januar 2003 eingegangenen ursprünglichen Beschreibung, eingegangen am 3. April 2003, sowie 16 Blatt Zeichnungen mit Figuren 1 bis 11C, eingegangen in der ursprünglichen Fassung am 3. Januar 2003 und mit deutscher Übersetzung am 3. April 2003.

Der mit dem Schriftsatz vom 31. Juli 2007 eingereichte, geltende Anspruch 1 lautet:

"SRAM-Zellenanordnung, die aufweist:

ein Halbleitersubstrat;

erste (35A) und zweite (35B) aktive Bereiche in dem Halbleitersubstrat, wobei der erste aktive Bereich (35A) jeweils ein erstes Ende und ein dem ersten Ende gegenüberliegendes Ende aufweist;

eine erste Gate-Elektrode (39A) auf den ersten und zweiten aktiven Bereichen (35A, 35B), wobei die erste Gate-Elektrode (39A) benachbart zu dem ersten Ende des ersten aktiven Bereichs (35A) ist;

eine zweite Gate-Elektrode (39B) auf den ersten und zweiten aktiven Bereichen (35A, 35B), wobei die zweite Gate-Elektrode (39B) parallel zu der ersten Gate-Elektrode (39A) ist und benachbart zu dem zweiten Ende des ersten aktiven Bereichs (35A);

eine erste Knotenleitung (58N'), die so konfiguriert ist, daß das erste Ende des ersten aktiven Bereichs (35A) mit dem zweiten aktiven Bereich (35B), der benachbart zu der ersten Gate-Elektrode (39A) ist, elektrisch verbunden ist, wobei die erste Knotenleitung (58N') parallel zu der ersten Gate-Elektrode (39A) ist;

eine zweite Knotenleitung (58N''), die so konfiguriert ist, daß das zweite Ende des ersten aktiven Bereichs (35A) mit dem zweiten aktiven Bereich (35B), der benachbart zu der zweiten Gate-Elektrode (39B) ist, elektrisch verbunden ist, wobei die zweite Knotenleitung (58N'') parallel zu der zweiten Gate-Elektrode (39B) ist und

wobei die erste und die zweite Knotenleitung (58N', 58N'') mit einer oberen Oberfläche einer Vorrichtungsisolationsschicht (33) zwischen den ersten und zweiten aktiven Bereichen (35A, 35B) in Kontakt stehen;

eine erste lokale Zwischenverbindung (731'), die so konfiguriert ist, daß die erste Knotenleitung (58N') mit der zweiten Gate-Elektrode (39B) verbunden ist; und

eine zweite lokale Zwischenverbindung (73''), die so konfiguriert ist, daß die zweite Knotenleitung (58N'') mit der ersten Gate-Elektrode (39A) elektrisch verbunden ist,

wobei ferner der erste aktive Bereich (35A) einen Abschnitt zwischen den ersten und zweiten Gate-Elektroden (39A, 39B) aufweist, der so konfiguriert ist, daß er sich zu einer Nachbarzelle hin erstreckt, und

eine den Abschnitt des ersten aktiven Bereichs (35A) freilegende Versorgungsleitungskontaktöffnung (63C) vorgesehen ist, die so konfiguriert ist, daß sie sich zu einer Nachbarzelle hin erstreckt, wobei die Versorgungsleitungskontaktöffnung (63C) durch die SRAM-Zelle und eine benachbarte Zelle gemeinsam genutzt wird."

Hinsichtlich der Unteransprüche 2 bis 18 zu Anspruch 1 wird ebenso wie hinsichtlich der weiteren Einzelheiten auf den Akteninhalt verwiesen.

II.

Die zulässige Beschwerde der Anmelderin erweist sich nach dem Ergebnis der mündlichen Verhandlung als nicht begründet, weil der Gegenstand des Anspruchs 1 gegenüber dem nachgewiesenen Stand der Technik nicht auf einer erfinderischen Tätigkeit des zuständigen Fachmanns beruht (§ 4 PatG).

Bei dieser Sachlage kann die Erörterung der Zulässigkeit der Ansprüche dahingestellt bleiben (vgl. *GRUR* 1991, 120, 121, II.1 - "Elastische Bandage").

Als zuständiger Fachmann zur Beurteilung der Erfindung ist hier ein berufserfahrener Diplomphysiker oder Diplomingenieur der Fachrichtung Elektrotechnik mit Hochschul- oder Fachhochschulabschluss zu definieren, der über langjährige Erfahrung im Layout von SRAM-Speicherzellen verfügt.

1. Die Anmeldung betrifft eine "SRAM-Zellenanordnung".

In elektronischen Vorrichtungen zum Speichern von Daten werden häufig Halbleiterspeicherbausteine mit wahlfreiem Lese- und Schreibzugriff, sogenannte RAMs (Random Access Memory) verwendet. Bei diesen unterscheidet man zwei

Kategorien, nämlich dynamische Schreib-Lese-Speicher (DRAM) und statische Schreib-Lese-Speicher (SRAM). Während erstere eine regelmäßige Auffrischung benötigen, ist eine solche bei letzteren nicht nötig.

SRAMs können nun wiederum in zwei Kategorien eingeteilt werden. Die erste Kategorie enthält einen Lastwiderstand als Lastvorrichtung, während die zweite Transistoren als Lastvorrichtung enthält. Letztere kann in CMOS-Technologie hergestellt werden und wird auch als Voll-CMOS-Zelle bezeichnet (*vgl. Übersetzung der ursprünglichen Beschreibung, S. 1, Z. 18 bis S. 2, Z. 2*). Sie braucht üblicherweise eine größere Fläche als eine entsprechende Zelle mit Lastwiderstand, weist aber einen kleineren Standby-Strom und eine größere Rauschbegrenzung auf (*vgl. Übersetzung der ursprünglichen Beschreibung S. 3, Z. 11 bis 20*).

Die übliche CMOS-SRAM-Zelle weist sechs Transistoren auf, welche in der Art eines Flip-Flops mit zusätzlichen Auswahltransistoren miteinander verschaltet sind. Dabei gibt es zahlreiche Konfigurationen, in denen diese Zelle auf einem Halbleitersubstrat aufgebaut sein kann (*vgl. Übersetzung der ursprünglichen Beschreibung S. 2, Z. 16 bis S. 3, Z. 20*). Diese benötigen unterschiedlich viel Platz auf dem Halbleitersubstrat und unterschiedlich aufwändige Verbindungen.

Der vorliegenden Anmeldung liegt somit als technisches Problem die Aufgabe zugrunde, eine SRAM-Zellenanordnung zu schaffen, die hinsichtlich der Anordnung ihrer Bestandteile (*vgl. Übersetzung der ursprünglichen Beschreibung, S. 3, Z. 19 bis 20*) besonders vorteilhaft ist und bei der ein besonders günstiges Layout mit reduzierter Höhe realisiert ist, um die für die SRAM-Zelle benötigte Höhe und Fläche möglichst gering zu halten (*vgl. geltende Beschreibung, S. 3, Z. 24 bis 27*).

Diese Aufgabe wird durch den Gegenstand des Anspruchs 1 gelöst, wobei von besonderer Bedeutung ist, dass die SRAM-Zelle so konfiguriert ist, dass die Versorgungsleitungskontaktöffnung durch die SRAM-Zelle und eine benachbarte Zelle gemeinsam genutzt wird. Dies führt zu Flächeneinsparungen gegenüber SRAM-

Zellen, bei denen dies nicht der Fall ist. Ebenso von besonderer Bedeutung ist, dass die beiden Knotenleitungen mit einer oberen Oberfläche einer Vorrichtungsisolationsschicht zwischen ersten und zweiten aktiven Bereichen in Kontakt stehen, da auf diese Weise die Höhe der SRAM-Zelle gering gehalten werden kann.

2. Der Gegenstand des Anspruchs 1 beruht gegenüber der Kombination der Lehren der Druckschriften D1 und D6 nicht auf einer erfinderischen Tätigkeit des zuständigen Fachmanns.

Druckschrift D1 offenbart in Übereinstimmung mit dem Wortlaut des Anspruchs 1 eine

SRAM-Zellenanordnung (vgl. Abs. [0002] und die Figuren, insbesondere den Schaltplan in Fig. 5. Der Aufbau dieser SRAM-Zellenanordnung ist in den Figuren 1 bis 4 und 6 bis 8 anhand von Querschnittsdarstellungen und Layoutdarstellungen verschiedener Schichten gezeigt, vgl. Abs. [0051] bis [0059]), die aufweist:

ein Halbleitersubstrat (*silicon substrate 10*, vgl. Abs. [0062]);

erste (*source/drain regions 12i bis 12l in Fig. 6*) und zweite aktive Bereiche (*source/drain regions 12a bis 12h in Fig. 6*) in dem Halbleitersubstrat (10), wobei der erste aktive Bereich jeweils ein erstes Ende (12k) und ein dem ersten Ende gegenüberliegendes Ende (12i) aufweist (*Die aktiven Bereiche sind die gepunkteten Bereiche in Fig. 6. Als erster aktiver Bereich wird der in Fig. 6 obere Bereich innerhalb des gestrichelten Rahmens "A100" bezeichnet, als zweiter aktiver Bereich wird der untere Bereich innerhalb des gestrichelten Rahmens bezeichnet.*);

eine erste Gate-Elektrode (*gate-gate connecting layer 21b in Fig. 6, vgl. Abs. [0066]: "The intersections of each of the gate-gate connecting layers 21a and 21b and the sub-word wiring layer 23 with the active regions respectively form gate electrodes G1, G2, G3, G4, G5, and G6, as shown in FIG. 6."*) auf den ersten und zweiten aktiven Bereichen, wobei die erste Gate-Elektrode (21b) benachbart zu dem ersten Ende (12k) des ersten aktiven Bereichs ist;

eine zweite Gate-Elektrode (*gate-gate connecting layer 21a in Fig. 6*) auf den ersten und zweiten aktiven Bereichen, wobei die zweite Gate-Elektrode (21a) parallel zu der ersten Gate-Elektrode (21b) ist und benachbart zu dem zweiten Ende (12i) des ersten aktiven Bereichs;

eine erste Knotenleitung (*drain-drain connecting layer 31b in Fig. 7 i. V. m. Abs. [0068] und [0069]*), die so konfiguriert ist, dass das erste Ende (12k) des ersten aktiven Bereichs mit dem zweiten aktiven Bereich (12h), der benachbart zu der ersten Gate-Elektrode (21b) ist, elektrisch verbunden ist (*vgl. die in Fig. 3 und 7 gezeigte Verbindung vom ersten Ende 12k des ersten aktiven Bereichs über Plug C12, erste Knotenleitung 31b über den Plug C15 zum zweiten aktiven Bereich 12d bzw. 12h*), wobei die erste Knotenleitung (31b) parallel zu der ersten Gate-Elektrode (*siehe die Lage der ersten Gate-Elektrode 21b in Fig. 6 und vgl. diese mit der hierzu parallelen Lage der ersten Knotenleitung 31b in Fig. 7*) ist;

eine zweite Knotenleitung (*drain-drain connecting layer 31a in Fig. 7 i. V. m. Abs. [0068] und [0069]*), die so konfiguriert ist, dass das zweite Ende des ersten aktiven Bereichs (12i) mit dem zweiten aktiven Bereich (12f), der benachbart zu der zweiten Gate-Elektrode (21a) ist, elektrisch verbunden ist (*siehe die Plugs C11 und C14 in Fig. 6 und 7*), wobei die zweite Knotenleitung parallel zu der zweiten Gate-Elektrode (*siehe die Lage der zweiten Gate-Elektrode 21a in Fig. 6 und vgl. diese mit der hierzu parallelen Lage der zweiten Knotenleitung 31a in Fig. 7*) ist;

eine erste lokale Zwischenverbindung (*drain-gate connecting layer 41b in Fig. 8*), die so konfiguriert ist, dass die erste Knotenleitung (31b) mit der zweiten Gate-Elektrode (21a) verbunden ist (*siehe die Verbindungen C22 und C31 in den Fig. 7 und 8 i. V. m. Abs. [0072]*); und

eine zweite lokale Zwischenverbindung (*drain-gate connecting layer 41a in Fig. 8*), die so konfiguriert ist, dass die zweite Knotenleitung (31a) mit der ersten Gate-Elektrode (21b) elektrisch verbunden ist (*siehe die Verbindungen C21 und C32 in den Fig. 7 und 8 i. V. m. Abs. [0072]*),

wobei ferner der erste aktive Bereich einen Abschnitt (12j) zwischen den ersten (21b) und zweiten Gate-Elektroden (21a) aufweist, der so konfiguriert ist, dass er sich zu einer Nachbarzelle hin erstreckt (*die Zelle ist der Bereich innerhalb der gestrichelten Umrandung "A100". Der erste aktive Bereich 12j erstreckt sich über die Umrandung hinaus und damit zu einer Nachbarzelle hin, vgl. das Layout gemäß Fig. 6*), und

eine den Abschnitt (12j) des ersten aktiven Bereichs freilegende Versorgungsleitungskontaktöffnung (*siehe die Verbindung C19 in den Fig. 6 und 7 i. V. m. Abs. [0068]*) vorgesehen ist, die so konfiguriert ist, dass sie sich zu einer Nachbarzelle hin erstreckt, wobei die Versorgungsleitungskontaktöffnung durch die SRAM-Zelle und eine benachbarte Zelle gemeinsam genutzt wird (*siehe die Lage des Kontaktbereichs C19 in Fig. 6 auf der Grenze zur Nachbarzelle und die Verlängerung des ersten aktiven Bereichs in die Nachbarzelle hinein*).

Damit unterscheidet sich der Gegenstand des Anspruchs 1 von dem aus Druckschrift 1 lediglich dadurch, dass die erste und die zweite Knotenleitung mit einer oberen Oberfläche einer Vorrichtungsisolationsschicht zwischen den ersten und zweiten aktiven Bereichen in Kontakt stehen, denn dies ist bei der SRAM-Zellenanordnung nach der Druckschrift D1 nicht der Fall.

So ist in Fig. 3 der Druckschrift D1, die einen Schnitt senkrecht zur Oberfläche entlang der Linie B-B zeigt (vgl. Abs. [0053]), die erste Knotenleitung (31b) sichtbar. Sie ist über die Durchkontaktierung C12 mit dem ersten aktiven Bereich und über die Durchkontaktierung C15 mit dem zweiten aktiven Bereich verbunden. Sie überbrückt dabei die Vorrichtungsisolationsschicht (*isolation region 19*) zwischen den beiden aktiven Bereichen, befindet sich aber nicht in Kontakt mit einer oberen Oberfläche dieser Schicht. Sie befindet sich vielmehr auf der Oberfläche einer aufgetragenen Isolationsschicht (*first interlayer dielectric 65*, vgl. Abs. [0068]), die u. a. von den beiden Durchkontaktierungen C12 und C15 durchdrungen wird.

Stattdessen die erste und auch die zweite Knotenleitung direkt auf der Vorrichtungsisolationsschicht vorzusehen, beruht auf keiner erfinderischen Tätigkeit.

Denn die Druckschrift D6 offenbart eine Technologie, bei der die erste leitende Schicht (*Silicidschicht 90*) auch direkt auf der Vorrichtungsisolationsschicht (*dicke Oxidschicht 22*, vgl. S. 8, 3. Abs.) ausgebildet wird. So wird bei der Speichervorrichtung nach der Druckschrift D6 eine erste (untere) leitfähige Schicht vorgesehen (vgl. S. 13, 2. Abs: "... wird eine weitere leitfähige Schicht aus Silicid 90 auf dem Substrat zur Bildung einer konformen Schicht aufgebracht,..."), die über einem Vorrichtungsisolationsoxid (*dicke Oxidschicht 22 in Fig. 3 i. V. m. S. 8, vorletzter Abs.*) angeordnet ist und über Kontaktlöcher (*Kontaktöffnungen 74, 76*) die Source/Drain-Bereiche in den aktiven Bereichen kontaktiert (vgl. S. 11, 2. Abs. bis S. 12 1. Abs.). Wie sich aus diesem Text ergibt und außerdem in Fig. 9 gezeigt ist, steht diese leitfähige Schicht (90) in Kontakt mit einer oberen Oberfläche der Vorrichtungsisolationsschicht (22). Die in Druckschrift D6 eingesetzte Technologie wird auch für SRAMs verwendet (siehe Fig. 12 und 13).

Angesichts der in Druckschrift D6 angesprochenen direkten Kontaktierungsmöglichkeit der Source/Drain-Bereiche in den aktiven Gebieten über diese leitfähige Schicht ist für den Fachmann ersichtlich, dass er mit dieser Technologie die in Fig. 3 der Druckschrift D1 gezeigte Isolationsschicht (65) und zumindest die

Durchkontaktierungen C12, C15 und C18, sowie die entsprechenden Durchkontaktierungen der anderen Seite der SRAM-Zelle einsparen kann, wenn er entsprechend der Lehre der Druckschrift D6 die erste Leitungsschicht direkt auf die bereits vorhandenen Isolationen, darunter auch die Vorrichtungsisolationsschicht (19) aufbringt. Damit werden auch die erste und die zweite Knotenleitung (31b, 31a) direkt auf die Vorrichtungsisolationsschicht (19) aufgebracht und stehen mit einer oberen Oberfläche derselben in Kontakt. Dies vereinfacht den Herstellungsprozess und reduziert vor allem auch die Bauhöhe der Anordnung.

Der Fachmann wird somit die Leitungen so ausbilden, dass auf Grund der aus Druckschrift D1 bekannten Anordnung die Knotenleitungen in Kontakt mit der oberen Oberfläche einer Vorrichtungsisolationsschicht zwischen den ersten und zweiten aktiven Bereichen stehen. Damit ergibt sich für den Fachmann der Gegenstand des geltenden Patentanspruches 1 ohne erfinderische Tätigkeit aus der Kombination der Druckschriften D1 und D6.

3. Die Unteransprüche 2 bis 18 fallen auf Grund der Antragsbindung mit dem Anspruch 1 (vgl. *BGH GRUR 2007, 862, 863, Tz. 18, "Informationsübermittlungsverfahren II"*).

4. Bei dieser Sachlage war die Beschwerde der Anmelderin zurückzuweisen.

Dr. Strößner

Metternich

Brandt

Dr. Zebisch

CI