



# BUNDESPATENTGERICHT

23 W (pat) 27/07

---

(Aktenzeichen)

Verkündet am  
24. Januar 2012

...

## BESCHLUSS

In der Beschwerdesache

...

### **betreffend die Patentanmeldung 42 38 438.9-33**

hat der 23. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 24. Januar 2012 unter Mitwirkung des Vorsitzenden Richters Dr. Strößner sowie der Richter Brandt, Metternich und Dr. Friedrich

beschlossen:

Die Beschwerde der Anmelderin wird zurückgewiesen.

## **Gründe**

### **I.**

Die Anmeldung 42 38 438 wurde am 13. November 1992 mit der Bezeichnung „Halbleiterbaustein“ beim Deutschen Patent- und Markenamt eingereicht. Sie nimmt die Priorität der koreanischen Ursprungsanmeldung KR 421/92 vom 14. Januar 1992 in Anspruch.

Die Prüfungsstelle für Klasse H 01 L hat im Prüfungsverfahren die Druckschriften

- D1 Thin Film Module. In: IBM Technical Disclosure Bulletin, Vol. 31, No. 8, 1989, S. 135 - 138
- D2 US 5 067 007 A
- D3 M. Papageorge et al.: Double layer Recessed Hybrid Flip Chip on Board. In: Motorola Technical Developments, Vol. 11, Oktober 1990, S. 158 und 159
- D4 JP 3 - 116 838 A
- D5 JP 3 - 105 924 A und
- D6 JP 3 - 154 344 A (Abstract) Patent Abstracts of Japan, E-1116, 1991, Vol. 15, No. 383

ermittelt.

Nach mehreren Prüfungsbescheiden hat sie die Anmeldung in der Anhörung vom 8. März 2007 zurückgewiesen mit der Begründung, der Gegenstand des gelten-

den Anspruchs 1 beruhe ausgehend vom Stand der Technik gemäß der Druckschrift D6 nicht auf einer erfinderischen Tätigkeit des Fachmanns.

Gegen den am 10. April 2007 zugestellten Beschluss hat die Anmelderin mit Schriftsatz vom 10. Mai 2007, eingegangen am selben Tag, Beschwerde eingelegt.

Im Nachgang zur Terminladung hat der Senat darauf hingewiesen, dass in der mündlichen Verhandlung möglicherweise auch über die ursprüngliche Offenbarung einiger Teilmerkmale des geltenden Anspruchs 1 zu diskutieren sein würde. Zudem hat der Senat der Anmelderin noch die Druckschriften

D7 JP 01 - 004 051 A mit englischsprachigem Abstract und

D8 JP 02 - 135 762 A mit englischsprachigem Abstract

übermittelt und dargelegt, dass die dort offenbarten Gegenstände dem Gegenstand der Anmeldung zumindest sehr nahe kämen.

In der mündlichen Verhandlung stellte die Anmelderin den Antrag,

1. den Beschluss der Prüfungsstelle für Klasse H 01 L des Deutschen Patent- und Markenamts vom 8. März 2007 aufzuheben;
2. ein Patent mit der Bezeichnung „Halbleiterbaustein“, dem Anmeldetag 13. November 1992 und der ausländischen Priorität 14. Januar 1992 auf der Grundlage folgender Unterlagen zu erteilen:

Geänderte Patentansprüche 1 bis 7, eingegangen am 6. März 2008, sowie noch anzupassenden Beschreibungsseiten 1 bis 6 und zwei Blatt Zeichnungen

gen mit Figuren 1 bis 6, jeweils eingegangen am  
13. November 1992 (Hauptantrag);

3. hilfsweise, ein Patent mit der vorgenannten Bezeichnung, dem vorgenannten Anmeldetag und der vorgenannten ausländischen Priorität auf der Grundlage folgender Unterlagen zu erteilen:

Geänderte Patentansprüche 1 bis 6, eingereicht in der mündlichen Verhandlung vom 24. Januar 2012, sowie noch anzupassenden Beschreibungsseiten 1 bis 6 und zwei Blatt Zeichnungen mit Figuren 1 bis 6, jeweils eingegangen am 13. November 1992 (Hilfsantrag).

Der geltende Anspruch 1 nach Hauptantrag lautet:

„Halbleiter-Baustein mit:

einem Halbleiter-Chip (11), der an seinen einander gegenüberliegenden Seitenkanten mit einer Vielzahl von Kontaktflecken (11a) versehen ist;

einer Basis (12) mit einer Aushöhlung (12a), die den Halbleiter-Chip (11) aufweist; und

einer isolierenden Abdeckung (14) für die Aushöhlung (12a);

dadurch gekennzeichnet, dass

die isolierende Abdeckung als separater Deckel (14) ausgebildet ist und durchgehende elektrisch leitende Lötstellen (15) aufweist, die als Außenkontakte des Halbleiter-Bausteins dienen und derart angeordnet sind, dass sie mit Kontaktflecken (11a) der Oberseite

des Halbleiter-Chips (11) verbunden werden, wenn der Deckel (14) in die Aushöhlung (12a) eingesetzt ist.“

Der geltende Anspruch 1 nach Hilfsantrag unterscheidet sich vom Anspruch 1 nach Hauptantrag durch die Umformulierung einiger Merkmale im Sinne der ursprünglichen Offenbarung sowie durch die Aufnahme zusätzlicher Merkmale. Er lautet:

„Halbleiter-Baustein mit:

einem Halbleiter-Chip (11), der an seinen einander gegenüberliegenden Seitenkanten mit einer Vielzahl von Bondierungsflecken (11a) versehen ist;

einem Boden (12) mit einer Aushöhlung (12a), in die der Halbleiter-Chip (11) aufgenommen ist; und

einer isolierenden Abdeckung (14) für die Aushöhlung (12a);

dadurch gekennzeichnet, dass

die isolierende Abdeckung als separater Deckel (14) ausgebildet ist, der fest an eine obere Oberfläche des von der Aushöhlung (12a) aufgenommenen Halbleiter-Chips angefügt ist und Lötbockchen (15) aufweist, die derart angeordnet sind, dass sie mit Bondierungsflecken (11a) der Oberseite des Halbleiter-Chips (11) verbunden werden, wenn der Deckel (14) auf die Aushöhlung (12a) aufgebracht ist, wobei auf den Lötbockchen (15) Metallkontakte (16) angebracht sind, die jeweils in einer Flucht mit den auf einer gedruckten Schaltplatine befindlichen metallischen Leitungen liegen.“

Hinsichtlich der jeweiligen Unteransprüche sowie der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

## II.

Die zulässige Beschwerde der Anmelderin erweist sich nach dem Ergebnis der mündlichen Verhandlung als nicht begründet. Der geltende Patentanspruch 1 nach Hauptantrag ist unzulässig (§ 38 Satz 1 PatG), während der Halbleiter-Baustein nach dem geltenden Anspruch 1 nach Hilfsantrag nicht auf einer erfindnerischen Tätigkeit des Fachmanns beruht (§ 4 PatG).

Als Fachmann ist ein in der Halbleiter-Industrie tätiger berufserfahrener Diplomingenieur der Elektrotechnik mit Fachhochschulabschluss, der mit der Aufbau- und Gehäusetechnik von Halbleiterbausteinen befasst ist und über Spezialkenntnisse auf diesem Gebiet verfügt, zu definieren.

1. Die Anmeldung bezieht sich auf einen Halbleiterbaustein mit einer Struktur, die die Benutzung eines Leiterrahmens und die Verwendung von Metalldrähten zum Anschluss eines Chips vermeidet.

In der üblichen Montagetechnik werden Halbleiterchips auf einer Grundplatte aufgeklebt und über die Anschlüsse eines sogenannten Lead frame (das ist ein gestanztes oder geätztes Metallformteil) kontaktiert. Hierzu sind die Anschlussleitungen des lead frame über Bonddrähte mit Bondflächen an den Seitenkanten des Chips verbunden. Diese Anordnung wird in eine Vergussmasse, bspw. ein Epoxidharz eingebettet, aus der die von den Anschlussleitungen des lead frame gebildeten Anschlüsse herausragen. Eine solche Anordnung wird anhand der Fig. 1 und 2 der Anmeldung erläutert.

Es ist auch möglich, auf die Grundplatte zu verzichten und den lead frame über oder unter dem Chip anzuordnen. In beiden Fällen wird auch hier eine Drahtverbindung zu den Bondkontakten des Chips benötigt, um den Chip elektrisch zu kontaktieren, wie die Anmeldung anhand der Fig. 3 und 4 erläutert.

Diese Anordnungen erfordern einen Leiterrahmen mit Anschlussleitern und benötigten Bonddrähte, so dass sie sowohl hinsichtlich ihrer Größe als auch ihres Herstellungsaufwands nachteilig sind. Darüber hinaus kann es beim Bonden zu einer Verschlechterung der elektrischen Eigenschaften des Halbleiterchips sowie zu Schwierigkeiten beim Bonden selbst kommen, vgl. in den ursprünglichen Unterlagen S. 2, 1e. Abs. bis S. 3, 1. Abs.

Daher liegt der Anmeldung als technisches Problem die Aufgabe zugrunde, einen Halbleiterbaustein zu schaffen, der die erwähnten Nachteile vermeidet, die bei Bausteinen des Standes der Technik vorkommen. Es soll ein Halbleiterbaustein geschaffen werden, der die Verwendung eines Leiterrahmens und das Bonden von Metalldrähten unter Benutzung von Kontakten vermeidet, die als äußere Kontaktanschlüsse auf Bondpads eines Halbleiterchips angebracht werden, wodurch eine Vereinfachung, ein geringeres Gewicht, eine dünnere Ausführung, ein kompakterer Aufbau und eine Verbesserung des Integrationsdichtegrades erreicht wird, vgl. in den ursprünglichen Unterlagen S. 3, 2. und 3. Abs.

Gemäß dem geltenden Anspruch 1 nach Hauptantrag wird diese Aufgabe gelöst durch einen Halbleiter-Baustein mit einem Halbleiter-Chip, der an seinen einander gegenüberliegenden Seitenkanten mit einer Vielzahl von Kontaktflecken versehen ist, mit einer Basis mit einer Aushöhlung, die den Halbleiter-Chip aufweist, und mit einer isolierenden Abdeckung für die Aushöhlung. Die isolierende Abdeckung ist als separater Deckel ausgebildet und weist durchgehende elektrisch leitende Lotflecken auf, die als Außenkontakte des Halbleiter-Bausteins dienen und derart angeordnet sind, dass sie mit Kontaktflecken der Oberseite des Halbleiter-Chips verbunden werden, wenn der Deckel in die Aushöhlung eingesetzt ist.

Gemäß dem geltenden Anspruch 1 nach Hilfsantrag wird die Aufgabe gelöst durch einen Halbleiter-Baustein mit einem Halbleiter-Chip, der an seinen einander gegenüberliegenden Seitenkanten mit einer Vielzahl von Bondierungsflecken versehen ist, mit einem Boden mit einer Aushöhlung, in die der Halbleiter-Chip aufgenommen ist und mit einer isolierenden Abdeckung für die Aushöhlung. Die isolierende Abdeckung ist als separater Deckel ausgebildet, der fest an eine obere Oberfläche des von der Aushöhlung aufgenommenen Halbleiter-Chips angefügt ist und weist durchgehende Löthöcker auf, die derart angeordnet sind, dass sie mit Bondierungsflecken an der Oberseite des Halbleiter-Chips verbunden werden, wenn der Deckel auf die Aushöhlung aufgebracht ist, wobei auf den Löthöckern Metallkontakte angebracht sind, die jeweils in einer Flucht mit den auf einer gedruckten Schaltplatine befindlichen metallischen Leitungen liegen.

2. Der geltende Anspruch 1 nach Hauptantrag ist unzulässig.

a) Die Angabe „Halbleiter-Baustein mit einer Basis mit einer Aushöhlung, die den Halbleiterchip aufweist“ im geltenden Anspruch 1 ist nicht ursprünglich offenbart, denn mit dieser Formulierung werden auch Halbleiter-Bausteine vom Schutz umfasst, bei denen der Halbleiter-Baustein von vorneherein einstückig als Basis mit einer Aushöhlung mit einem Halbleiterchip ausgebildet ist. Ursprünglich offenbart war aber nur ein Halbleiter-Baustein „mit einem Boden mit einer Aushöhlung, in die der Halbleiterchip aufgenommen ist“, was zum Ausdruck bringt, dass der Halbleiter-Baustein aus den aufgezählten Einzelteilen zusammengesetzt ist, vgl. hierzu S. 5, Zeilen 6 bis 13 der ursprünglichen Unterlagen: „Wie die Figuren 5 und 6 zeigen, umfasst jeder Halbleiterbaustein [...] einen Halbleiterchip [...] sowie einen Boden 12 [...], der mit einer Aushöhlung 12a versehen ist, in die der Halbleiterchip aufgenommen ist. Die Bodenoberfläche der Aushöhlung 12a ist zum Befestigen des Halbleiterchips 11 in der Aushöhlung 12a mit einem Klebstoff 13 überzogen“ sowie S. 6, Zeilen 3 bis 6: „Zum Zusammenbauen des Halbleiterbausteins der beschriebenen Struktur gemäß der vorliegenden Erfindung wird zunächst der Halb-

leiterchip 11 in die Aushöhlung 12a des Bodens 12 eingesetzt und mit Hilfe des Klebers 13 an der Bodenoberfläche der Aushöhlung 12a befestigt“.

b) In gleicher Weise ist auch das Merkmal „mit einer isolierenden Abdeckung für die Aushöhlung, dadurch gekennzeichnet, dass die isolierende Abdeckung als separater Deckel ausgebildet ist, ..., wenn der Deckel in die Aushöhlung eingesetzt ist“, ursprünglich nicht offenbart. Denn während diese Formulierung die Lehre gibt, dass der Deckel „in die Aushöhlung eingesetzt ist“, offenbaren die ursprünglichen Unterlagen lediglich, dass der Deckel auf die obere Oberfläche des Chips aufgebracht wird, vgl. S. 5, Zeilen 13 und 14: „Auf die obere Oberfläche des Halbleiterchips 11 ist ein Deckel 14 aus nichtleitendem Material aufgebracht“ und S. 6, Zeilen 6 bis 8 der ursprünglichen Unterlagen: „Dann wird der Deckel 14 auf die obere Oberfläche des Halbleiterchips 11 aufgebracht.“

c) Weiterhin ist auch die Angabe, dass die isolierende Abdeckung „durchgehende elektrisch leitende Lotflecken aufweist, die als Außenkontakte des Halbleiter-Bausteins dienen und derart angeordnet sind, dass sie mit Kontaktflecken der Oberseite des Halbleiter-Chips verbunden werden“, ursprünglich nicht offenbart. In den ursprünglichen Unterlagen sind weder **durchgehende** elektrisch leitende Lotflecken offenbart noch ist dort angegeben, dass die Lotflecken als Außenkontakte des Halbleiter-Bausteins dienen. Diese Funktion weisen lediglich die metallischen Kontakte (16) auf, die im geltenden Anspruch 1 nach Hauptantrag nicht vorkommen, vgl. hierzu die Angabe im ursprünglichen Anspruch 1, dass „der Deckel eine Vielzahl von Löthöckern (15) aufweist, die jeweils in Berührung mit den Bondierungsflecken (11a) stehen und eine Vielzahl von Metallkontakten (16), die jeweils auf den Löthöckern des Deckels angebracht sind“, sowie die zugehörige Angabe in den ursprünglichen Unterlagen auf S. 5, Zeilen 14 bis 18: „Der Deckel 14 weist eine Vielzahl von Löthöckern 15 auf, die in Berührung mit jedem entsprechenden Bondierungsfleck 11a stehen. Jeder Halbleiterbaustein umfasst weiter eine Vielzahl von Metallkontakten 16, die auf jedem entsprechenden Löthöcker 15 angebracht sind.“ sowie auf S. 6, Zeilen 8 bis 16: „Danach werden die Bondierungs-

flecken 11a des Halbleiterchips 11 in bekannter Weise mit den entsprechenden Löthöckern 15 des Deckels 14 elektrisch verbunden. Anschließend wird auf den Löthöckern 15 jeweils eine Anzahl metallischer Kontakte 16 eines leitenden Metalls angebracht. Der gemäß dieser Prozedur hergestellte Halbleiter-Baustein wird dann auf der Oberfläche eines Druckschaltungssubstrats montiert, derart dass seine Metallkontakte 16 jeweils in einer Flucht mit den auf dem Druckschaltungssubstrat befindlichen metallischen Leitungen liegen.“

Damit geht der im Anspruch 1 nach Hauptantrag beanspruchte Gegenstand über die ursprüngliche Offenbarung hinaus, der Anspruch ist mithin unzulässig (§ 38 Satz 1 PatG).

3. Die auf den Anspruch 1 nach Hauptantrag rückbezogenen Unteransprüche 2 bis 7 fallen wegen der Antragsbindung mit dem Anspruch 1, vgl. BGH GRUR 2007, 862, 863 Tz. 18 - „Informationsübermittlungsverfahren II“ m. w. N.

4. Der Anspruch 1 nach Hilfsantrag ist zwar zulässig, da er gegenüber der ursprünglichen Offenbarung keine Erweiterung aufweist, jedoch beruht die in ihm gegebene Lehre nicht auf einer erfinderischen Tätigkeit des Fachmanns.

Denn die Druckschrift D2 offenbart in Übereinstimmung mit der Lehre dieses Anspruchs einen Halbleiter-Baustein (*semiconductor device*) mit

- einem Halbleiter-Chip (*semiconductor chip 6 / Fig. 1(A)*), der an seinen einander gegenüberliegenden Seitenkanten mit einer Vielzahl von Bondierungsflecken versehen ist, die zwar weder im Text erwähnt noch in der Figur gezeigt sind, deren Existenz sich für den Fachmann bei der Lektüre der Druckschrift D2 aber allein daraus ergibt, dass auf dem Chip Löthöcker angebracht sind, über die der Chip elektrisch angeschlossen ist, was nur möglich ist, wenn die Löthöcker einen Kontakt zu Bondierungsflecken des Chips herstellen, die ihrerseits mit den auf dem Chip integrierten Schaltungen verbunden sind (*the semiconductor chip 6 is bonded with its face downwards onto the electrodes 8 on the upper*

*surface of the insulating substrate 4 via solder bumps 7 that are joined to the surface on which the integrated circuit is formed / Sp. 5, Zeilen 35 bis 39 i. V. m. Fig. 1(A)),*

- einem Boden mit einer Aushöhlung, in die der Halbleiter-Chip aufgenommen ist (*The back surface of the semiconductor chip 6 is joined to the inner side of the cap 5 via a junction member 9 such as a solder / Sp. 5, Zeilen 40 bis 42 i. V. m. Fig. 1(A)),* und mit
- einer isolierenden Abdeckung für die Aushöhlung, wobei die Abdeckung als separater Deckel ausgebildet ist, der fest an eine obere Oberfläche des von der Aushöhlung aufgenommenen Halbleiterchips angefügt ist (*the insulating substrate 4 and the cap 5 are joined to each other via a junction member 9 such as the solder adhered to the periphery of the insulating substrate 4 to maintain airtightness in the microchip carrier 2 / Sp. 5, Zeilen 48 bis 52 // the semiconductor chip 6 is bonded with its face downwards onto the electrodes 8 on the upper surface of the insulating substrate 4 via solder bumps 7 that are joined to the surface on which the integrated circuit is formed / Sp. 5, Zeilen 35 bis 39 i. V. m. Fig. 1(A)).*

Wie die zuletzt genannte Zitatstelle angibt, sind bei dem Halbleiter-Baustein nach der Druckschrift D2 in weiterer Übereinstimmung mit der Lehre des Anspruchs 1 nach Hilfsantrag auf den Löthöckern Metallkontakte angebracht (*the semiconductor chip 6 is bonded with its face downwards onto the electrodes 8 on the upper surface of the insulating substrate 4 via solder bumps 7*). Diese Metallkontakte sind auf der dem Chip zugewandten Oberseite der isolierenden Abdeckung angeordnet und elektrisch mit Metallkontakten auf der Unterseite der Abdeckung verbunden, die ihrerseits über Kontaktpins mit den auf einer gedruckten Schaltplatine befindlichen metallischen Leitungen verbunden sind (*On the whole lower surface of the insulating substrate 4 are arranged a number of electrodes 8 in the form of a lattice maintaining a predetermined distance. These electrodes 8 are connected to the electrodes 8 on the upper surface via a tungsten(W) wiring 14A that passes through the insulating substrate 4. Upper ends of the lead pins 11 are joined to the*

*electrodes 8 on the lower surface of the insulating substrate 4 via a brazing member 12 [...] and lower ends of the lead pins 11 are joined to the electrodes 3 of the printed wiring board 1 via solder. The lead pins 11 are formed by the ordinary wire matching, plate machining, cutting, punching or etching / Sp. 5, Zeile 57 bis Sp. 6, Zeile 2).*

Wegen des direkten Kontakts zwischen den Löthöckern (*solder bumps 7*) und den Metallkontakten auf der Oberseite der Abdeckung (*electrodes 8 on the upper surface of the insulating substrate*) müssen Löthöcker und Metallkontakte miteinander fluchten. Für den Fachmann ist dabei selbstverständlich, dass Löthöcker und Metallkontakte jeweils in einer Reihe liegen; dies ergibt sich zwangsläufig aus der reihenförmigen Anordnung der Bondierungsflecken an den gegenüberliegenden Seitenkanten des Chips. Die Reihenanzordnung der Metallkontakte (*electrodes 8 on the upper surface of the insulating substrate*) liegt aber auch in einer Flucht mit den auf der gedruckten Schaltplatine befindlichen Leitungen (*electrodes 3 of the printed wiring board 1*), denn nur dann kann der Kontakt zwischen beiden durch einfache gerade verlaufende Kontaktstifte (*The lead pins 11 are formed by the ordinary wire matching, plate machining, cutting, punching or etching*) hergestellt werden, wie es Fig. 1(A) zeigt. Zumindest in dieser Dimension fluchten die Metallkontakte auf der Abdeckung und die Leitungen auf der gedruckten Schaltplatine also miteinander, so dass der Fachmann auch dieses Merkmal der Druckschrift D2 entnimmt.

Wie oben schon dargelegt, sind bei dem Halbleiter-Baustein nach der Druckschrift D2 die Löthöcker am Chip vorgesehen und so angeordnet, dass sie beim Aufbringen des Deckels auf die Aushöhlung mit den Metallkontakten am Deckel verbunden werden. Im Unterschied hierzu sind bei dem Halbleiter-Baustein nach dem Anspruch 1 nach Hilfsantrag die Löthöcker an der isolierenden Abdeckung vorgesehen und so angeordnet, dass sie mit den Bondierungsflecken der Oberseite des Halbleiter-Chips verbunden werden, wenn der Deckel auf die Aushöhlung aufgebracht wird. Diese Umkehrung gegenüber der in der Druckschrift D2 offenbarten

Vorgehensweise beruht jedoch nicht auf einer erfinderischen Tätigkeit des Fachmanns, denn es liegt im Rahmen des einfachen fachmännischen Könnens, die Löthöcker am Deckel statt am Chip vorzusehen. Zwangsläufig werden dann beim Aufsetzen des Deckels auf die Aushöhlung die Löthöcker mit den Bondierungsflecken verbunden.

Das von der Anmelderin vorgetragene Argument, bei dem Halbleiter-Baustein nach der Druckschrift D2 bilde die isolierende Abdeckung (*cap 5*) keinen Deckel für den Chip, da hier keine formschlüssige und damit platzsparende Anordnung des Chips im Gehäuse gegeben sei, da weitere Bauelemente in der Abdeckung angeordnet seien, vermochte den Senat nicht zu überzeugen, denn dieser Unterschied kommt im Anspruchswortlaut nicht zum Ausdruck und könnte darüber hinaus auch keine Patentfähigkeit begründen. In gleicher Weise gilt dies auch für das Argument, bei dem Halbleiter-Baustein nach der Druckschrift D2 stelle die Abdeckung (*insulating substrate 4*) mit ihren mehreren Metallisierungsebenen eine Umverteilungsebene dar, was bei der anmeldungsgemäßen Anordnung nicht der Fall sei, wie dies das das Fluchten von Metallkontakten und Leitungsbahnen betreffende Merkmal zum Ausdruck bringe. Wie oben dargelegt, entnimmt der Fachmann auch der Druckschrift D2 das Fluchten der Metallisierungskontakte und der Leitungen auf der gedruckten Schaltplan zumindest in einer Richtung.

Damit beruht der Halbleiter-Baustein nach dem Anspruch 1 nach dem Hilfsantrag nicht auf einer erfinderischen Tätigkeit des Fachmanns.

5. Die auf den Anspruch 1 nach dem Hilfsantrag rückbezogenen Unteransprüche 2 bis 6 fallen wegen der Antragsbindung mit diesem Anspruch 1, vgl. BGH GRUR 2007, 862, 863 Tz. 18 - „Informationsübermittlungsverfahren II“ m. w. N.

6. Bei dieser Sachlage war die Beschwerde der Anmelderin zurückzuweisen.

Dr. Strößner

Brandt

Metternich

Dr. Friedrich

CI