



BUNDESPATENTGERICHT

18 W (pat) 158/14

(AktENZEICHEN)

Verkündet am
30. Januar 2015

...

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 102 55 542.7-53

...

hat der 18. Senat (Technischer Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 30. Januar 2015 durch die Vorsitzende Richterin Dipl.-Ing. Wickborn sowie die Richter Kruppa, Dipl.-Phys. Dr. Schwengelbeck und Dipl.-Ing. Altvater

beschlossen:

Auf die Beschwerde der Anmelderin wird der Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamtes vom 11. Januar 2010 aufgehoben und das Patent auf der Grundlage der folgenden Unterlagen erteilt:

- Patentansprüche 1-4, überreicht in der mündlichen Verhandlung,
- Beschreibung Seiten 1, 2, 4-13, eingegangen am
28. November 2002,
Seite 3, eingereicht in der mündlichen Verhandlung,
- Figuren 1 und 2, eingegangen am 28. November 2002.

Gründe

I.

Die am 28. November 2002 beim Deutschen Patent- und Markenamt eingereichte Patentanmeldung 102 55 542.7-53 mit der Bezeichnung

„Speicheranordnung für eine Mikrorechnerschaltung“

wurde mit Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 11. Januar 2010 aus den Gründen des Bescheids vom 22. Mai 2009 gemäß § 48 PatG zurückgewiesen, wobei die Prüfungsstelle im Bescheid vom 22. Mai 2009 ausgeführt hat, dass der Gegenstand des Anspruchs 1 nicht auf einer erfinderischen Tätigkeit beruhe, da er sich für den Fachmann unter Zuhilfenahme fachmännischer Überlegungen in nahe liegender Weise aus einer Zusammenschau der Druckschrift

D4: DE 44 43 326 A1

mit Druckschrift

D2: JP 04-283837 A

ergebe.

Im Prüfungsverfahren sind außerdem noch folgende Druckschriften berücksichtigt worden:

D1: JP 04-222040 A,

D3: JP 61-221935 A und

D5: DE 195 25 100 C2.

In der Beschreibungseinleitung der Anmeldung wird zudem folgende Druckschrift als Stand der Technik genannt:

D6: HEESEL, N. und REICHSTEIN, W.: Mikrocontroller-Praxis, 3. verbesserte Auflage, Braunschweig/Wiesbaden: Friedr. Vieweg & Sohn Verlagsgesellschaft mbH, 1998, S. 53-85.

Gegen den oben genannten Beschluss richtet sich die Beschwerde der Anmelderin.

Sie beantragt,

den Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamtes vom 11. Januar 2010 aufzuheben und das Patent auf der Grundlage der folgenden Unterlagen zu erteilen:

- Patentansprüche 1-4, überreicht in der mündlichen Verhandlung,
- Beschreibung Seiten 1, 2, 4-13, eingegangen am 28. November 2002, Seite 3, eingereicht in der mündlichen Verhandlung,
- Figuren 1 und 2, eingegangen am 28. November 2002.

Patentanspruch 1 lautet unter senatsseitiger Hinzufügung von Gliederungspunkten:

- M1** „Speicheranordnung für eine Mikrorechnerschaltung mit einem und für einen Mikrocontroller, der eine explizite, hardwaremäßig integrierte Trennung zwischen einem Datenspeicherbereich und dem Programmspeicherbereich aufweist,
- M2** wobei der Datenspeicherbereich und der Programmspeicherbereich identische Adreßbereiche überstreichen und ausschließlich über eigene Steuersignale differenziert ansprechbar sind, und

- M3** der neben Datenanschlüssen, Adreßanschlüssen und Steuersignalanschlüssen mit Ein-/Ausgabeanschlüssen ausgestattet ist, wobei
- M4** - eine erste Speichereinrichtung (12) und eine zweite Speichereinrichtung (13) vorgesehen und fest mit der Mikrorechnerschaltung (1) verbunden sind,
- M5** - eine dritte Speichereinrichtung (2) temporär mit der Mikrorechnerschaltung (1) verbindbar und mit einem Anwesenheitsmerkmal (20) ausgestattet ist,
- M6** - die erste und die dritte Speichereinrichtung (12, 2) als elektrisch programmierbare Festwertspeicher ausgebildet sind,
- M7** - die zweite Speichereinrichtung (13) aus einem statischen Schreib-Lese-Speicher (131) und einem nichtflüchtigen Schreib-Lese-Speicher (132) aufgebaut ist,
- M8** - die dritte Speichereinrichtung (2) ausführbare Instruktionen aufweist,
- M9** - die Mikrorechnerschaltung (1) Mittel (104) zur Erkennung des Anwesenheitsmerkmals (20) aufweist,
- M10** - ein Registersatz (105) mit einer Mehrzahl von Registerzellen vorgesehen ist, die betriebsartabhängig und betriebszustandsabhängig einstellbar sind,
- M11a** - in Abhängigkeit von den Einstellungen des Registersatzes (105) und dem Anwesenheitsmerkmal (20) dem Programmspeicherbereich physischer Speicher, der aus der ersten und dritten Speichereinrichtung (12, 2) und einem Teilbereich aus der zweiten Speichereinrichtung (132) ausgewählt ist, und dem Datenspeicherbereich physischer Speicher, der aus der ersten und einem der Teile der zweiten Speichereinrichtung (12, 131, 132) ausgewählt ist, zugeordnet ist
- M11b** und das Betriebssystem aus der dritten Speichereinrichtung (2) in die erste Speichereinrichtung (12) und das Boot-Programm in den nichtflüchtigen Schreib-Lese-Speicher (132) der zweiten Speichereinrichtung (13) übertragbar sind.“

Wegen des Wortlauts der Unteransprüche 2 bis 4 wird auf den Akteninhalt verwiesen.

Die Beschwerdeführerin vertritt die Auffassung, dass die geltenden Ansprüche zulässig und patentfähig sind.

Wegen der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

II.

Die zulässige Beschwerde hat in der Sache Erfolg. Denn die zweifelsfrei gewerblich anwendbare Speicheranordnung für eine Mikrorechnerschaltung gemäß dem geltenden Anspruch 1 ist im Lichte der im Verfahren befindlichen Druckschriften D1 bis D6 neu und beruht auf einer erfinderischen Tätigkeit.

1. Die Erfindung betrifft eine Speicheranordnung für eine Mikrorechnerschaltung, wobei der die Mikrorechnerschaltung bestimmende Mikrocontroller eine sogenannte Harvard-Architektur aufweist, bei der eine explizite, hardwaremäßig integrierte Trennung zwischen einem Datenspeicher und dem Programmspeicher vorgegeben ist und bei dem der Datenspeicherbereich und der Programmspeicherbereich identische Adressbereiche überstreichen und ausschließlich über eigene Steuersignale differenziert ansprechbar sind (vgl. geltende Beschreibungseinleitung, S. 1, Z. 14-20).

Die Erfindung geht davon aus, dass beim Stand der Technik bei auftretenden Störungen – wie einem Ausfall der Versorgungsspannung nach dem zumindest selektiven Löschen des elektrisch programmierbaren Festwertspeichers (EPROM) – kein oder ein ungültiges Betriebssystem zur Verfügung steht, so dass die weiteren Schritte zur Neuprogrammierung des elektrisch programmierbaren Festwertspeichers nicht mehr zur Ausführung

kommen können. In diesen Fällen wäre die Mikrorechterschaltung nicht mehr funktionsfähig, so dass die Einrichtung mit dem Mikrocontroller auszubauen, zu zerlegen und das in der Einrichtung befindliche EPROM physisch gegen einen die aktuelle Systemsoftware beinhaltenden EPROM auszutauschen sei. Darüber hinaus setze das bekannte Verfahren voraus, dass die Einrichtung bereits über ein gültiges Betriebssystem verfüge. In der Praxis habe sich jedoch gezeigt, dass programmierte Speicherbausteine bereits beim Einlöten in Folge von thermischer Beanspruchung ihre Inhalte zumindest teilweise verlieren könnten. Soweit dadurch ausführbare Instruktionen und/oder Systemeinstellungen betroffen seien, verfüge die Einrichtung dann über kein gültiges Betriebssystem mehr (vgl. geltende Beschreibung, S. 2, vierter Abs., bis S. 3, zweiter Abs.).

Als **Aufgabe** wird in der geltenden Beschreibung (vgl. S. 3, dritter Abs.) aufgeführt, eine Speicheranordnung für eine Mikrorechterschaltung mit einem Mikrocontroller in Harvard-Architektur anzugeben, die es bei fehlendem Betriebssystem und unter Einfluss von Störungen gestatte, ein EPROM im Programmspeicherbereich in einer Mikrorechterschaltung im fest eingebauten Zustand umzuprogrammieren.

Diese Aufgabe richtet sich an einen **Fachmann**, der eine abgeschlossene Hochschulausbildung auf dem Gebiet der Elektrotechnik oder der Informationstechnik aufweist und der über eine mehrjährige Erfahrung auf dem Gebiet der Entwicklung von Speicheranordnungen von Mikrorechnern und insbesondere Kenntnisse hinsichtlich der Umprogrammierung von Speichern besitzt.

Die Aufgabe wird durch die Merkmale der Speicheranordnung gemäß Patentanspruch 1 gelöst.

Danach ist vorgesehen, dass eine Speichereinrichtung für eine Mikrorech-nerschaltung neben einer ersten mikrorechnerinternen elektrisch program-mierbaren Speichereinrichtung (EPROM) eine zweite mikrorechnerinterne Speichereinrichtung aufweist, welche aus einem statischen Schreib-Lese-Speicher und einem nichtflüchtigen Schreib-Lese-Speicher aufgebaut ist, während eine dritte, temporär mit der Mikrorechnerschaltung verbindbare Speichereinrichtung in Form eines weiteren elektrisch programmierbaren Festwertspeichers (EPROM) ausgebildet ist, welcher ausführbare Instrukti-onen aufweist und mit einem Anwesenheitsmerkmal ausgestattet ist. Dabei ist ein Registersatz mit einer Mehrzahl von Registerzellen vorgesehen, die betriebsartabhängig und betriebszustandsabhängig einstellbar sind, wobei in Abhängigkeit von den Einstellungen des Registersatzes und dem Anwe-senheitsmerkmal dem Programmspeicherbereich physischer Speicher, der aus der ersten und dritten Speichereinrichtung und einem Teilbereich aus der zweiten Speichereinrichtung ausgewählt ist, zugeordnet ist, während dem Datenspeicherbereich physischer Speicher, der aus der ersten und ei-nem der Teile der zweiten Speichereinrichtung ausgewählt ist, zugeordnet ist. Das Betriebssystem der Mikrorechnerschaltung ist dabei aus der dritten Speichereinrichtung in die erste Speichereinrichtung übertragbar, während ein Boot-Programm in den nichtflüchtigen Schreib-Lese-Speicher der zwei-ten Speichereinrichtung übertragbar ist.

2. Die geltenden Ansprüche 1 bis 4 sind zulässig.

Der geltende Anspruch 1 weist die Merkmale des ursprünglichen An-spruchs 1 auf und stützt sich weiterhin auf die ursprüngliche Beschreibung, Seite 5, vierter und fünfter Absatz, sowie Seite 10, zweiter und dritter Ab-satz. Damit wird im geltenden Anspruch 1 präzisiert, welche Daten in wel-che mikrorechnerinternen Speicher einprogrammiert werden. Die geltenden Unteransprüche 2 bis 4 basieren auf den ursprünglichen Ansprüchen 2 bis

4 sowie dem Text der ursprünglichen Beschreibung, Seite 10, vierter Absatz, bis Seite 11, zweiter Absatz. Die Beschreibung wurde hinsichtlich der Nennung der Lösung der Aufgabenstellung an die geltenden Ansprüche angepasst (vgl. geltende S. 3).

3. Der Gegenstand des geltenden Patentanspruchs 1 ist neu gegenüber dem Stand der Technik gemäß den im Verfahren befindlichen Druckschriften **D1** bis **D6**. Denn aus keiner der im Verfahren befindlichen Druckschriften sind sämtliche Merkmale des Anspruchs 1 bekannt.

Druckschrift **D1** (vgl. den englischsprachigen Abstract) ist eine Speicheranordnung für eine Mikrorechnerschaltung zu entnehmen, bei der eine hardwaremäßig integrierte Trennung zwischen einem Datenspeicherbereich („RAM for storing data“) und einem Programmspeicherbereich („ROM for storing the program“) ausgebildet ist (**Merkmal M1 teilweise**, ohne explizite Nennung eines Mikrocontrollers), wobei die Mikrorechnerschaltung bzw. die Datenspeicher mit Datenanschlüssen und Adressanschlüssen (data/address bus) ausgestattet sind (**Merkmal M3**). Diese Speicheranordnung weist mit dem vorstehend zitierten ROM eine erste Speichereinrichtung und mit dem RAM eine zweite Speichereinrichtung in Form eines Direktzugriffsspeichers auf, wobei der Fachmann mitliest, dass beide Speichereinrichtungen fest mit der Mikrorechnerschaltung verbunden sind (**Merkmal M4**), während eine dritte Speicheranordnung temporär mit der Mikrorechnerschaltung verbindbar ist (vgl. Abstract: „memory element 7“ [...] to be connected [...] or disconnected by a connector“ / **Merkmal M5 teilweise**, ohne Nennung eines Anwesenheitsmerkmals). Des Weiteren ist Druckschrift D1 noch zu entnehmen, dass die erste Speichereinrichtung („ROM for storing the program“) und die dritte Speichereinrichtung („memory element 7“) jeweils als Nur-Lese-Festwertspeicher ausgebildet sind (vgl. Abstract / **Merkmal M6 teilweise**, ohne Nennung eines elektrisch pro-

grammierbaren Festwertspeichers). Druckschrift D1 entnimmt der Fachmann außerdem noch, dass die dritte Speichereinrichtung („memory element 7“) ausführbare Instruktionen zur Programmänderung aufweist (vgl. Abstract: Purpose / **Merkmal M8**).

Druckschrift D1 ist jedoch nicht zu entnehmen, dass der Datenspeicherbereich und der Programmspeicherbereich identische Adressbereiche überstreichen und ausschließlich über eigene Steuersignale differenziert ansprechbar sind (Merkmal M2 fehlt). Weiterhin ist in Druckschrift D1 kein Hinweis zu finden, dass die zweite Speichereinrichtung aus einem statischen Schreib-Lese-Speicher und einem nichtflüchtigen Schreib-Lese-Speicher aufgebaut ist (Merkmal M7 fehlt). Dementsprechend gibt es in Druckschrift D1 auch keinerlei Hinweis auf einen Registersatz mit einer Mehrzahl von Registerzellen, die betriebsartabhängig und betriebszustandsabhängig so einstellbar sind, dass in Abhängigkeit von den Einstellungen des Registersatzes und einem Anwesenheitsmerkmal dem Programmspeicherbereich physischer Speicher zugeordnet ist, der aus der ersten und dritten Speichereinrichtung und einem Teilbereich aus der zweiten Speichereinrichtung ausgewählt ist, während dem Datenspeicherbereich physischer Speicher zugeordnet ist, der aus der ersten und einem der Teile der zweiten Speichereinrichtung ausgewählt ist (Merkmale M9 bis M11a fehlen). Dass das Betriebssystem der Mikrorechnerschaltung in diesem Zusammenhang aus der dritten Speichereinrichtung in die erste Speichereinrichtung und ein Boot-Programm in einen nichtflüchtigen Schreib-Lese-Speicher einer zweiten Speichereinrichtung übertragbar ist, kann der Druckschrift D1 dabei ebenfalls nicht entnommen werden (Merkmal M11b fehlt).

Druckschrift **D2** (vgl. jeweils den englischsprachigen Abstract und Fig. 1) ist eine Speicheranordnung für eine Mikrorechnerschaltung zu entnehmen (vgl. Fig. 1 / **Merkmal M1 teilweise**, ohne explizite Nennung eines Mikro-

controllers und einer Trennung zwischen dessen Daten- und Programmspeicherbereich). Diese Speicheranordnung weist eine erste Speichereinrichtung („EPROM 2“) und eine zweite Speichereinrichtung („RAM 11“) auf, wobei der Fachmann mitliest, dass beide Speichereinrichtungen fest mit der Mikrorechnerschaltung verbunden sind (**Merkmal M4**), sowie eine dritte Speichereinrichtung, die temporär mit der Mikrorechnerschaltung verbindbar ist („EPROM on the memory card 3“) und die mit einem Anwesenheitsmerkmal ausgestattet ist („connection / nonconnection signal“ / **Merkmal M5**). Die erste und die dritte Speichereinrichtung sind als elektrisch programmierbare Festwertspeicher ausgebildet („EPROM 2“, „EPROM on the memory card 3“ / **Merkmal M6**). Die dritte Speichereinrichtung („EPROM on the memory card 3“) weist dabei ausführbare Instruktionen auf („update program stored in the EPROM“ / **Merkmal M8**), während die Mikrorechnerschaltung Mittel zur Erkennung des Anwesenheitsmerkmals („connection / nonconnection signal“) aufweist („memory control circuit 4“ / **Merkmal M9**).

Die Druckschrift **D2** entnehmbare Speicheranordnung unterscheidet sich vom Gegenstand des Anspruchs 1 darin, dass sie keine explizite hardwaremäßig integrierte Trennung zwischen einem Daten- und Programmspeicherbereich aufweist (Merkmal M1 fehlt teilweise). Dementsprechend ist auch nicht vorgesehen, dass Daten- und Programmspeicherbereich identische Adressbereiche überstreichen und ausschließlich über eigene Steuersignale differenziert ansprechbar sind (Merkmal M2 fehlt). Druckschrift D2 ist auch kein Hinweis zu entnehmen, dass die weitere (zweite) Speichereinrichtung aus einem statischen Schreib-Lese-Speicher und einem nichtflüchtigen Schreib-Lese-Speicher aufgebaut ist (Merkmal M7 fehlt). In Druckschrift D2 findet sich dabei auch kein Hinweis auf einen Registersatz mit einer Mehrzahl von Registerzellen, die betriebsartabhängig und betriebszustandsabhängig eingestellt werden können (Merkmal M10 fehlt). Daher ist Druckschrift D2 auch nicht zu entnehmen, dass in Abhängigkeit von diesen Einstellungen des Registersatzes und dem Anwesen-

heitsmerkmal dem Programmspeicherbereich physischer Speicher zugeordnet ist, der aus dem elektrisch programmierbaren Festwertspeicher („EPROM 2“) und dem temporär mit der Mikrorechnerschaltung verbindbaren elektrisch programmierbaren Festwertspeicher („EPROM on the memory card 3“) sowie einem Teilbereich einer zweiten Speichereinrichtung, d.h. aus einem statischen Schreib-Lese-Speicher und einem nichtflüchtigen Schreib-Lese-Speicher, ausgewählt ist. Ebenso fehlt in Druckschrift D2 ein Hinweis auf eine Zuordnung von physischem Speicher zum Datenspeicherbereich, der aus dem vorstehend genannten elektrisch programmierbaren Festwertspeicher („EPROM 2“) und einem Teilbereich der Speichereinrichtung mit einem statischem und einem nichtflüchtigem Schreib-Lese-Speicher ausgewählt ist (Merkmal M11a fehlt). Dementsprechend findet sich in Druckschrift D2 auch kein Hinweis darauf, dass abhängig von den Einstellungen des Registersatzes und dem Anwesenheitsmerkmal ein Betriebssystem der Mikrorechnerschaltung sowie ein Bootprogramm entsprechend Merkmal M11b in anspruchsgemäße Speichereinheiten übertragbar sind. Zwar entnimmt der Fachmann Druckschrift D2, dass in Abhängigkeit des Anwesenheitsmerkmals („connection / nonconnection signal“) eine Auswahl aus dem ersten Speicher („EPROM 2“) und dem dritten Speicher („EPROM on the memory card 3“) erfolgt und dass eine fest eingebaute Speichereinrichtung mit einem Programm der externen (dritten) Speichereinrichtung geladen wird („the update program stored in the EPROM can be written in the flush type EPROM 2“). Hierin liegt aber auch der wesentliche Unterschied zur anspruchsgemäßen Lehre, da kein dem Programmspeicherbereich zuordenbarer Teil einer zweiten Speichervorrichtung vorgesehen ist, d.h. es fehlt ein nichtflüchtiger Schreib-Lese-Speicher als Teil eines zweiten Speichers, in den das Boot-Programm aus der externen Speichereinrichtung übertragbar ist (Merkmal M11b fehlt).

Druckschrift **D3** (vgl. den englischsprachigen Abstract) offenbart eine Speicheranordnung für eine Mikrorechnerschaltung mit einer ersten Speichereinrichtung in Form eines elektrisch programmierbaren Festwertspeichers („E²PROM 13“), einer zweiten Speichereinrichtung mit einem Schreib-Lese-Speicher in Form eines RAM-Direktzugriffsspeichers („microprogram storage 15 consisting of a RAM“) und einer dritten Speichereinrichtung in Form eines weiteren programmierbaren Festwertspeichers („PROM 12“). Dabei liefert auch Druckschrift D3 keinen Hinweis dahingehend, einen Schreib-Lese-Speicher einzusetzen, der aus einem statischen und einem nichtflüchtigen Schreib-Lese-Speicher aufgebaut ist (Merkmal M7 fehlt). Dementsprechend findet sich in Druckschrift D3 ebenfalls kein Hinweis auf einen Registersatz mit Registerzellen, die betriebsartabhängig und betriebszustandsabhängig so einstellbar sind, dass in Abhängigkeit von den Einstellungen des Registersatzes und einem Anwesenheitsmerkmal dem Programmspeicherbereich physischer Speicher zugeordnet wird, der aus der ersten und dritten Speichereinrichtung sowie aus einem Teilbereich einer zweiten Speichereinrichtung mit einem statischen und einem nichtflüchtigen Schreib-Lese-Speicher ausgewählt ist, wohingegen dem Datenspeicherbereich physischer Speicher zugeordnet wird, der aus der ersten Speichereinrichtung und einem der Teile einer zweiten Speichereinrichtung ausgewählt ist (Merkmale M9 bis M11a fehlen). In Druckschrift D3 ist dabei auch nicht aufgeführt, dass ein Betriebssystem und ein Bootprogramm entsprechend Merkmal M11b übertragbar sind.

Aus Druckschrift **D4** ist im Zusammenhang mit dem dort zitierten Stand der Technik eine Speicheranordnung für eine Mikrorechnerschaltung in einem Mikrocontroller („8-Bit-Mikrocontroller-Familie 8051 [...]“) bekannt, bei der eine hardwaremäßig integrierte Trennung zwischen dem Datenspeicherbereich eines Datenspeichers („64-Kilobyte-Datenspeicher“) und dem Programmspeicherbereich eines Programmspeichers („64-Kilobyte-Programmspeicher“) ausgebildet ist (vgl. Sp. 1, Z. 22-38 / **Merkmal M1**). Der Fach-

mann kann Druckschrift D4 zudem entnehmen, dass dabei die Daten- und Programmspeicherbereiche identische Adressbereiche überstreichen (vgl. Sp. 1, Z. 32-38: „Überlappende externe Programm- und Datenspeicherbereiche“) und ausschließlich über eigene Steuersignale differenziert ansprechbar sind (vgl. Sp. 1, Z. 29-38 / **Merkmal M2**). Druckschrift D4 beschreibt neben der vorstehend zitierten Speicheranordnung noch eine weitere Speicheranordnung für eine Mikrorechnerschaltung, bei dem eine hardwaremäßig integrierte Trennung zwischen Programmspeicher- und Datenspeicherbereich mittels einer ersten Speichereinrichtung in Form eines elektrisch programmierbaren Festwertspeichers („Programmspeicher SP1“ / „Flash-EPROM“) und einer zweiten Speichereinrichtung in Form eines Schreib-Lese-Speichers („Datenspeicher SP2“ / „RAM“) ausgebildet ist (vgl. Sp. 2, Z. 34-39, sowie Fig. 1 und den zugehörigen Text in Sp. 2, Z. 45-49, sowie Sp. 3, Z. 4-6). Darüber hinaus wird in Druckschrift D4 auf die Möglichkeit einer „Fernladung von Programmen oder Programmteilen“ hingewiesen (vgl. Sp. 3, Z. 43-52), wobei der Fachmann in Druckschrift D4 mitliest, dass eine solche „Fernladung“ mittels einer entfernt angeordneten und temporär mit der Mikrorechnerschaltung verbindbaren (dritten) Speichereinrichtung erfolgt (vgl. **Merkmale M5 und M6**). Druckschrift D4 entnimmt der Fachmann außerdem noch, dass ein Registersatz vorgesehen ist, in Abhängigkeit dessen eine Auswahl aus den Speichereinrichtungen getroffen werden kann (vgl. Sp. 3, Z. 27-31 / **Merkmal M10 teilweise**, ohne betriebsartabhängige und betriebszustandsabhängige Einstellbarkeit der Register).

Druckschrift D4 enthält jedoch ebenfalls keinen Hinweis darauf, einen Schreib-Lese-Speicher einzusetzen, der aus einem statischen und einem nichtflüchtigen Schreib-Lese-Speicher aufgebaut ist (Merkmal M7 fehlt). Dementsprechend findet sich in Druckschrift D4 auch kein Hinweis darauf, dass ein Registersatz bzw. Registerzellen betriebsartabhängig und betriebszustandsabhängig einstellbar sind, wobei in Abhängigkeit von den

Einstellungen des Registersatzes und einem Anwesenheitsmerkmal der dritten Speichereinrichtung dem Programmspeicherbereich physischer Speicher, der aus der ersten und dritten Speichereinrichtung sowie einem Teilbereich aus der zweiten Speichereinrichtung ausgewählt ist, zugeordnet wird, während dem Datenspeicherbereich physischer Speicher, der aus der ersten und einem der Teile der zweiten Speichereinrichtung ausgewählt ist, zugeordnet wird (Merkmale M9 und M11a fehlen, Merkmal M10 fehlt teilweise). Die Übertragbarkeit des Betriebssystems der Mikrorechnerschaltung und eines Boot-Programm gemäß Merkmal M11b in die elektrisch programmierbare Festwertspeichereinrichtung bzw. in den nichtflüchtigen Teil einer zweiten Speichereinrichtung ist Druckschrift D4 dabei ebenfalls nicht zu entnehmen.

Auch Druckschrift **D5**, die ein Verfahren zur Programmierung eines elektrisch programmierbaren Nur-Lese-Speichers beschreibt (vgl. Abs. [0001] und Abs. [0003] sowie Abs. [0008] bis [0011]), ist kein Hinweis zu entnehmen, eine Speicheranordnung gemäß Merkmal M7 mit einer Speichereinrichtung aus einem statischen Schreib-Lese-Speicher sowie einem nichtflüchtigen Schreib-Lese-Speicher auszubilden und dabei eine Zuordnung von physischem Speicher entsprechend den Merkmalen M9 bis M11a des Anspruchs 1 vorzunehmen. Druckschrift D5 ist in diesem Zusammenhang auch nicht zu entnehmen, dass ein Betriebssystem und ein Boot-Programm gemäß Merkmal M11b übertragbar sind.

Ein Hinweis auf eine Ausgestaltung und den Betrieb einer Speichereinrichtung gemäß den Merkmalen M7 und M9 bis M11b ist auch nicht dem Lehrbuch **D6** zu entnehmen, welches lediglich konventionelle Harvard- bzw. von-Neumann-Architekturen zur Anordnung von Programm- bzw. Datenspeichern im Zusammenhang mit dem Zugriff auf externe Programmspeicher beschreibt (vgl. insbesondere die Kapitel 4.2 und 4.3 auf S. 53 ff.).

Die Merkmale M7, M11a und M11b des geltenden Anspruchs 1 sind somit keiner der Druckschriften D1 bis D6 zu entnehmen. Der Gegenstand des Anspruchs 1 ist daher neu gegenüber dem im Verfahren befindlichen Stand der Technik.

4. Der Gegenstand des geltenden Patentanspruchs 1 beruht auch auf einer erfinderischen Tätigkeit.

Wie vorstehend ausgeführt, ist keiner der im Verfahren befindlichen Druckschriften D1 bis D6 ein Hinweis dahingehend zu entnehmen, eine Speicheranordnung, die elektrisch programmierbare Festwertspeicher aufweist, mit einer Speichereinrichtung, bestehend aus einem statischen Schreib-Lese-Speicher und einem nichtflüchtigen Schreib-Lese-Speicher gemäß Merkmal M7, auszubilden und dabei eine Zuordnung von physischem Speicher entsprechend des Merkmals M11a vorzunehmen, wobei ein Betriebssystem und ein Boot-Programm in Abhängigkeit von den Registereinstellungen und einem Anwesenheitssignal entsprechend Merkmal M11b jeweils auf eine der zwei ausgewählten nichtflüchtigen Speichereinrichtungen übertragbar sind. Daher führt auch eine Zusammenschau der Lehren der Druckschriften D1 bis D6 nicht in nahe liegender Weise zum Gegenstand des geltenden Anspruchs 1.

Der Gegenstand des geltenden Anspruchs 1 ist dem Fachmann auch nicht unter Einbeziehung seines Fachwissens nahegelegt. Die im Anspruch 1 beanspruchte Speicheranordnung für eine Mikrorechnerschaltung gestattet es, einen elektrisch programmierbaren Festwertspeicher / EPROM im Programmspeicherbereich einer Mikrorechnerschaltung bei fehlendem Betriebssystem und unter dem Einfluss von Störungen im fest eingebauten Zustand umzuprogrammieren (vgl. Beschreibung, Seite 3, zweiter und dritter Absatz).

Die Speicheranordnung gemäß Patentanspruch 1 beruht somit auch auf einer erfinderischen Tätigkeit und ist daher patentfähig.

5. Die abhängigen Ansprüche 2 bis 4 betreffen über das Selbstverständliche hinausgehende Ausgestaltungen der Speicheranordnung gemäß Anspruch 1 und sind daher ebenfalls patentfähig.
6. Da die vorgelegten Unterlagen auch den Anforderungen des § 34 PatG genügen, ist das Patent im Umfang der geltenden Ansprüche 1 bis 4, der geltenden Beschreibung sowie der geltenden Figuren 1 und 2 zu erteilen.

III.

Rechtsmittelbelehrung

Gegen diesen Beschluss steht der am Beschwerdeverfahren Beteiligten das Rechtsmittel der Rechtsbeschwerde zu. Da der Senat die Rechtsbeschwerde nicht zugelassen hat, ist sie nur statthaft, wenn gerügt wird, dass

1. das beschließende Gericht nicht vorschriftsmäßig besetzt war,
2. bei dem Beschluss ein Richter mitgewirkt hat, der von der Ausübung des Richteramtes kraft Gesetzes ausgeschlossen oder wegen Besorgnis der Befangenheit mit Erfolg abgelehnt war,
3. einem Beteiligten das rechtliche Gehör versagt war,
4. ein Beteiligter im Verfahren nicht nach Vorschrift des Gesetzes vertreten war, sofern er nicht der Führung des Verfahrens ausdrücklich oder stillschweigend zugestimmt hat,

5. der Beschluss aufgrund einer mündlichen Verhandlung ergangen ist, bei der die Vorschriften über die Öffentlichkeit des Verfahrens verletzt worden sind, oder
6. der Beschluss nicht mit Gründen versehen ist.

Die Rechtsbeschwerde ist innerhalb eines Monats nach Zustellung des Beschlusses beim Bundesgerichtshof, Herrenstr. 45 a, 76133 Karlsruhe, durch einen beim Bundesgerichtshof zugelassenen Rechtsanwalt als Bevollmächtigten schriftlich einzulegen.

Wickborn

Kruppa

Dr. Schwengelbeck

Altwater

Hu