



BUNDESPATENTGERICHT

18 W (pat) 15/16

(Aktenzeichen)

Verkündet am

20. April 2018

...

BESCHLUSS

In der Beschwerdesache

betreffend die Patentanmeldung 102 97 624.4

...

hat der 18. Senat (Techn. Beschwerdesenat) des Bundespatentgerichts auf die mündliche Verhandlung vom 20. April 2018 durch die Vorsitzende Richterin Dipl.-Ing. Wickborn sowie die Richter Kruppa, Dipl.-Phys. Dr. Schwengelbeck und Dipl.-Ing. Altvater

beschlossen:

Die Beschwerde wird zurückgewiesen.

Gründe

I.

Die vorliegende Patentanmeldung 102 97 624.4 geht aus der am 27. Dezember 2002 eingereichten und als WO 03/058432 A1 veröffentlichten PCT-Anmeldung (PCT/US02/41556) hervor, welche die US-Priorität 10/039,254 vom 2. Januar 2002 in Anspruch nimmt. Die Patentanmeldung trägt die Bezeichnung

„Steuerung von Kompatibilitätsgraden von Binärcode-Übersetzungen
zwischen Befehlssatzarchitekturen“

und wurde durch Beschluss der Prüfungsstelle für Klasse G06F des Deutschen Patent- und Markenamts mit Beschluss in der Anhörung vom 5. April 2016 zurückgewiesen, da sich der Gegenstand des Patentanspruchs 1 für den Fachmann aus den Druckschriften

- D2** Sites, R.L., u.a.: Binary Translation. In: Digital Technical Journal, Vol. 4, No. 4, 1992, und
- D4** Toshinori, Sato; Itsujiro, Arita: The KIT COSMOS Processor: Introducing CONDOR. In: Proceedings of the International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA 2000), Vol. 1, Juni 2000, S. 732-739

in naheliegender Weise ergebe und damit nicht patentfähig sei.

Gegen diesen Beschluss richtet sich die Beschwerde der Anmelderin.

Die Anmelderin beantragt,

den Beschluss der Prüfungsstelle für Klasse G 06 F des Deutschen Patent- und Markenamts vom 5. April 2016 aufzuheben und das Patent auf der Grundlage der folgenden Unterlagen zu erteilen:

- Patentanspruch 1, eingereicht als Anspruch 1 des Hilfsantrags 8 in der mündlichen Verhandlung vom 12. Juli 2013 in dem Verfahren 7 W (pat) 55/11,
- Beschreibung, Seiten 1, 3 bis 23, eingegangen am 2. Juli 2004, Seiten 2 und 2a, eingegangen am 30. Januar 2007,
- Figuren 1 bis 4, eingegangen am 2. Juli 2004.

Der seitens des Senats mit einer Gliederung versehene **Patentanspruch 1** lautet:

„Verfahren, umfassend:

- a. Empfangen (302) eines Binärcodes eines Programmcodes an einer Übersetzungseinheit, wobei der Binärcode für eine erste Befehlssatzarchitektur erzeugt ist; und
- b. Übersetzen (308, 312) des Binärcodes durch die Übersetzungseinheit,

- c. wobei der übersetzte Binärcode auf einer Kombination der ersten Befehlssatzarchitektur und einer zweiten Befehlssatzarchitektur basiert und Eigenschaften der zweiten Befehlssatzarchitektur nutzt,
- d. wobei die Kombination so ist, dass der übersetzte Binärcode mit der ersten Befehlssatzarchitektur gemäß einem Kompatibilitätsgrad teilweise kompatibel bleibt, der von einer Programmumgebung entsprechend einer auf der zweiten Befehlssatzarchitektur definierten Gruppe von Kompatibilitätsmodi gesteuert wird,
- e. wobei die Einstellung des Kompatibilitätsmodus durch eine Anzahl von Befehlszeilen-Flags durchgeführt wird, die unterschiedliche Übersetzungen des Binärcodes anzeigen und mit dem Beginn der Ausführung des Binärcodes verwendet werden und
- f. wobei von der genauen Semantik des Binärcodes bezüglich der ersten Befehlssatzarchitektur im Tausch gegen eine verbesserte Leistung des Binärcodes bezüglich der zweiten Befehlssatzarchitektur abgewichen wird, und
- g. wobei der Binärcode eine Anzahl von Einzelbefehlen umfasst und die erste Befehlssatzarchitektur keine SIMD-Operationen unterstützt und der übersetzte Binärcode einen oder mehrere SIMD-Befehle umfasst, in die die Einzelbefehle übersetzt sind, und die zweite Befehlssatzarchitektur SIMD-Operationen unterstützt.“

Die Beschwerdeführerin führt aus, dass der geltende Anspruch zulässig und der Gegenstand des Anspruchs im Lichte des im Verfahren befindlichen Standes der Technik patentfähig sei.

Wegen der weiteren Einzelheiten wird auf den Akteninhalt verwiesen.

II.

Die zulässige Beschwerde ist nicht begründet, da der Gegenstand des Patentanspruchs 1 nicht auf einer erfinderischen Tätigkeit beruht (§ 4 PatG). Die Frage der Zulässigkeit des Anspruchs 1 kann daher dahinstehen (vgl. BGH, Urteil X ZR 29/89 vom 18. September 1990, GRUR 1991, 120, 121 li. Sp. Abs. 3 - Elastische Bandage).

1. Die Anmeldung betrifft die Übersetzung von Binärcodes zwischen unterschiedlichen Befehlssatzarchitekturen oder unterschiedlichen Optimierungsgraden einer Befehlssatzarchitektur (vgl. geltende Beschreibung, S. 1, 1. Abs.). Die Anmeldung geht davon aus, dass typischerweise erwartet werde, dass binär übersetzte Programme genau dieselbe Funktionalität lieferten, wie sie von dem ursprünglichen Programm bereitgestellt worden sei, das auf der älteren Befehlssatzarchitektur basiere. Diese Anforderung beschränke die Leistung der Binärcode-Übersetzung, entweder indem dem übersetzbaren Binärcode gewisse Beschränkungen auferlegt würden oder durch Beschränkung des Umfangs, in dem die Binärcode-Übersetzung die Vorteile der neuen Befehlssatzarchitektur nutzen könne (vgl. geltende Beschreibung, S. 2, zw. und dr. Abs.).

Der Anmeldung liegt gemäß Schriftsatz der Anmelderin vom 18. Juni 2013 die Aufgabe zugrunde, ein Verfahren zum Übersetzen eines Binärcodes eines Programmcodes für eine zweite Befehlssatzarchitektur bereitzustellen, wobei das binär übersetzte Programm eine verbesserte Leistungsfähigkeit für eine zweite Befehlssatzarchitektur aufweist.

Der zuständige Fachmann weist eine abgeschlossene Hochschulausbildung auf dem Gebiet der Elektrotechnik oder Informationstechnik auf und verfügt

über mehrjährige Berufserfahrung bei der Portierung von Programmcode zwischen unterschiedlichen Hard- oder Softwarearchitekturen.

Die vorstehend genannte Aufgabe soll durch ein Verfahren nach Anspruch 1 gelöst werden.

Hierzu ist vorgesehen, dass eine Übersetzungseinheit einen Binärcode eines Programmcodes empfängt, der für eine erste Befehlssatzarchitektur erzeugt wurde und diesen übersetzt (vgl. Merkmale a und b). Dabei soll der übersetzte Binärcode auf einer Kombination der ersten Befehlssatzarchitektur und einer zweiten Befehlssatzarchitektur basieren und Eigenschaften der zweiten Befehlssatzarchitektur nutzen (Merkmal c), wobei von der genauen Semantik des Binärcodes bezüglich der ersten Befehlssatzarchitektur im Tausch gegen eine verbesserte Leistung des Binärcodes bezüglich der zweiten Befehlssatzarchitektur abgewichen wird (Merkmal f). Hierzu ist eine Gruppe von Kompatibilitätsmodi bestimmt, die auf der zweiten Befehlssatzarchitektur basieren und mit denen der Kompatibilitätsgrad von einer Programmumgebung so gesteuert wird, dass der übersetzte Binärcode mit der ersten Befehlssatzarchitektur teilweise kompatibel bleibt (Merkmal d). Die Einstellung des Kompatibilitätsmodus erfolgt durch eine Anzahl von Befehlszeilen-Flags (Merkmal e). Für einen ersten Binärcode, der eine Anzahl von Einzelbefehlen umfasst und keine SIMD-Operationen (Same Instruction Multiple Data-Operationen) unterstützt, sollen die Einzelbefehle in Binärcode mit einem oder mehreren SIMD-Befehlen der zweiten Befehlssatzarchitektur übersetzt werden (Merkmal g).

2. Das Verfahren nach **Anspruch 1** beruht für den Fachmann in Kenntnis der **Druckschriften D2 und D4** nicht auf einer erfinderischen Tätigkeit (§ 4 PatG).

Druckschrift D2 sieht eine „*VEST*“ genannte Übersetzungseinheit vor, welche Binärcode, der auf einer ersten Befehlssatzarchitektur „*OpenVMS VAX*“ basiert, vollautomatisch in Binärcode übersetzt, der auf einer zweiten Befehlssatzarchitektur „*OpenVMS AXP*“ basiert. Das der Druckschrift entnehmbare

Verfahren umfasst damit das Empfangen eines Binärcodes eines Programmcodes, welcher für eine erste Befehlssatzarchitektur in Form einer VAX-Computerarchitektur erzeugt wurde, und das Übersetzen des Binärcodes, jeweils durch die Übersetzungseinheit („VEST“) (vgl. Titel: „*Binary Translation*“; sowie Seite 1 entsprechend der im Text enthaltenen Seitenzahlen, erster Abs.: „*VEST translates OpenVMS VAX binary images to OpenVMS AXP images*“, S. 5, erster Abs.: „*To locate VAX code, VEST starts disassembling code...*“ / **Merkmale a und b**).

Bei der Übersetzung des Binärcodes soll eine bessere Leistung im Tausch mit der Genauigkeit der emulierten ersten Befehlssatzarchitektur erzielt werden, wobei das Übersetzungsverfahren es dem Benutzer erlaubt, verschiedene die Architektur betreffende Prämissen und Optimierungen zu wählen, betreffend beispielsweise die Genauigkeit bei Fließkommaoperationen oder die Atomarität („*atomicity*“; vgl. S. 22, vorletzter Abs.) von Befehlen (vgl. S. 7, Abschnitt 4: „*In evaluating translated code performance, we recognized that there was a significant trade-off between performance and the accuracy of emulating the VAX architecture. VEST permits users to select several architectural assumptions and optimizations.*“).

In Druckschrift D2 bleibt es offen, welcher konkrete Kompatibilitätsgrad entsprechend einer auf der zweiten Befehlssatzarchitektur definierten Gruppe von Kompatibilitätsmodi vorgegeben wird; das heißt mit welchen gewünschten Optimierungen der Fachmann das Übersetzungsverfahren steuert. Sofern er dies für nötig erachtet, kann der Fachmann beispielsweise festlegen, dass bei der Übersetzung die Atomarität der Befehle erhalten bleiben soll, womit der übersetzte Binärcode mit der ersten Befehlssatzarchitektur (in der D2 der VAX-Architektur) teilweise kompatibel bleibt. Ebenso kann beispielsweise festgelegt werden, ob die Reihenfolge der Lese- und Schreibbefehle bei der Übersetzung strikt beibehalten wird (vgl. S. 11, 1e. Abs.: „*VEST emits code that is VAX instruction atomic only if the qualifier /PRESERVE=INSTRUCTION_ATOMICITY is specified when translating an image*“; S. 13, zweiter Abs. von unten: „*VEST generates strict read-write ordering code if the qualifier*

/PRESERVE=READ_WRITE_ORDERING is specified). Mit den genannten wählbaren Qualifizierern („*qualifier*“) kann der Fachmann Druckschrift D2 damit verschiedene Kompatibilitätsmodi entnehmen (**Merkmal d**).

Die vorstehend genannten Qualifizierer zeigen die unterschiedlichen Übersetzungen des Binärcodes an und dienen der Einstellung des Kompatibilitätsmodus. Ihre Verwendung als Befehlszeilen-Flags zu Beginn der Ausführung des Binärcodes ist in Druckschrift D2 nicht explizit genannt. Jedoch erfolgt nach Druckschrift D2 die Verwendung eines Interpreters unter Nutzung von Informationen zur Übersetzung, die in einer Informationsdatei bereitgestellt werden. Dass die „Qualifizierer“ im Anschluss an den Übersetzungsprozess nicht verworfen werden, sondern auch dem zur Laufzeit agierenden, dem eigentlichen Übersetzungsprozess nachgeschalteten VAX Interpreter als Befehlszeilen-Flags übergeben werden und damit zu Beginn der Ausführung des Binärcodes weiter verwendet werden, ist für den Fachmann naheliegend (vgl. S. 7, Abschnitt „*Files Used*“ unter „*3. Hand-edited information files...*“ / **Merkmal e**).

Bei der Übersetzung können gemäß Druckschrift D2 auch Architekturangaben gewählt werden, die eine Abweichung von der genauen Semantik des Binärcodes bezüglich der ersten Befehlssatzarchitektur erlauben, etwa wie in einem ausgeführten Beispiel, wenn der Benutzer eine Übersetzung mit 53-bit-Hardware-Support, also der Genauigkeit der zweiten Befehlssatzarchitektur, wählt, obgleich die erste Befehlssatzarchitektur eine 56-bit-Genauigkeit aufweist. Für diese Variante wird erläutert, dass eine höhere Leistung erreicht wird (vgl. S. 7, Abschnitt „*4 VEST Performance Considerations*“: „...*trade-off between performance and accuracy...*“, sowie unter Punkt „*D-float precision*“: „...*The user may select translation with either 53-bit hardware support (faster) or 56-bit software support (slower).*“ / **Merkmal f**).

Bei entsprechend gewähltem Kompatibilitätsgrad wird das Übersetzungsverfahren nach Druckschrift D2 daher zu einem übersetzten Binärcode führen, der auf einer Kombination der ersten Befehlssatzarchitektur (bspw. bezüglich der Atomarität) und der zweiten Befehlsarchitektur (bspw. bezüglich der Fließ-

kommabefehle) basiert, womit der Fachmann der Druckschrift D2 auch das **Merkmal c** in Verbindung mit Merkmal d entnimmt.

Druckschrift D2 liefert zudem einen allgemeinen Hinweis darauf, bei der Übersetzung eine Optimierung des Binärcodes durchzuführen und dabei ein Zusammenfassen von Ausdrücken aus der ersten Befehlssatzarchitektur für eine zweite Befehlssatzarchitektur vorzusehen, ohne jedoch dabei eine Abbildung von Einzelbefehlen auf SIMD-Befehle zu nennen (vgl. Abschnitt „*Code generation*“, insbesondere Seite 18 entsprechend der im Text enthaltenen Seitenzahlen, vorl. Abs. bis S. 19, erster Abs.)

Für den Fachmann ergibt sich somit, ausgehend von der in Druckschrift D2 beschriebenen Analyse und Optimierung des Binärcodes (vgl. D2, Abschnitt „*Code generation*“, S. 18, vorl. Abs. bis S. 19, erster Abs.) die Veranlassung, bekannte Optimierungsmaßnahmen im Rahmen der Umsetzung von Binärcodes mit zu berücksichtigen. Ausgehend von diesem Hinweis auf ein Optimieren des Binärcodes entnimmt der Fachmann **Druckschrift D4** ein Zusammenfassen einzelner Befehle in SIMD-Befehle als eine bekannte Optimierung von Binärcodes (vgl. D4, vierte Seite, li. Sp., vorl. Abs.).

Druckschrift D4 befasst sich dabei mit der Optimierung von Binärcode bei dessen Ausführung für eine spezielle Mikroprozessorarchitektur (vgl. Abstract, Abschnitt 3.2 „*Applications of CONDOR*“). Hier ist als Optimierungsmaßnahme unter anderem vorgesehen, dass mittels „*Instruction packing*“ mehrere Instruktionen des ursprünglichen Binärcodes zu SIMD-Instruktionen zusammengefasst werden („*Thus, in order to utilize wide bitwidth functional units efficiently, optimization of packing such instructions to a single SIMD-style instruction is useful. ... There is an instruction in a loop, whose two operands are less than 16-bits almost all the time. If an ALU is 64-bits wide, four instructions can be packed into an instructions*“, vgl. vierte Seite, li. Spalte, vorl. Abs.). Dies setzt zwangsläufig voraus, dass zumindest die Ziel-Befehlssatzarchitektur solche Befehle unterstützt. Das Nicht-Unterstützen von SIMD-Befehlen durch eine erste Befehlssatzarchitektur spielt dagegen für das Umsetzungsergebnis keine

Rolle, da für das Ergebnis der Optimierung unerheblich ist, ob die Befehlssatzarchitektur des zu optimierende Binärcodes SIMD-Operationen nicht unterstützt hat oder diese nicht verwendet wurden, wovon Druckschrift D4 ausgeht.

Wie die Anmelderin zutreffend anmerkt, stellt Druckschrift D4 nicht ausdrücklich einen Bezug zur Umsetzung einer Befehlssatzarchitektur in eine andere Befehlssatzarchitektur her. Vielmehr steht die Optimierung eines Binärcodes im Vordergrund. Dies steht jedoch nicht im Widerspruch zur vorliegenden Anmeldung, die eine Unterscheidung von Befehlssatzarchitekturen durchaus auch in Bezug auf Versionen des Befehlssatzes mit unterschiedlichem Funktionsumfang vornimmt und nicht auf eine Umsetzung von Befehlssätzen verschiedener Rechnerarchitekturen einschränkt (vgl. geltende Beschreibung, Seite 1, 1e. Satz). Für die Optimierung von Befehlsausdrücken durch SIMD-Befehle ist es dabei unerheblich, aus welchem Grund der zugrunde liegende Binärcode keine solchen Befehle aufweist. Da der Fachmann, ausgehend von Druckschrift D4 Veranlassung hatte, Maßnahmen zur Optimierung von Binärcode bei der Übersetzung eines Binärcodes in eine zweite Befehlssatzarchitektur in Erwägung zu ziehen, war es für ihn naheliegend, die Lehre der Druckschrift D2 durch eine Optimierungsmaßnahme aus Druckschrift D4 zu ergänzen, welche dort für ihn aufgrund des Verweises auf weitere Fachliteratur als eine vielversprechende Verbesserung zu erkennen war (**Merkmal g**).

Der Fachmann gelangt daher ausgehend von Druckschrift D2 und unter Kenntnis von Optimierungsmaßnahmen für Binärcode gemäß Druckschrift D4 in naheliegender Weise zum Gegenstand des vorliegenden Anspruchs 1.

Der geltende Patentanspruch 1 ist daher nicht patentfähig.

3. Mit dem nicht patentfähigen Anspruch 1 sind auch die weiteren Patentansprüche nicht schutzfähig, da auf diese Ansprüche kein eigenständiges Patentbegehren gerichtet ist und über einen Antrag nur einheitlich entschieden werden

kann (vgl. BGH, Beschluss vom 27. Juni 2007 - X ZB 6/05, GRUR 2007, 862, Abs. III. 3. a) aa) - Informationsübermittlungsverfahren II).

4. Bei dieser Sachlage war die Beschwerde zurückzuweisen.

III.

Rechtsmittelbelehrung

Gegen diesen Beschluss steht der am Beschwerdeverfahren Beteiligten das Rechtsmittel der Rechtsbeschwerde zu. Da der Senat die Rechtsbeschwerde nicht zugelassen hat, ist sie nur statthaft, wenn gerügt wird, dass

1. das beschließende Gericht nicht vorschriftsmäßig besetzt war,
2. bei dem Beschluss ein Richter mitgewirkt hat, der von der Ausübung des Richteramtes kraft Gesetzes ausgeschlossen oder wegen Besorgnis der Befangenheit mit Erfolg abgelehnt war,
3. einem Beteiligten das rechtliche Gehör versagt war,
4. ein Beteiligter im Verfahren nicht nach Vorschrift des Gesetzes vertreten war, sofern er nicht der Führung des Verfahrens ausdrücklich oder stillschweigend zugestimmt hat,
5. der Beschluss aufgrund einer mündlichen Verhandlung ergangen ist, bei der die Vorschriften über die Öffentlichkeit des Verfahrens verletzt worden sind, oder
6. der Beschluss nicht mit Gründen versehen ist.

Die Rechtsbeschwerde ist innerhalb eines Monats nach Zustellung des Beschlusses beim Bundesgerichtshof, Herrenstr. 45 a, 76133 Karlsruhe, durch einen beim Bundesgerichtshof zugelassenen Rechtsanwalt als Bevollmächtigten schriftlich einzulegen.

Wickborn

Kruppa

Dr. Schwengelbeck

Altvater

Fi